



FACHBEREICH MATHEMATIK UND NATURWISSENSCHAFTEN
FACHGRUPPE PHYSIK
BERGISCHE UNIVERSITÄT WUPPERTAL

**Qualifizierungsmessungen
des Spannungsversorgungssystems
sowie
Konzeptionierung einer Zustandsmaschine
für die Detektorkontrolle des ATLAS-Pixeldetektors**

**Dissertation zur Erlangung des Doktorgrades
vorgelegt von
Joachim Schultes**

Februar 2007
WUB-DIS 2007-04

Diese Dissertation kann wie folgt zitiert werden:

urn:nbn:de:hbz:468-20090082

[<http://nbn-resolving.de/urn/resolver.pl?urn=urn%3Anbn%3Ade%3Ahbz%3A468-20090082>]

Inhaltsverzeichnis

Einleitung	1
1 Elementarteilchenphysik	3
1.1 Das Standardmodell	3
1.1.1 Elektroschwache Wechselwirkung	5
1.1.2 Starke Wechselwirkung	6
1.1.3 Unbeantwortete Fragen	7
2 ATLAS-Experiment am Large Hadron Collider (LHC)	9
2.1 Der Large Hadron Collider (LHC)	9
2.2 Proton-Proton-Streuung	11
2.3 Physik am LHC	12
2.4 Der ATLAS-Detektor	13
2.4.1 Der innere Spurdetektor	13
2.4.2 Die Kalorimeter	16
2.4.3 Die Myonen-Detektoren	18
3 ATLAS-Pixeldetektor	19
3.1 Geometrie und Trägerstruktur	20
3.1.1 Zentraler Bereich (Barrel)	21
3.1.2 Endkappen	21
3.1.3 Kühlung	22
3.2 Pixelmodule	23
3.2.1 Siliziumsensor des Pixeldetektors	24
3.2.2 Ausleseelektronik	28
3.3 Der optische Datentransfer und das Auslesesystem	30

3.4	Versorgungssystem	31
3.4.1	Kabelführung und Unterbrechungspunkte	31
3.4.2	Auslesegruppe	32
3.4.3	Spannungsversorgung der Pixelmodule	34
3.4.4	Verarmungsspannung der Sensoren	34
3.4.5	Spannungsversorgung des Optoboards	35
3.4.6	Spannungsregulation im Detektorvolumen	37
4	Systemtest	39
4.1	Ausbau des Systemtests in Wuppertal	40
4.2	Messprogramm des Systemtest-Aufbaus	41
4.2.1	Funktionstests	42
4.2.2	Qualifizierungsmessungen	43
4.3	Einführung einer Auslesegruppe	46
4.4	Referenzmessungen mit dem Laboraufbau und Temperatureinfluss	47
4.5	Einfluss der Spannungsversorgung auf die Ergebnisse der Analog-Tests	49
4.6	Erfahrungen während des Systemtestausbaus	53
4.7	Ergebnisse der wichtigsten Qualifizierungsmessungen	54
4.7.1	Digital-Test	55
4.7.2	Analog-Test	55
4.8	Zusammenfassung der Systemtestmessungen	59
5	Detektorkontrollsystem (DCS)	61
5.1	DCS-Hardware (Front-End)	62
5.1.1	Datenübertragung über Feldbus (CAN-Bus)	62
5.1.2	Embedded Local Monitor Board (ELMB)	63
5.1.3	Sensoren: Temperatur und Luftfeuchte	64
5.1.4	Messung der Umgebungsparameter (BBM-NTC und BBM-HS)	65
5.1.5	Zusätzliche Strommessungen im Patch Panel 4 (HV-PP4 und LV-PP4)	65
5.2	Interlocksystem	66
5.2.1	Thermischer Interlock (BBIM)	66
5.2.2	Interlock-Matrix (LU und IDB)	67
5.3	SCADA Entwicklungsumgebung PVSS II	69
5.4	Projektierung des Pixel-DCS	74

5.4.1	Modularer Aufbau	74
5.4.2	Front End Integration Tool (FIT)	75
5.4.3	System Integration Tool (SIT)	76
5.4.4	Das Framework	79
5.4.5	Partitionierung des Detektorkontrollsystems	80
5.5	DAQ-DCS-Kommunikation (DDC)	82
5.6	Distributed Information Management System (DIM)	83
5.7	Datenbanken: Configuration-Database und Conditions-Database	84
5.8	Expertensystem	86
5.9	Erfahrungen in den Systemtestaufbauten	86
5.10	Fazit	87
6	Finite State Machine (FSM)	89
6.1	Theorie der endlichen Automaten	89
6.2	Das State-Management-Interface (SMI++)	90
6.3	Frameworkkomponente: Controls Hierarchy (FSM)	91
6.3.1	Kontrollelemente (CU)	92
6.3.2	Logisches Element (LU)	93
6.3.3	Geräteelement (DU)	93
6.3.4	Partitionierung und Besitzer	93
6.4	Anforderungen an eine FSM innerhalb des ATLAS Experimentes	95
6.4.1	Zustand und Alarmzustand (STATE und STATUS)	96
6.4.2	Zentrale graphische Benutzerschnittstelle der FSM	98
6.5	Simulation und Analyse des Performancebedarfs	99
6.5.1	Grundlast der Datenanbindung	101
6.5.2	Abhängigkeit von der Granularität	102
6.5.3	Abhängigkeit von der Segmentierung der FSM	104
6.5.4	Zusammenfassung der Performancemessungen	106
6.6	Pflichtenheft für die Pixeldetektor-FSM	107
6.6.1	Granularität	107
6.6.2	Automatische Integration und Wechsel der Modularität	108
6.6.3	Optimierung der Zustandsbestimmung (Filterung und Synchronisation)	108
6.6.4	Variable Wertebereiche für die Zustandsbestimmung	109
6.6.5	Variable Darstellung für veränderte Modularitäten und Zusatzinformationen	109

6.6.6	Variable Schaltreihenfolge	109
6.7	Konzept für die FSM für den Pixeldetektor	109
6.7.1	Erstellung der FSM-Hierarchie	109
6.7.2	Ausführung der Befehle und Bestimmung der FSM-Zustände	110
6.7.3	Schaltreihenfolge	111
6.7.4	Zustandsbestimmung	112
6.7.5	Benutzeroberfläche der FSM	113
6.8	Zusammenfassung und Ausblick	114

Zusammenfassung und Ausblick **119**

Abbildungsverzeichnis **121**

Tabellenverzeichnis **125**

Literaturverzeichnis **127**

Einleitung

Die Elementarteilchenphysik beschäftigt sich mit der Erforschung des Mikrokosmos, also den kleinsten Strukturen der Materie. Um in diese Dimensionen vordringen zu können, werden primär Streuexperimente an Teilchenbeschleunigern durchgeführt. Für die Erforschung der Eigenschaften der massivsten Elementarteilchen des Standardmodells (Kapitel 1) müssen immer höhere Energie aufgebracht werden. Weiterhin gilt es, Antworten auf die offenen Fragen des Standardmodells zu finden.

In einer internationalen Zusammenarbeit von 80 Nationen wird am Europäischen Kernforschungszentrum CERN¹⁾ im Jahre 2007 der Large Hadron Collider (LHC, Kapitel 2) seinen Betrieb aufnehmen. Insgesamt 3 000 Mitarbeiter am CERN sowie 6 500 Wissenschaftler von 500 Universitäten arbeiten an der Fertigstellung des LHC sowie seiner vier Experimente. In Zukunft werden innerhalb der Experimente Proton-Proton-Kollisionen mit einer Schwerpunktsenergie von 14 TeV stattfinden.

Das größte Experiment ATLAS besitzt einen Universaldetektor, der ein weites Spektrum der Physik untersuchen kann. Innerhalb der Wuppertaler Arbeitsgruppe der experimentellen Elementarteilchenphysik wird unter anderem an der Entwicklung und Fertigstellung des innersten Spurdetektors, eines Pixeldetektors (Kapitel 3) mit 80 Millionen Auslesekanälen, mitgearbeitet.

Aufgrund der großen Anzahl der Komponenten für den Pixeldetektor wurde ein Testsystem (Kapitel 4) mit allen Komponenten für die Spannungsversorgung und Auslese aufgebaut und betrieben. Die Studien dienen unter anderem der Qualifizierung des Spannungsversorgungssystems und des optischen Auslesesystems.

Der Betrieb eines Großexperimentes wie ATLAS erfolgt über eine computerunterstützte Überwachung und Steuerung. Insgesamt werden für den Pixeldetektor etwa 50 000 Parameter benötigt. Die Anforderungen und das erstellte Konzept für die Realisierung des Pixeldetektor-Kontrollsystems (Kapitel 5) werden innerhalb dieser Arbeit vorgestellt und diskutiert.

Eine hierarchische Zustandsmaschine (Kapitel 6) sorgt letztlich dafür, dass der Gesamtzustand des Detektors aus der Vielzahl der Parameter ermittelt werden kann und die sichere Bedienung gewährleistet wird. Die Erarbeitung der Anforderungen an eine Zustandsmaschine für den Pixeldetektor sowie die durchgeführten Studien für die Konzeptionierung sind ein zentraler Bestandteil der vorliegenden Arbeit. Weiterhin werden Erfahrungen der bereits existierenden Implementation diskutiert und die offenen Fragen vorgestellt.

¹⁾CERN: frz.Organisation Européenne pour la Recherche Nucléaire, vormalig Conseil Européen pour la Recherche Nucléaire

Kapitel 1

Elementarteilchenphysik

Auf der Suche nach Erklärungen für diverse Phänomene unserer Welt existieren viele Dinge, die gemeinsame Eigenschaften besitzen. Demokrit postulierte bereits 460 v. Chr., dass die Welt nur aus Atomen¹⁾ und dem leeren Raum bestehe.

Die Einführung des Periodensystems der Elemente und durchgeführte Streuexperimente (um 1912) führten zu der Erkenntnis, dass Atome eine innere Struktur mit winzig kleinem, dichtem und elektrisch positiv geladenem Kern besitzen, welcher von einer Wolke aus negativ geladenen Elektronen umgeben ist.

Die Entdeckung der Physiker, dass die Kerne ebenfalls aus Nukleonen zusammengesetzt sind (Protonen und Neutronen) vereinfachte das Modell des Mikrokosmos. Schließlich wurde mit dem Standardmodell der Elementarteilchen eine Theorie entwickelt, die mit wenigen elementaren Teilchen und fundamentalen Wechselwirkungen den Mikrokosmos nahezu vollständig und sehr präzise beschreibt.

1.1 Das Standardmodell

Aufgrund der Erkenntnisse aus den Experimenten wurde eine Theorie, das Standardmodell, entwickelt, die mit wenigen elementaren Teilchen und vier fundamentalen Wechselwirkungen (elektromagnetische, schwache und starke Kraft sowie Gravitation) den grundsätzlichen Aufbau der mikroskopischen Welt zu erklären versucht. Experimente haben die Voraussagen des Standardmodells mit hoher Präzision bestätigt, und die vorausgesagten Teilchen konnten bis auf das Higgs nachgewiesen werden. So kommt das Modell mit wenigen elementaren Teilchen (6 Quarks, 6 Leptonen, den Eichbosonen für die Vermittlung der Kräfte und das Higgs) aus. Zu erwähnen bleibt, dass die Theorie nicht alles erklären kann. Die Gravitation, die um viele Größenordnungen schwächer als die anderen Kräfte ist, wird nicht vom Standardmodell beschrieben.

Bausteine der Materie sind die Fermionen, Teilchen mit halbzahligen Spin, die sich in Quarks und Leptonen unterteilen. Insgesamt existieren drei Generationen von Quarks und Leptonen, die bis auf ihre Massen identisch erscheinen. Alle Fermionen nehmen an der schwachen Wechselwirkung

¹⁾atomos: gr. unteilbar

teil, die elektromagnetische Kraft wirkt nur auf die elektrisch geladenen Fermionen. Die Farbladung der Quarks ist Grund für die starke Kraft. Alle Fermionen, ihre Eigenschaften und ihre Wechselwirkungen sind in Tabelle 1.1 zusammengefasst.

	Generation			Wechselwirkungen	Y	I	I ₃	Q				
	1.	2.	3.									
Leptonen	$\begin{pmatrix} \nu_e \\ e \end{pmatrix}_L$	$\begin{pmatrix} \nu_\mu \\ \mu \end{pmatrix}_L$	$\begin{pmatrix} \nu_\tau \\ \tau \end{pmatrix}_L$	schwach elektromagnetisch, schwach elektromagnetisch, schwach	-1	1/2	1/2	0				
	e_R	μ_R	τ_R						-2	0	0	-1
Quarks	$\begin{pmatrix} u_i \\ d'_i \end{pmatrix}_L$	$\begin{pmatrix} c_i \\ s'_i \end{pmatrix}_L$	$\begin{pmatrix} t_i \\ b'_i \end{pmatrix}_L$	stark, schwach, elektromagn.	1/3	1/2	1/2	2/3				
	$u_{i,R}$	$c_{i,R}$	$t_{i,R}$						4/3	0	0	2/3
	$d_{i,R}$	$s_{i,R}$	$b_{i,R}$						-2/3	0	0	-1/3

Tabelle 1.1: Elementare Fermionen, beteiligte Wechselwirkungen und Quantenzahlen (Hyperladung Y , schwacher Isospin I und elektrische Ladung $Q = I_3 + Y/2$).

Bemerkung: Die Quantenzahlen der Antiteilchen haben umgekehrte Vorzeichen. Der Index i läuft über die drei Farbzustände der QCD und die gestrichelten Quarks deuten an, dass diese Zustände gemischte Zustände der starken Eigenzustände d , s und b sind.

Die sogenannten Vektorbosonen, die die vier Wechselwirkungen durch Austausch vermitteln, besitzen einen einzahligen Spin. Beschrieben werden die Wechselwirkungen durch die sogenannte Eichtheorie mit einer zugrunde liegenden Symmetriegruppe, weswegen die Vektorbosonen auch Eichbosonen genannt werden. Die relative Stärke der Kräfte, ihre zugrunde liegende Theorie sowie deren Eichbosonen fasst Tabelle 1.2 zusammen.

Kraft	Theorie	Eichboson	relative Stärke	
			bei 10^{-18} m	bei 3×10^{-17} m
stark	Quantenchromodynamik (QCD)	8 Gluonen	25	60
elektromagnetisch	elektroschwache Theorie	Photon	1	1
schwach		W^\pm, Z	0.8	10^{-4}
Gravitation	allgemeine Relativitätstheorie	Graviton (?)	10^{-43}	10^{-43}

Tabelle 1.2: Die fundamentalen Kräfte der Natur. Die relative Stärke bezieht sich auf die elektromagnetische Kraft für zwei u-Quarks im jeweils angegebenen Abstand. Das Graviton wurde bisher noch nicht beobachtet.

1.1.1 Elektroschwache Wechselwirkung

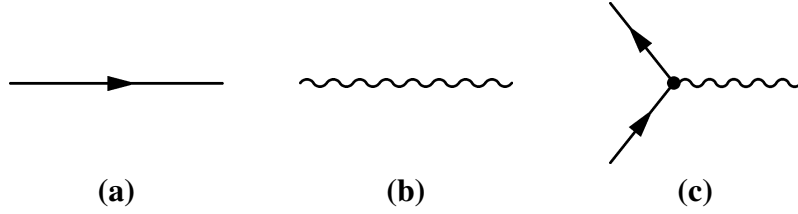


Abbildung 1.1: Fundamentale Feynman-Graphen der Quantenelektrodynamik (QED): (a) Fermionpropagator, (b) Photonpropagator und (c) Wechselwirkungsvertex

Die elektroschwache Theorie fasst die elektromagnetische und die schwache Wechselwirkung zusammen [1–3]. Als Grundlage dient die $SU(2) \otimes U(1)$ -Symmetriegruppe. Die fundamentalen Feynman-Graphen dieser Theorie sind in Abbildung 1.1 abgebildet. Sie wird nach ihren Begründern Glashow, Weinberg und Salam auch als GWS-Theorie bezeichnet.

Das masselose Isospin-Triplett $W_\mu^1, W_\mu^2, W_\mu^3$ und das masselose Isospin-Singlett B_μ sind die Eichbosonen der GWS Theorie. Beobachtungen zeigen aber, dass die W^\pm -Bosonen und das Z-Boson ($M_{W^\pm} = 80.403 \pm 0.029 \text{ GeV}$, $M_Z = 91.1876 \pm 0.0021 \text{ GeV}$) Masse besitzen [4]. Durch Einführung des Mechanismus der spontanen Symmetriebrechung in der GWS-Theorie kann der Widerspruch aufgelöst werden. Erforderlich wird aber die Existenz eines skalaren Higgsdoublets:

$$\phi(x) = \frac{1}{\sqrt{2}} \begin{pmatrix} \phi^+ \\ \phi^0 \end{pmatrix} \quad (1.1)$$

Linearkombinationen der ursprünglichen Eichbosonen bilden dann die physikalisch beobachtbaren Eichbosonen.

$$\gamma = B_\mu \cos \Theta_W + W_\mu^3 \sin \Theta_W \quad (1.2)$$

$$Z = -B_\mu \sin \Theta_W + W_\mu^3 \cos \Theta_W \quad (1.3)$$

$$W^\pm = \sqrt{1/2} (W_\mu^1 \mp iW_\mu^2) \quad (1.4)$$

Dabei wird Θ_W als schwacher Mischungswinkel oder auch Weinberg-Winkel bezeichnet, welcher nicht von der Theorie vorhergesagt wird, sondern experimentell bestimmt werden muss. Die Massen der drei beobachteten Eichbosonen ergeben sich zu:

$$M_Z^2 = \frac{e^2 \nu^2}{4 \cos^2 \Theta_W \sin^2 \Theta_W} \quad (1.5)$$

$$M_W^2 = \frac{e^2 \nu^2}{4 \sin^2 \Theta_W} \quad (1.6)$$

$$M_\gamma = 0 \quad (1.7)$$

Dabei bezeichnet e die Elementarladung und ν den sogenannten Vakuumerwartungswert des Higgsfeldes.

Wegen der massiven Vektorbosonen hat die schwache Wechselwirkung nur eine sehr kleine Reichweite im Gegensatz zur elektromagnetischen Wechselwirkung, die wegen des masselosen Photons unendliche Reichweite hat. Ein Nachweis des neutralen, skalaren Higgs-Bosons steht noch aus. Bisher konnten nur Grenzen für die Higgs-Masse ($M_{H^0} > 114.4 \text{ GeV}$ mit 95 % CL [4]) bestimmt werden.

1.1.2 Starke Wechselwirkung

Die Quantenchromodynamik (QCD) beschreibt die starke Wechselwirkung. Es handelt sich um eine Quantenfeldtheorie auf Basis der nicht Abelschen Symmetriegruppe $SU(3)$, welche nach dem Vorbild der Quantenelektrodynamik (QED, basierend auf der Abelschen Symmetriegruppe $U(1)$) entwickelt wurde. In der QCD wird eine zusätzlich Quantenzahl, die Farbe mit den drei Zuständen ($n_f=3$) rot, grün und blau, für die Quarks eingeführt. Acht masselose Eichbosonen, die Gluonen, koppeln an die Farbladung der Quarks an. Die Gluonen selbst tragen Farben und Antifarben, so dass eine Gluonenselbstkopplung (Abbildung 1.2 (d) und (e)) auftritt.

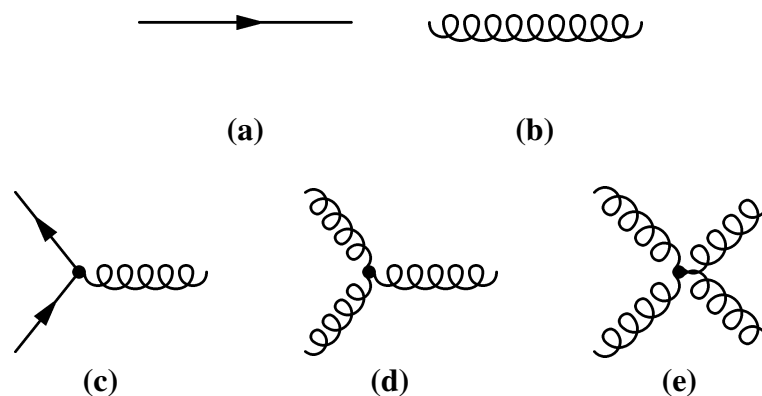


Abbildung 1.2: Fundamentale Feynman-Graphen der QCD: (a) Quarkpropagator, (b) Gluonpropagator und (c) Quark-Gluon-Vertex, (d) Drei-, (e) Vier-Gluon-Vertex.

Am klarsten zeigen die Messungen des R-Verhältnisses, dem Verhältnis des Wirkungsquerschnitts in Quarks zu Myonen, die Existenz der Farbladung. Für die Erklärung der Messungen wurde ein zusätzlicher Faktor $n_f=3$ (die Zahl der Farben) nötig.

Die Entdeckung der Gluon-Bremsstrahlung durch den Nachweis von 3-Jet-Ereignissen [6, 7] war eine eindrucksvolle Bestätigung der QCD-Vorhersagen. Inzwischen gibt es viele weitere experimentelle Tests der QCD, darunter den Nachweis der Energieabhängigkeit der starken Kopplung [8, 9] und die Messung des Kasimir-Operator-Verhältnisses als direkte Bestätigung der $SU(3)$ Symmetriegruppe der starken Wechselwirkung [10].

1.1.3 Unbeantwortete Fragen

Das Standardmodell beschreibt sehr präzise viele Aspekte des Mikrokosmos. Wesentliche Fragen bleiben allerdings offen:

- Warum sind die Massen der Teilchen nicht im Standardmodell vorhersagbar?
- Gibt es Gründe für genau drei Generationen von Quarks und Leptonen?
- Aus Gründen der Symmetrie sollte gleichviel Materie und Antimaterie vorhanden sein, warum ist aber bisher nur Materie beobachtet worden?
- Sind Quarks und Leptonen fundamentale Teilchen, oder gibt es weitere Strukturen?
- Dunkle Materie, die nicht sichtbar ist, bewirkt im Universum sichtbare Gravitationswirkungen. Woraus besteht diese?

Weiterhin ist unverständlich, wie man die Gravitation mit dem Standardmodell verbinden kann. Hierzu gibt es insbesondere den theoretischen Ansatz der Stringtheorie. Experimentell erwarten wir neue Erkenntnisse aus den Messungen bei LHC.

Kapitel 2

ATLAS-Experiment am Large Hadron Collider (LHC)

2.1 Der Large Hadron Collider (LHC)

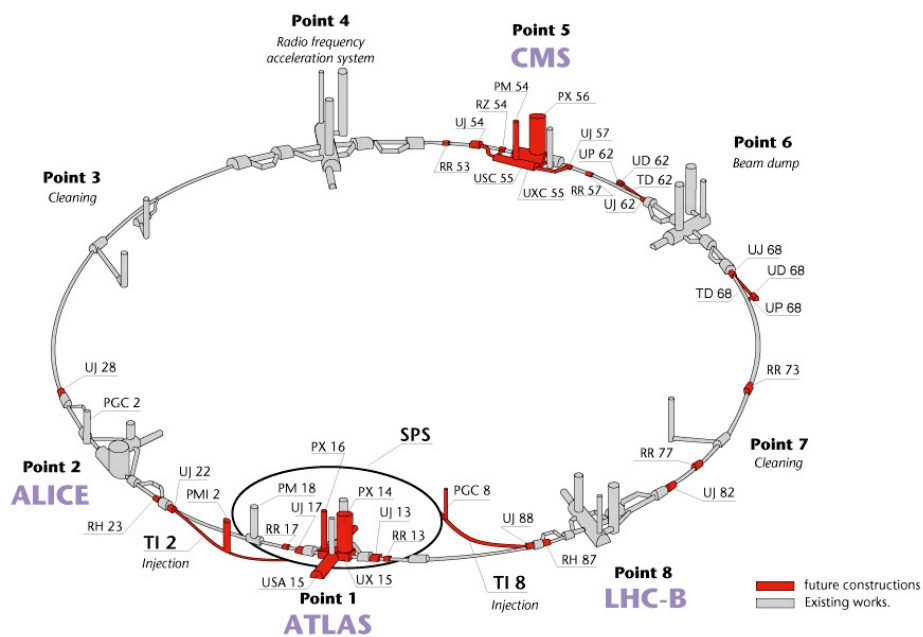


Abbildung 2.1: Schema des LHC mit den vier Experimenten ATLAS, ALICE, CMS und LHCb.

Am CERN¹⁾, der Europäischen Organisation für Teilchenphysik in der Nähe von Genf, wird derzeit der Large Hadron Collider²⁾ (LHC) errichtet. Er soll im August 2007 fertig gestellt werden. Instal-

¹⁾CERN: frz.Organisation Européenne pour la Recherche Nucléaire, vormalis Conseil Européen pour la Recherche Nucléaire

²⁾LHC: engl. Large Hadron Collider, Großer Hadronenbeschleuniger

liert wird der LHC-Beschleuniger in dem alten ringförmigen Tunnel des LEP³⁾ mit etwa 26.7 km Umfang. Die wesentlichen Parameter für diesen Betrieb sind in Tabelle 2.1 zusammengefasst.

Die Hauptnutzung des LHC wird die Untersuchung von Proton-Proton-Kollisionen sein. Innerhalb des LHC werden Protonpakete mit 1.1×10^{11} Protonen (gegenläufig rotierend) beschleunigt. Insgesamt 2 808 dieser Protonpakete mit einem Abstand von etwa 7 m befinden sich im Ring des LHC. Jedes Proton erreicht dabei eine Energie von bis zu 7 TeV. Innerhalb der Experimente ATLAS⁴⁾ und Compact Muon Solenoid (CMS) und dem kleineren Experiment LHCb⁵⁾ kreuzen sich die Pakete (Bunch Crossing), so dass einzelne Protonen mit einer Schwerpunktsenergie von bis zu 14 TeV alle 25 ns zur Kollision gebracht werden. Innerhalb eines Bunch Crossings wird es circa 20 Kollisionen geben, die insgesamt bis zu 1 000 neue Teilchen produzieren werden. Die hohe

Umfang des Rings	26658,883 m
Magnetfeldstärke	8,4 T
Schwerpunktsenergie (Proton-Proton)	14 TeV
Anzahl der Protonpakete	2808
Protonen pro Paket	1.1×10^{11}
Strahlenergie	362 MJ
Abstand der Protonpakete	25 ns (etwa 7 m)
Kollisionsrate	40 MHz
Luminosität	$10^{34} \text{ cm}^{-2} \text{ sec}^{-1}$
Schwerpunktsenergie (Schwerionen)	1 148 TeV

Tabelle 2.1: Wesentliche Parameter des LHC in finaler Stufe

Anzahl der Protonen und Protonpakete ist nötig, um trotz der sehr kleinen Wirkungsquerschnitte der interessanten physikalischen Prozesse genügend Ereignisse messen zu können. Um die Anzahl der Ereignisse weiter zu erhöhen, muss der Strahl an den Wechselwirkungspunkten möglichst gut gebündelt sein. Ein Maß dafür ist die Luminosität L , welche zunächst $10^{33} \text{ cm}^{-2} \text{ sec}^{-1}$ und später $2.3 \times 10^{34} \text{ cm}^{-2} \text{ sec}^{-1}$ betragen soll. Dabei sind n_1 und n_2 die Anzahl der Teilchen der einzelnen Pakete, f die Frequenz der Bunch Crossings und A die effektive Fläche:

$$L = \frac{n_1 n_2 f}{A} \quad (2.1)$$

Für den Betrieb des ALICE-Experimentes wird der LHC auch einen Modus für Schwerionenkollisionen mit einer Schwerpunktsenergie von 1 148 TeV besitzen, um das Quark-Gluon-Plasma zu erzeugen und zu untersuchen.

Der Unterschied der maximal erreichbaren Schwerpunktsenergien für die beiden Betriebsarten liegt an der unterschiedlichen Masse und Ladung der beschleunigten Teilchen. Die jeweilige Grenze wird einerseits durch die maximal erreichbare magnetische Feldstärke für die Ablenkung (8.4 T), andererseits durch Strahlenergieverluste durch die Synchrotronstrahlung begrenzt.

³⁾LEP: engl. Large Electron Positron Collider, Großer Elektron-Positron-Beschleuniger, Betrieb von 1989 bis 2000

⁴⁾ATLAS: stand ehemals für A Toroidal LHC AparatuS, wird jetzt als Eigenname verwendet

⁵⁾LHCb: Experiment für B-Physik am LHC

2.2 Proton-Proton-Streuung

Streuexperimente stellen schon lange ein wichtiges Hilfsmittel der Teilchenphysik dar. Die aus den Kollisionen stammenden Teilchen und deren Eigenschaften (Energie, Impuls, Ladung, etc.) liefern Rückschlüsse auf die ursprünglich zugrunde liegenden Prozesse. Bei Elektron-Positron-Kollisionen ist der Ausgangszustand vollkommen bestimmt, so dass die Kollisionsenergie durch die Gesamtenergie der beiden Teilchen gegeben ist und für die Produktion neuer Teilchen zur Verfügung steht. Bei der Kollision von Baryonen, also zusammengesetzter Teilchen aus drei Quarks

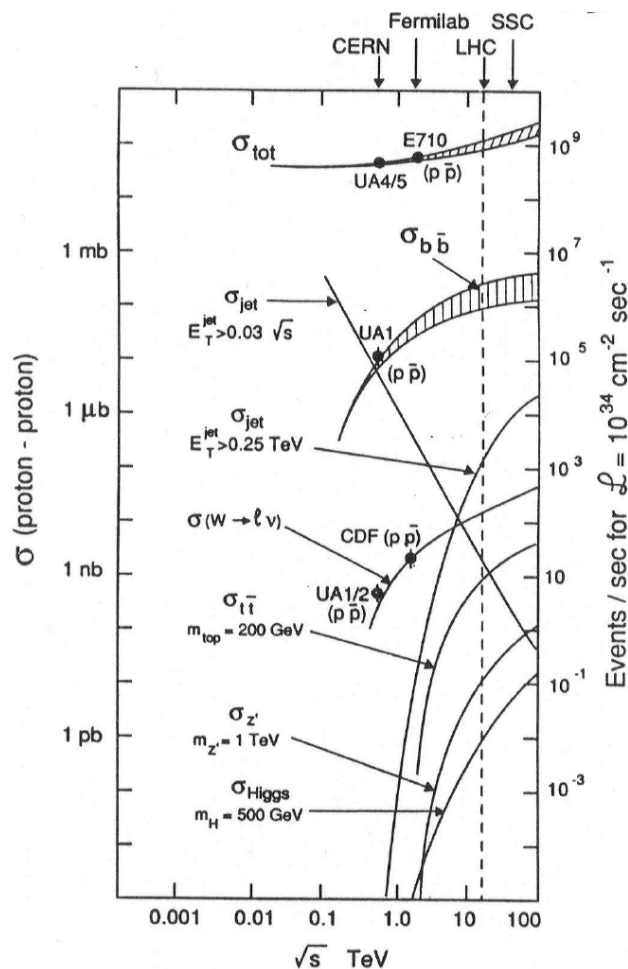


Abbildung 2.2: Wirkungsquerschnitte für die Proton-Proton-Streuung [11]

wie dem Proton, ist der Anfangszustand dagegen nicht vollständig bekannt. Vielmehr bestehen Baryonen aus den drei Valenzquarks, die ständig Gluonen austauschen. Gluonen können kurzzeitig virtuelle Quark-Antiquark-Paare (Seequarks) bilden. Bei tiefinelastischen Kollisionen mit hohem Energieübertrag wechselwirken die Quarks oder Gluonen miteinander, besitzen aber nur einen Teil der Schwerpunktsenergie des Protons. Dieser Anteil ergibt sich aus der Partonverteilungsfunktion (PDF), die energieabhängig ist. Mit ihrer Hilfe können Wirkungsquerschnitte der Proton-Proton-Streuung berechnet werden. Beispiele sind in Abbildung 2.2 angegeben.

Der totale Wirkungsquerschnitt am LHC beträgt etwa 100 mb, so dass für den Betrieb bei hoher Luminosität von etwa $10^{34} \text{ cm}^{-2} \text{ sec}^{-1}$ sich 10^9 Kollisionen pro Sekunde ereignen werden. Die Produktion eines Top-Antitop Paares wird dagegen nur etwa zehnmal pro Sekunde, die des Higgs-Bosons sogar nur einmal alle 50 Sekunden erfolgen. Dementsprechend wird der Nachweis interessanter Prozesse eine Herausforderung an die Experimente darstellen. Um diesen Nachweis führen zu können, besitzen die Experimente spezialisierte Subdetektoren, die bestimmte Aufgaben übernehmen.

2.3 Physik am LHC

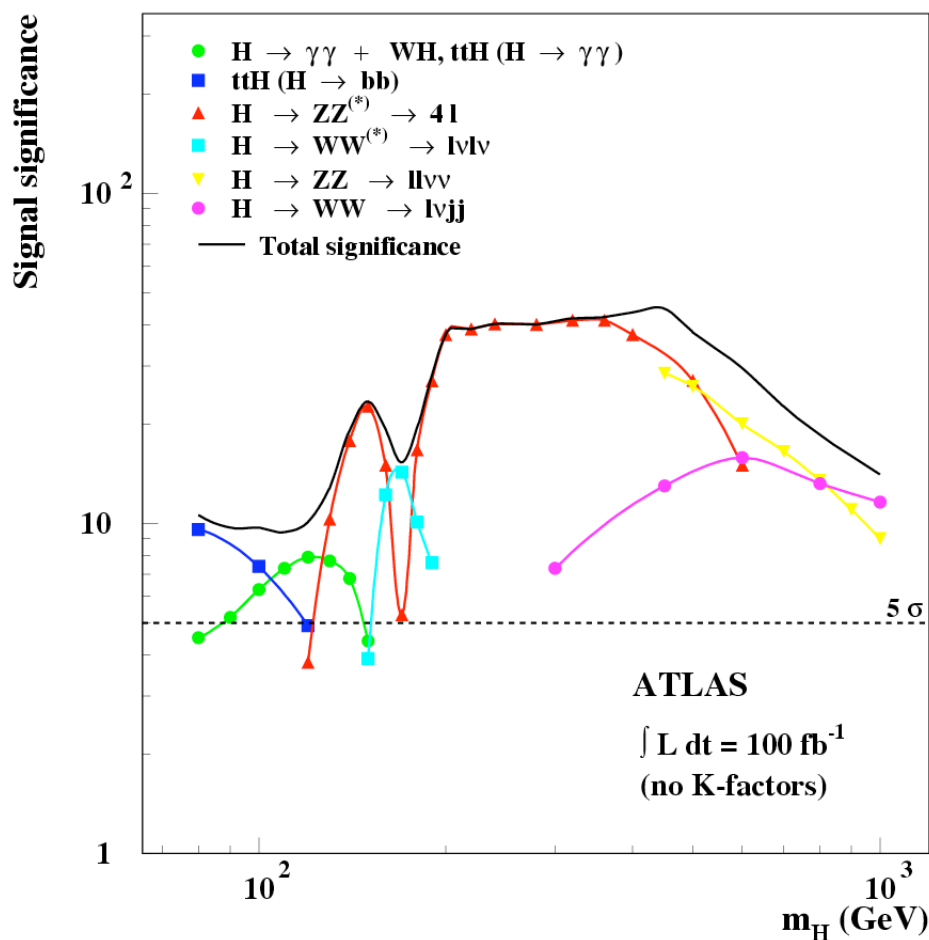


Abbildung 2.3: Signal-Signifikanz für die Entdeckung des Higgs für eine integrierte Luminosität von 100 fb^{-1} in Abhängigkeit der Higgs Masse. Die gestrichelte Linie zeigt die Nachweisgrenze von 5σ [12]

Die Entdeckung des Higgs ist das erklärte Ziel des LHC. Die untere Grenze wurde durch die LEP-Experimente festgelegt und liegt bei 114.4 GeV [4], die obere basiert auf theoretischen Vorhersagen und beträgt etwa 1 TeV . Innerhalb dieses Energiebereichs ist das ATLAS-Experiment über die verschiedenen Zerfallskanäle in der Lage, das Higgs nachzuweisen (Abbildung 2.3).

Aufgrund der klaren Signatur und des vergleichsweise kleinen Untergrund wird der Zerfall $H \rightarrow ZZ^{(*)} \rightarrow 4l^{\pm}$ auch als goldener Kanal bezeichnet. Relevanz bekommt er ab einer Higgs-Masse von etwa 130 GeV bis zu 500 GeV. Oberhalb dieser Grenze erlauben die Zerfallskanäle $H \rightarrow ZZ \rightarrow \nu\nu l^+ l^-$ und $H \rightarrow WW \rightarrow \nu l jj$ den Nachweis bis etwa 1 TeV. Unterhalb von 130 GeV kann über den Zerfallskanal $H \rightarrow \gamma\gamma$ ein Nachweis erfolgen.

Der LHC wird im Vergleich zu den bisherigen Experimenten eine werthöhere Anzahl an Top-Antitop-Paaren erzeugen, so dass die genauere Bestimmung der Top-Masse und dessen Eigenschaften wichtiges Ziel des LHC sind. Zurzeit wird die Masse des Top mit 174.2 ± 3.3 GeV angegeben [4]. Die Masse des Top steht über elektroschwache Messungen in Beziehung zur Masse des W- und des Higgs-Bosons. Präzisionsmessungen der Top- und W-Massen führen zu Grenzen der Higgs-Masse.

Dank der hohen Energie des LHCs ist die Suche nach supersymmetrischen Teilchen ein weiteres Ziel. Innerhalb der Theorie der Minimal Supersymmetrischen Erweiterung des Standardmodells (MSSM) werden fünf Higgs-Teilchen (h^0, H^0, H^{\pm}, A^0) vorausgesagt. Das leichteste von ihnen (h^0) liegt nach Berechnungen unterhalb der Massengrenze von 130 GeV, so dass es, sofern es existiert, nachweisbar sein sollte.

Tests weiterer Modelle jenseits des Standardmodells und die Suche nach schweren Leptonen und Eichbosonen, die nicht im Standardmodell enthalten sind, werden weitere Aufgaben des LHC sein.

2.4 Der ATLAS-Detektor

ATLAS wurde als Universaldetektor konzipiert. Als größter Detektor des LHC mit einer Länge von 44 m und einem Durchmesser von 22 m wird er insgesamt 7 000 t wiegen. Die sechs einzelnen Subdetektoren umschließen den Wechselwirkungspunkt in Form von aufeinander folgenden Schichten möglichst vollständig in alle Raumrichtungen (Abbildung 2.4). Jede Schicht der Subdetektoren wird für die Messung eines anderen Teilchens bzw. andere Eigenschaften der Teilchen verwendet (Abbildung 2.5).

2.4.1 Der innere Spurdetektor

Der innere Spurdetektor umschließt direkt den Wechselwirkungspunkt und dient der Spurrekonstruktion geladener Teilchen (Abbildung 2.6). Ein ihn umgebendes homogenes Magnetfeld von 2 T sorgt dabei für eine impulsabhängige Ablenkung der Spuren geladener Teilchen, so dass deren Impuls und das Vorzeichen der Ladungen aufgrund der Spurkrümmung bestimmt werden können. Weiterhin wird es mit dem inneren Spurdetektor möglich sein, sekundäre Vertices und Stoßparameter zu ermitteln. Um dies zu ermöglichen, werden vom Pixeldetektor und vom Semi-Conductor-Tracker (SCT) in einem Radius von 50 cm insgesamt zehn Spurpunkte mit einer Genauigkeit von 10 - 20 μm zur Verfügung gestellt. Der Transition-Radiation-Tracker (TRT) liefert für Radien von 50 bis 100 cm 36 Spurpunkte mit einer Präzision von 150 μm .

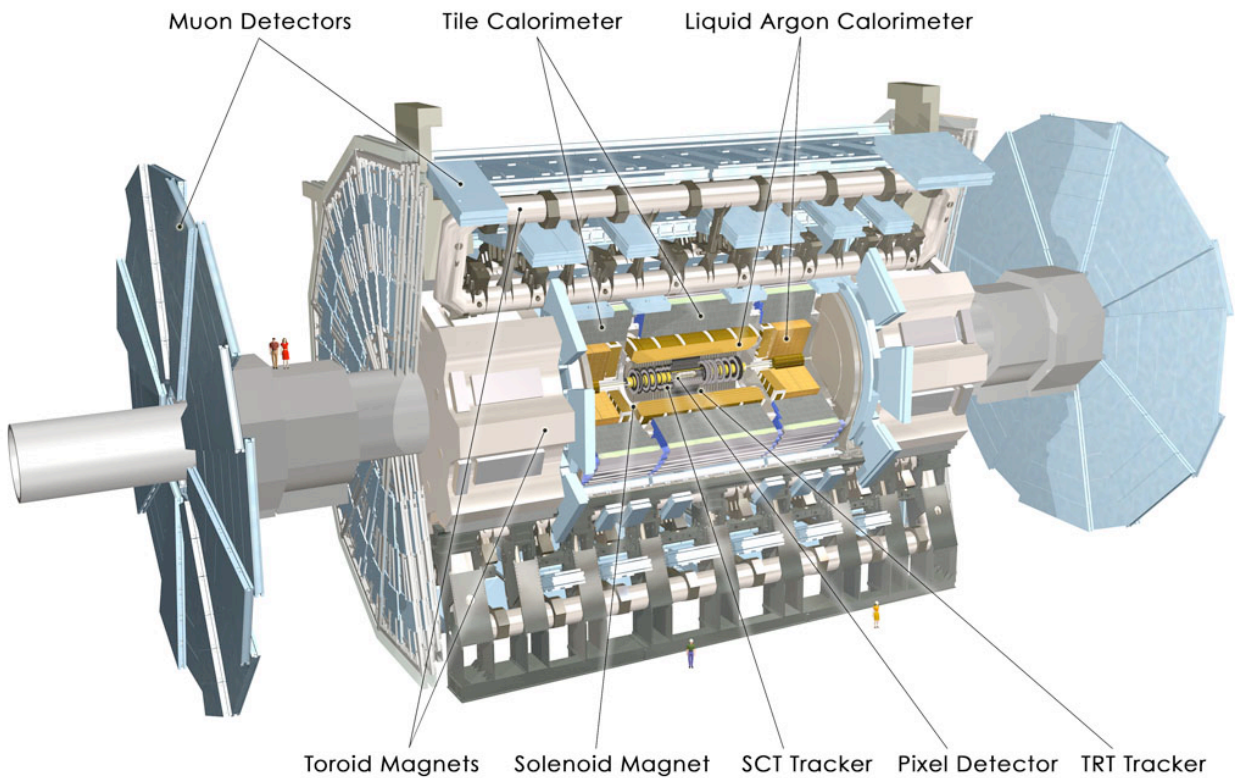
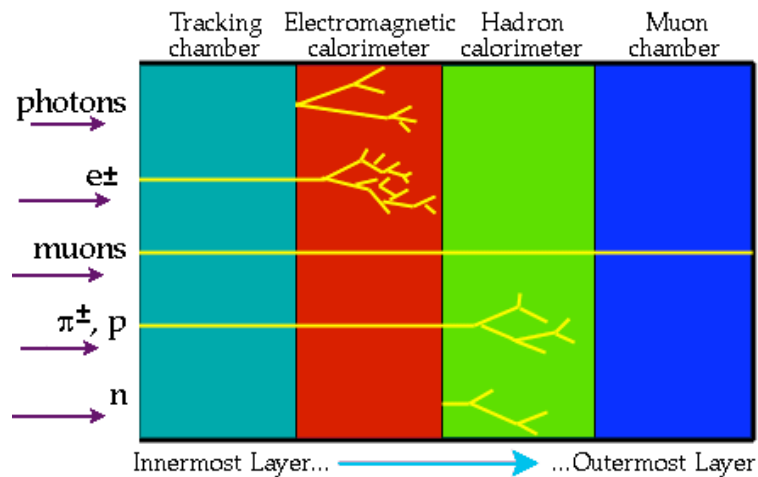


Abbildung 2.4: Schema des ATLAS-Detektors [14]

Abbildung 2.5: Wechselwirkung unterschiedlicher Teilchen mit den Detektor-
komponenten [14].

Bemerkung: Neutrinos sind aufgrund der nicht messbaren Wechselwirkung nicht mit aufgeführt.

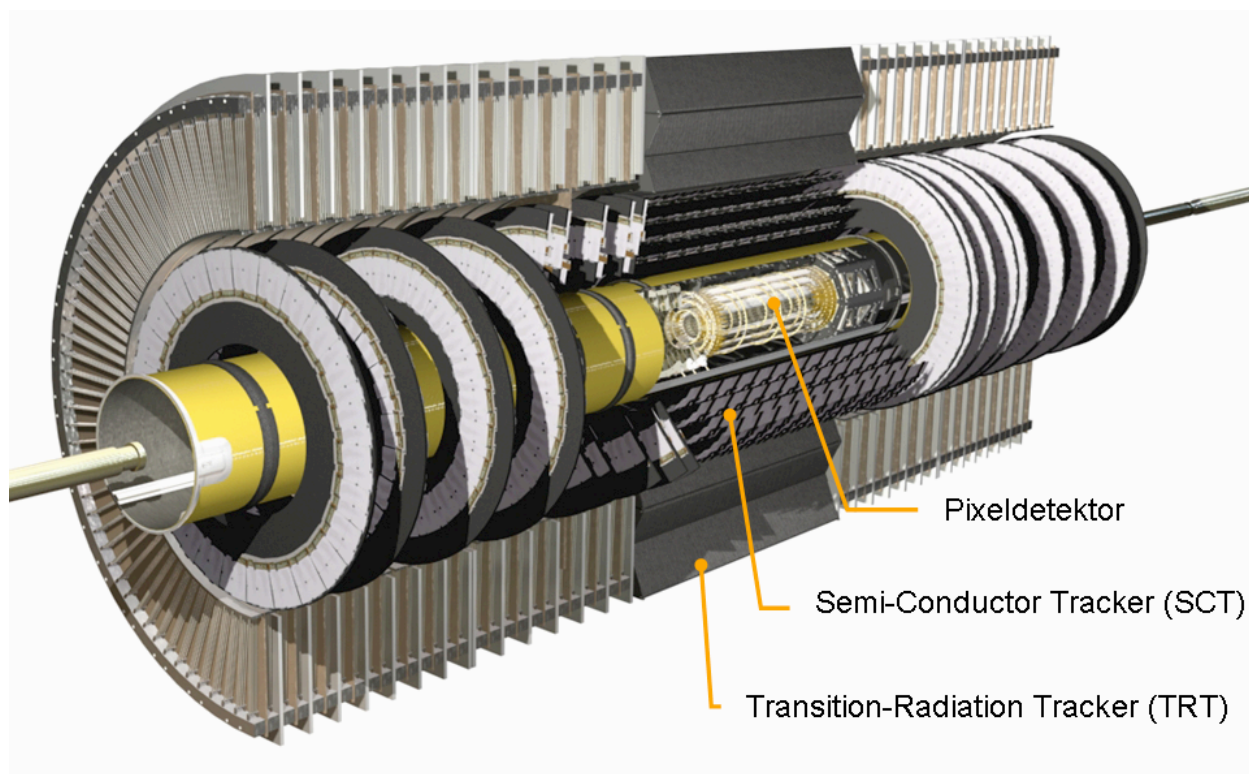


Abbildung 2.6: Schema des geöffneten inneren Spurdetektors [14]

Pixeldetektor

Diese Arbeit behandelt den Pixeldetektor, so dass dieser ausführlich im Kapitel 3 vorgestellt wird. Es handelt sich hierbei um den ersten Detektor, welcher mittels segmentierten Siliziumdetektoren mindestens drei dreidimensionale Spurpunkte aufnehmen wird.

Semi-Conductor-Tracker (SCT)

Der Semi-Conductor-Tracker (SCT) schließt direkt an den Pixeldetektor an. Seine Ausmaße betragen 300 bis 500 mm Radius mit einer Länge von 5.58 m (± 2788 mm vom Nullpunkt). Insgesamt vier Lagen im zentralen Bereich und jeweils neun Disks in den Endkappen tragen die Silizium Streifendetektoren, da ein Einsatz von Pixeldetektoren für die abzudeckende Fläche zu teuer gewesen wäre. Die Streifendetektoren bestehen aus zwei Siliziumsensoren mit einer aktiven Fläche von $6\text{ cm} \times 6\text{ cm}$ mit 768 Streifen und einer Länge von 12 cm. Zwei zueinander um 2.3° verdreht angeordnete Detektormodule werden auf der Ober- und Unterseite der Lagen befestigt, um einen dreidimensionalen Spurpunkt mit einer Ortsauflösung von $23\ \mu\text{m}$ in $r-\phi$ und $500\ \mu\text{m}$ in z zu erhalten.

Transition-Radiation-Tracker (TRT)

Im Anschluß an den SCT befindet sich der Transition-Radiation-Tracker (TRT). Aufgrund der Ausmaße von 6.79 m ($\pm 3\,396$ mm vom Nullpunkt) Länge und 0.56 m bis 1.08 m Radius ist selbst der Einsatz von Streifendetektoren zu teuer, so dass ein Übergangsstrahlungs-Spurdetektor eingesetzt wird. Dabei handelt es sich um gasgefüllte⁶⁾ Röhren mit 4 mm Durchmesser und einer Länge von 1.44 m. Im Inneren befinden sich 30 μm dicke Wolfram-Rhenium-Drähte. Der TRT hat insgesamt 370 000 dieser Röhren, davon etwa 50 000 im zentralen Bereich. Durch Zeitkalibration beträgt die Ortsauflösung 170 μm in r - ϕ . Die z -Komponente kann nicht bestimmt werden.

2.4.2 Die Kalorimeter

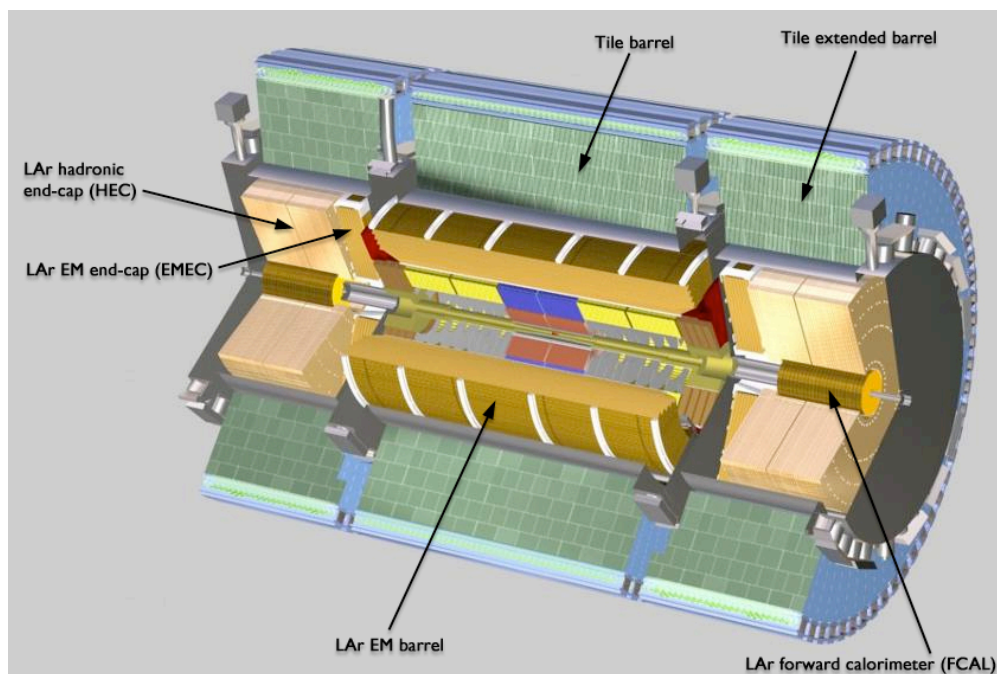


Abbildung 2.7: Schema der geöffneten Kalorimeter [14]

Kalorimeter sind in der Lage, durch totale Absorption der Teilchen eine Energiemessung durchzuführen. Dabei unterscheiden sich das elektromagnetische vom hadronischen Kalorimeter im Wesentlichen durch das Absorptionsmaterial. Beim ATLAS-Detektor werden ausschließlich Sampling-Kalorimeter eingesetzt.

Das elektromagnetische Kalorimeter (Liquid-Argon-Kalorimeter)

Das elektromagnetische Kalorimeter (Liquid-Argon-Kalorimeter (LAr EM in Abbildung 2.7)) schließt direkt an den Magneten an, welcher den inneren Spurdetektor umschließt. Es dient der

⁶⁾Xe – CO₂ – CF₄ Gasgemisch

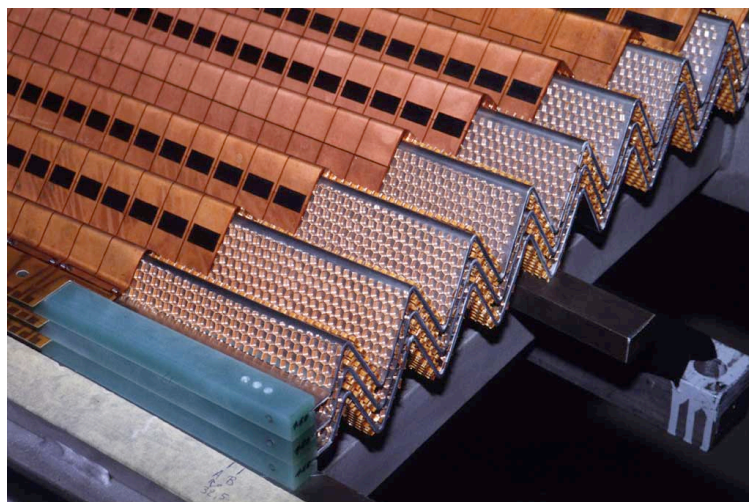


Abbildung 2.8: Akkordeon-Geometrie des elektromagnetischen Kalorimeters [14]

Spur- und Energiemessung der Elektronen (Positronen) durch elektromagnetische Wechselwirkung (Eletronenschauer) mit einer Energieauflösung von weniger als 1.6 % und kann als einziger Detektor auch Photonen mit einer Energieauflösung von weniger als 6 % nachweisen (Abbildung 2.5). Es besitzt eine Akkordeon-Geometrie mit Absorberplatten aus Blei und Kupferelektroden auf Kaptonträgern (Abbildung 2.8). Die Zwischenräume füllt flüssiges Argon als Nachweismaterial aus. Dank der eingesetzten Geometrie ist eine vollständige Abdeckung gewährleistet. Es besitzt eine $\Delta\eta \times \Delta\phi$ -Auflösung von 0.003×0.1 bis 0.05×0.025 im zentralen Bereich und 0.003×0.1 bis 0.1×0.1 in den Endkappen. Das elektromagnetische Kalorimeter hat eine Strahlungslänge von mehr als $24 X_0$, ist 13.14 m lang und befindet sich innerhalb des Radius von 1.15 bis 2.25 m.

Das hadronische Kalorimeter

Im Anschluss an das elektromagnetische Kalorimeter befindet sich das hadronische Kalorimeter, welches durch Totalabsorption die Energie und Ortsmessung hadronischer Teilchen übernimmt. Als Absorptionsmaterial der „Tile“ Kalorimeter kommen Stahlplatten zum Einsatz, welche sich mit Platten aus szintillierendem Plastik abwechseln. Die Hadronen geben innerhalb der Stahlplatten über hadronische Schauer ihre Energie an viele Protonen und Neutronen ab, welche innerhalb des szintillierenden Plastiks durch Registrierung des emittierten Lichtes nachgewiesen werden können. Die Lichtmenge ist dabei proportional zur abgegebenen Energie. Die Endkappen verwenden, wie auch das elektromagnetische Kalorimeter, flüssiges Argon für den Nachweis. Als Absorptionsmaterial wird sowohl Wolfram als auch Kupfer verwendet.

Die Ortsauflösung beträgt 0.1×0.1 bis 0.2×0.1 ($\Delta\eta \times \Delta\phi$). Die Auflösung der Energie im zentralen Bereich erreicht $\Delta E/E = 50 \%/ \sqrt{E} \oplus 3 \%$ für $|\eta| < 3$ und $\Delta E/E = 100 \%/ \sqrt{E} \oplus 10 \%$ für $3 < |\eta| < 5$. Im Bereich der Endkappen liegt die Auflösung dagegen bei $\Delta E/E = 100 \%/ \sqrt{E} \oplus 5 \%$.

2.4.3 Die Myonen-Detektoren

Für den Nachweis und die Bestimmung der Eigenschaften der Myonen befinden sich die Myonen-Detektoren außerhalb der Kalorimeter. Sie dienen der präzisen Vermessung der Myonen-Spuren und der präzisen Bestimmung des Impulses der verbliebenen Myonen sowie zur Erzeugung des Trigger-Signals. Dazu befinden sich die Myonen-Kammern innerhalb eines toroidalen Magnetfeldes, welches im Fall des zentralen Bereichs durch acht Magnetfeldspulen und im Fall der Endkappen durch Endkappenspulen erzeugt wird.

Insgesamt werden vier, auf die entsprechenden Anforderungen optimierte, Technologien für den Nachweis eingesetzt. Die Monitored Drift Tubes (MDT) übernehmen die präzise Vermessung der Spuren. Dazu werden Aluminiumröhren mit einem Ar – CO₂-Gasgemisch verwendet, in denen sich ein 50 μm dicker Wolfram-Signaldraht befindet. Zur Verbesserung der Auflösung bilden mehrere Lagen eine MDT-Kammer.

Die hohe Strahlenbelastung und die erhöhte Teilchenrate für die Myonen-Kammern innerhalb der Endkappenspulen erfordern den Einsatz von Cathode Strip Chambers (CSC). Ihr Funktionsprinzip ist vergleichbar mit Violdraht-Proportionalkammern, bei denen das Signal auf gestreiften Kathoden gesammelt wird.

Erreicht werden Impulsaufösungen von 2 % für Transversalimpulse von weniger als 100 GeV, für höhere Impulse bis zu 1 TeV bleibt die Auflösung $< 8\%$. Die Ortsauflösung erreicht 70 μm in z und 0.1 bis 1 in ϕ .

Für die Bereitstellung des Trigger-Signals werden im zentralen Bereich Resistive Plate Chambers (RPC) verwendet, welche eine Zeitauflösung von 1 ns erreichen und sich außerhalb der MDTs befinden. Die Thin Gap Chambers (TGC) übernehmen die Bereitstellung des Trigger-Signals für den Bereich der Endkappen.

Kapitel 3

ATLAS-Pixeldetektor

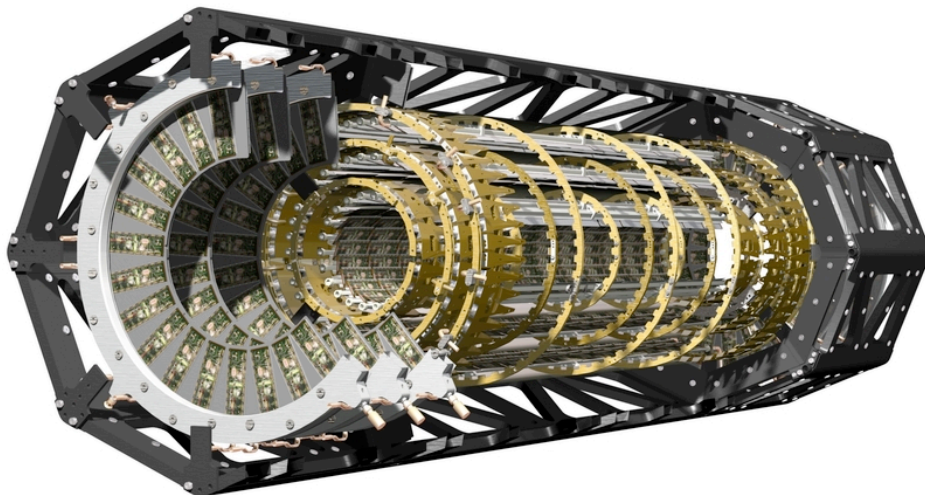


Abbildung 3.1: Schnitt durch den Pixeldetektor [13]

In unmittelbarer Nähe des Wechselwirkungspunktes befindet sich der Pixeldetektor. Er bildet zusammen mit dem SCT (Kapitel 2.4.1) und dem TRT (Kapitel 2.4.1) den inneren Spurdetektor. Die Aufgabe des Pixeldetektors besteht im Nachweis von ionisierenden Teilchen in unmittelbarer Nähe des Wechselwirkungspunktes mit einer hohen Ortsauflösung ($15 \mu\text{m}$ in R , φ und $120 \mu\text{m}$ in z , Tabelle 3.1). In einem Pseudorapiditätsbereich von $|\eta| < 2.5$ soll er durch seinen Aufbau mindestens drei Spurpunkte der geladenen Teilchen liefern. Diese Spurpunkte dienen unter anderem der Bestimmung sekundärer Vertizes, wie sie zum Beispiel beim b -Meson-Zerfall vorkommen. Zusammen mit den mindestens drei Raumpunkten des SCT-Detektors und den ca. 30 weiteren des TRT-Detektors erfolgt die Bahnrekonstruktion der entstandenen Teilchen. Da sich der innere

Physikalische Anforderungen	
Ortsauflösung in Φ	$< 15 \mu\text{m}$
Ortsauflösung in z	$< 120 \mu\text{m}$
Effizienz	$> 94\%$

Anforderungen durch den LHC	
Strahlungshärte	$> 50 \text{ MRad}$ oder $1 \times 10^{15} \frac{1 \text{ MeV } n_{eq}}{\text{cm}^2}$
Zeitauflösung	$< 25 \text{ ns}$ für $(100\,000 \text{ e}^- > q > 5\,000 \text{ e}^-)$

Anforderungen an die Ausleseelektronik	
Pixelgröße	$50 \mu\text{m} \times 400 \mu\text{m}$
Rauschen	$< 400 \text{ e}^-$
Schwellendispersion	$< 300 \text{ e}^-$
Schwelle	$\leq 3\,000 \text{ e}^-$
Übersprechen	$< 5\%$
Leistung pro Auslesechip	$< 250 \text{ mW}$
Maskierung	alle Pixelzellen individuell
Kalibration	alle Pixelzellen individuell
Leckstromkompensation	bis zu 5 nA pro Pixelzelle

Anforderungen für die Datennahme / Trigger	
Pixeltotzeit	$< 2.0 \mu\text{s}$
Pixeltotzeit im B-Layer	$< 0.5 \mu\text{s}$

Tabelle 3.1: Anforderungen an den Pixeldetektor [15]

Detektor in einem Magnetfeld befindet, kann zusätzlich aus der Krümmung der rekonstruierten Flugbahn sowohl die Ladung (positiv oder negativ) als auch der Impuls bestimmt werden.

Die direkte Nähe zum Wechselwirkungspunkt erfordert eine erhöhte Strahlentoleranz pro Jahr von bis zu $3.5 \times 10^{14} \times 1 \text{ MeV } n_{eq} \text{ cm}^{-2}$. Die hohe Spurdichte der Teilchen mit einer Ereignisrate von 40 MHz verlangt eine hohe Auslesegeschwindigkeit und den Nachweis zweidimensionaler Spurpunkte. Man hat sich für den Einsatz eines hybriden Pixeldetektors entschieden, um die Entwicklung und Optimierung der Sensoren und der Ausleseelektronik weitestgehend unabhängig voneinander betreiben zu können und den oben genannten Vorgaben zu genügen.

Alle wesentlichen Anforderungen an den Pixeldetektor finden sich in Tabelle 3.1. Im Folgenden werden die einzelnen Komponenten vorgestellt und die realisierten Lösungen zur Erfüllung der Anforderungen diskutiert.

3.1 Geometrie und Trägerstruktur

Drei Lagen an Zylinderschalen (Layer) im zentralen Bereich (Barrel) und je drei Scheiben (Disks) an beiden Enden (Endkappen) bilden den Pixeldetektor (Abbildung 3.1) des ATLAS-Experimentes.

Die mechanischen Trägerstrukturen des Barrels und der Endkappen bestehen aus einem kohlenstofffaserverstärktem Kunststoff (CFK)¹⁾ in Wabenform. Sie erreichen dank optimierter Geometrie die geforderte Steifigkeit und Tragfähigkeit zusammen mit einer guten Positionsstabilität und einem Minimum an Materialeinsatz.

3.1.1 Zentraler Bereich (Barrel)

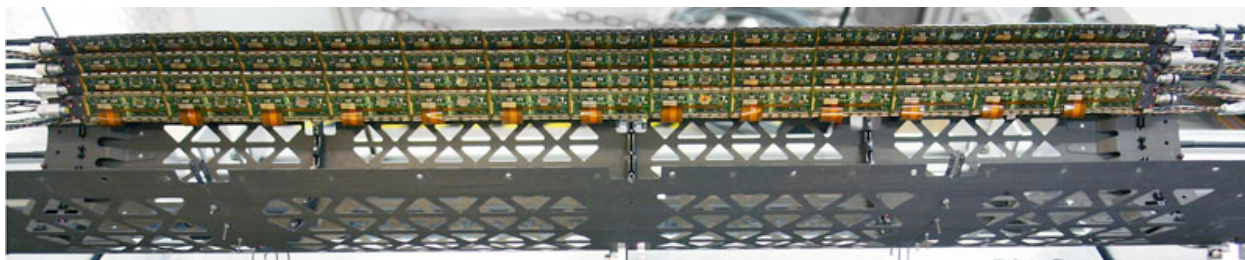


Abbildung 3.2: Halbschale (Trägerstruktur des Barrel) des Layer1 mit vier montierten Staves. [14]

Der B-Layer ist die innerste Zylinderschale des Barrels und hat einen Radius von ca. 50 mm. Die Bezeichnung ist in Anlehnung an die Hauptaufgabe — dem b-tagging — gewählt worden. Die nachfolgenden Lagen sind der Layer1 (88 mm Radius) und der Layer2 (Radius von 122 mm). Der Aufbau jeder dieser Schalen ist ähnlich: jede Schale besteht aus mehreren identisch aufgebauten CFK-Trägerstrukturen, den Staves, die in die Zylinderschalen montiert werden. Aufgrund der unterschiedlichen Radien der Zylinderschalen besitzt der B-Layer 22, Layer1 38 und der Layer2 52 Staves. Jeder Stave ist 832 mm lang und 18 mm breit. Je 13 Pixelmodule sind darauf aufgeklebt. Die Pixelmodule in der Mitte (Bezeichnung M0) sind in z-Richtung parallel zur Strahlachse, die restlichen (M6A...M1A und M1C...M6C) unter einem Winkel von 1.1° in Richtung des Wechselwirkungspunktes ausgerichtet, um eine Überlappung des aktiven Sensormaterials zu gewährleisten (vergleichbar mit Dachschindeln). Auf der Unterseite des Staves befinden sich ein Aluminiumröhrchen für die Kühlung und die Kabel für die elektrische Versorgung der Module. Die Staves sind 20° zur Strahlachse verdreht ausgerichtet, um auch in φ eine Überlappung zu erreichen. Die Richtung der Verdrehung kompensiert außerdem den Lorentzwinkel der schnell driftenden Elektronen im Sensormaterial, welcher durch das Magnetfeld hervorgerufen wird.

3.1.2 Endkappen

Je 3 Disks bilden die Endkappen des ATLAS-Pixeldetektors. Die Disks befinden sich in den z-Positionen von ± 495 mm, ± 580 mm und ± 650 mm und bestehen jeweils aus 8 Sektoren aus CFK-Trägermaterial. Auf jeden Sektor werden 6 Module aufgeklebt, drei auf die Vorderseite und drei um 7.5° versetzt auf die Rückseite. Dies führt ebenfalls in φ zu einer Überlappung des aktiven

¹⁾CFK: Carbonfaserverstärkter Kunststoff

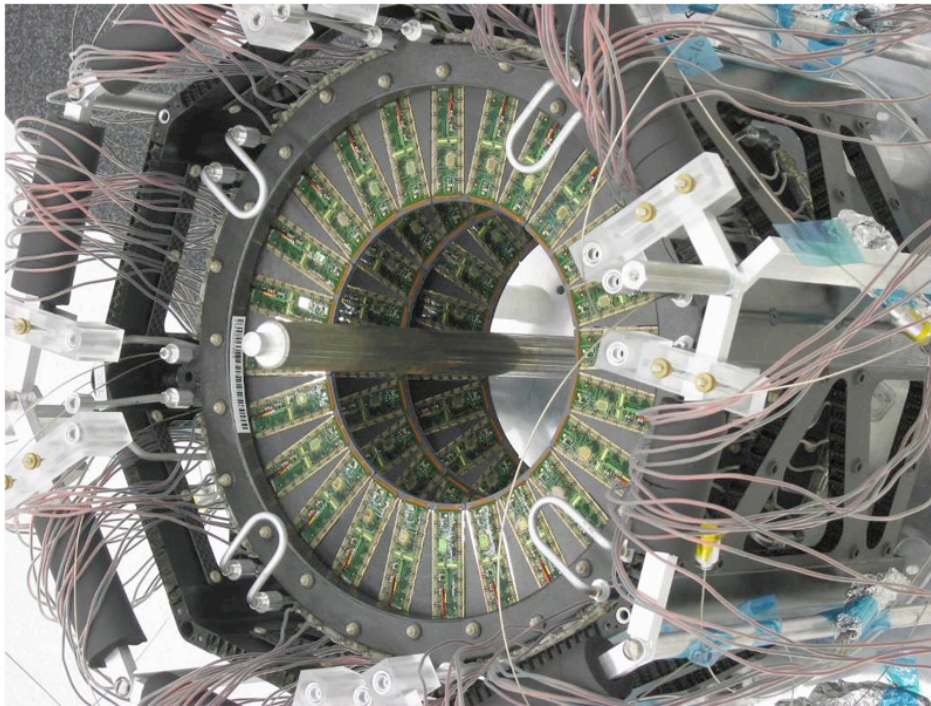


Abbildung 3.3: komplett montierte Endkappe mit ihren drei Disks. [14]

Sensormaterials, ohne dass die Geometrie der Pixelmodule verändert werden muss. Zur Kühlung sind innerhalb der Sektoren Aluminiumröhrchen verbaut, die Verkabelung geschieht in radialer Richtung. Abbildung 3.3 zeigt eine bereits komplett montierte Endkappe mit der Verkabelung und den Kühlanschlüssen.

3.1.3 Kühlung

Um die Funktionalität der Detektorkomponenten zu erhalten, müssen die Sensoren während des Betriebes unterhalb 0°C gehalten werden. Je zwei Staves werden durch einen separaten Kühlkreislauf, den Parallel Cooling Circuit (PCC) oder auch Bi-Staffe, gekühlt. Bei den Disks erhalten je zwei Sektoren einen eigenen Kühlkreislauf (Bi-Sektor). Bei der Kühlung handelt es sich um eine Verdunstungskühlung mit Oktafluorpropan C_3F_8 , die die Module mit einer Leistungsaufnahme von je etwa 4 bis 6 W während des Betriebes kühlt, wobei die Front-End-Chips mit 0.8 W/cm^2 die Hauptleistung in Anspruch nehmen. Insgesamt muss eine Leistung von etwa 15 kW aus dem Detektorvolumen abgeführt werden.

Die Wahl des Kühlsystems ist einerseits bestimmt durch die Menge des eingesetzten Materials, welches minimiert werden soll, andererseits durch die abzuführende Leistungsdichte innerhalb des Detektors. Durch die Nutzung einer Zweiphasenkühlung erhält man direkt den Vorteil einer hohen Wärmetransferkapazität trotz geringem Querschnitt der Kühlrohre und damit geringem Materialeinsatz. Das als Kühlmittel eingesetzte Oktafluorpropan C_3F_8 erfüllt die Anforderungen, nichtkorrosiv, nichtentflammbar und strahlenhart zu sein. Der wesentliche Nachteil einer Verdunstungskühlung, nämlich die begrenzte Regelungsmöglichkeit der Siedetemperatur von etwa -24°C

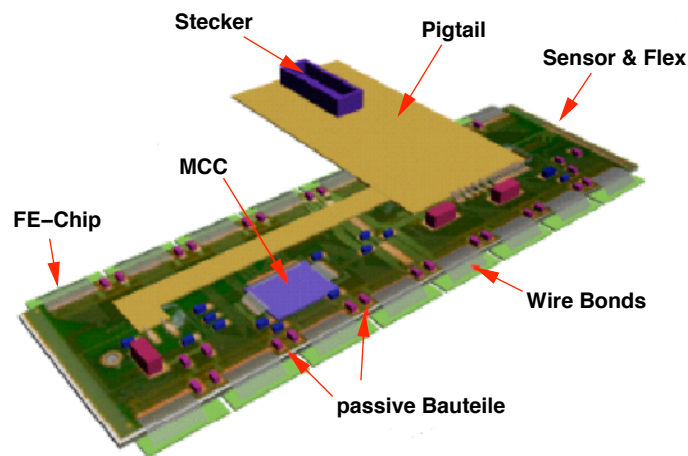


Abbildung 3.4: Schema des Pixelmoduls [15]

im Falle des Pixeldetektors, erfordert aber zum Teil eine aktive Nachheizung weiterer gekühlter Komponenten, um diese bei annähernd konstanter Temperatur betreiben zu können.

Diese Kühlung zusammen mit den in Kapitel 3.2.1 beschriebenen Vorkehrungen vermindern die Strahlenschädigung der Pixelmodule auf ein erträgliches Maß, so dass die vorgesehene Lebensdauer der Pixelmodule erreicht werden kann. Jedes Pixelmodul wird aus Sicherheitsgründen noch einen Thermistor besitzen, um die Temperatur der Module überwachen zu können. Diese Temperatur-Information fließt in das Detektorkontrollsystem (Kapitel 5), insbesondere in das Interlocksystem (Kapitel 5.2) mit ein.

3.2 Pixelmodule

Die Gesamtanzahl der Pixelmodule innerhalb des Pixeldetektors beträgt 1 744. Alle Pixelmodule sind elektrisch und mechanisch identisch aufgebaut. Ein Pixelmodul (Abbildung 3.4) besteht aus einem Siliziumsensor mit einer Größe von $63 \text{ mm} \times 18.6 \text{ mm} \times 0.25 \text{ mm}$, dessen aktive Sensorfläche von $60.8 \text{ mm} \times 16.4 \text{ mm}$ in 46 080 Auslesezellen unterteilt ist. Die Auslesezellen, kurz auch Pixel²⁾, haben eine Größe von $400 \mu\text{m} \times 50 \mu\text{m}$ oder $600 \mu\text{m} \times 50 \mu\text{m}$, um die geforderte Ortsauflösung von weniger als $120 \mu\text{m}$ in z-Richtung und kleiner als $15 \mu\text{m}$ in r- ϕ -Richtung zu gewährleisten. Die Kontaktierung der einzelnen Pixel zu den insgesamt 16 Auslesechips (FE-Chips) auf der Unterseite erfolgt über Blei-Zinn- oder Indium-Kügelchen. Die Verstärkung der Signale und die anschließende Digitalisierung geschieht parallel in den FE-Chips. Die Daten werden vom Module Controller Chip (kurz MCC) auf der Oberseite des Pixelmoduls ausgelesen und an

²⁾Pixel: engl. Abkürzung für picture element

das Auslesesystem weitergeleitet. Der MCC ist mit den FE-Chips über hauchdünne Verbindungsdrähte (Wirebonds) und einer flexiblen Kapton-Folie (Flex) verbunden. Auf dem Flex befinden sich aufgedruckte Leiterbahnen für die Kontaktierung und diverse passive Bauelemente sowie ein Thermistor mit negativem Temperaturkoeffizient (kurz NTC, auch Heißleiter genannt) für die Temperaturüberwachung. Zusätzlich erhalten die Pixelmodule für den Barrel noch eine weitere flexible Kapton-Folie (Pigtail³⁾), die es ermöglicht, die elektrischen Anschlüsse an die Unterseite der Staves zu bringen. Im Fall der Pixelmodule für die Disks werden die Leitungen direkt auf dem Flex kontaktiert.

3.2.1 Siliziumsensor des Pixeldetektors

Wechselwirkung in Silizium

Um Teilchen nachweisen zu können, müssen diese mit Materie wechselwirken. Im Fall des Pixeldetektors findet diese Wechselwirkung innerhalb der Silizium-Sensoren statt. Die deponierte Energie im Sensor hebt Elektronen aus dem Valenzband in das Leitungsband und erzeugt Elektron-Loch-Paare, die durch Anlegen eines äußeren elektrischen Feldes getrennt werden und ein Ladungssignal zur Folge haben.

Die Prozesse, die diese Elektron-Loch-Paare erzeugen, sind:

- inelastische Stöße
- elastische Stöße
- Cherenkov-Strahlung
- Kernreaktionen
- Bremsstrahlung

Da es sich bei der Erzeugung der Elektron-Loch-Paare um statistische Prozesse handelt, kann nur der mittlere Energieverlust der Teilchen berechnet werden. Die Bethe-Bloch-Gleichung (3.1) beschreibt den mittleren Energieverlust für geladene Teilchen pro Wegstrecke [16]:

$$-\frac{dE}{dx} = 2\pi N_a r_e^2 m_e c^2 \rho \frac{Z}{A} \frac{z^2}{\beta^2} \times \left[\ln \left(\frac{2m_e \gamma^2 v^2 W_{max}}{I^2} - 2\beta^2 - \delta - 2\frac{C}{Z} \right) \right] \quad (3.1)$$

dE/dx :	mittlerer Energieverlust pro Wegstrecke
N_a :	Avogadrozahl = $6.022 \times 10^{23} \text{ mol}^{-1}$
r_e :	klassischer Elektronenradius = $2.817 \times 10^{-13} \text{ cm}$
m_e :	Elektronenmasse = 511 keV
ρ :	Materialdichte des Absorbers (2.33 g/cm^3)
I :	mittleres Anregungspotential ($\approx 173 \text{ eV}$)
Z :	Atomzahl des Absorbermaterials (14 für Silizium)

³⁾Pigtail: engl. Schweineschwanz, in Analogie zum späteren Aussehen

A :	Atomgewicht des Absorbermaterials (28 für Silizium)
z :	Ladung des einfallenden Teilchens in e
β :	v/c relative Geschwindigkeit des einfallenden Teilchens bezüglich c
γ :	$1/\sqrt{1-\beta^2}$
δ :	Dichtekorrekturen
C :	Hüllenkorrekturen
W_{max} :	$\simeq 2m_e c^2 \beta^2 \gamma^2$, für $M \gg m_e$ maximaler Energieübertrag bei einem Stoß

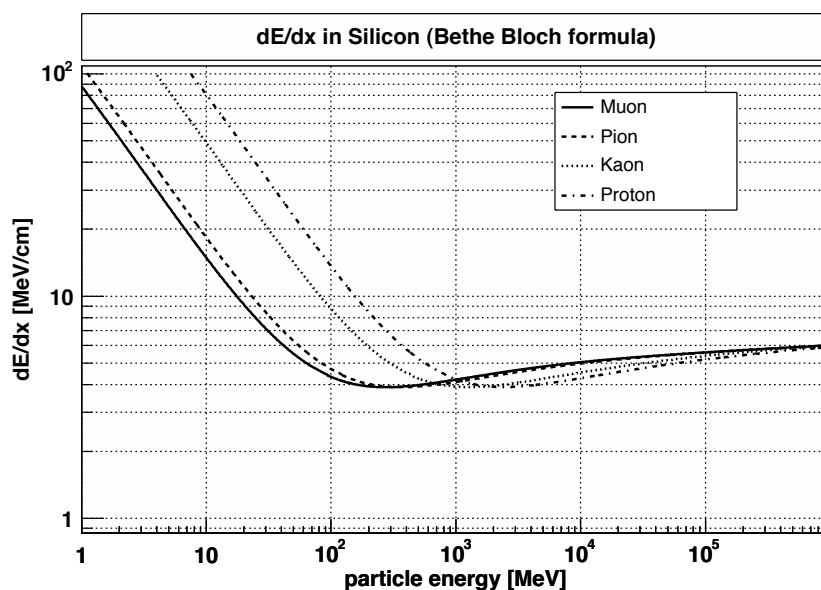


Abbildung 3.5: mittlerer Energieverlust von geladenen Teilchen für $250 \mu\text{m}$ dickes Silizium, berechnet mittels Bethe-Bloch-Formel [17].

Das Minimum des mittleren Energieverlustes (Abbildung 3.5) befindet sich bei $\beta\gamma = 3.5$ und beträgt 3.88 MeV/cm (entspricht im Falle des Sensor im Pixeldetektor 97.5 keV) und ist unabhängig von der Teilchenart. Für Teilchen höherer Energie steigt der Energieverlust nur noch logarithmisch an und erreicht ein Plateau, das 20% über dem Minimum liegt. Teilchen, deren Energieverlust nahe der Schwelle des 3.5-fachen der Ruheenergie liegen, werden als Minimal-Ionisierende-Teilchen (MIP⁴) bezeichnet.

Die MIPs geben ihre Energie statistisch verteilt entlang der Wegstrecke durch den Sensor ab. Dabei werden im Mittel $20\,000$ Elektron-Loch-Paare im Sensor des Pixeldetektors mit seiner Dicke von $250 \mu\text{m}$ erzeugt. Der geringe Energieverlust im Vergleich zur Gesamtenergie der Teilchen spielt bei der Energiemessung in den Kalorimetern kaum eine Rolle, weshalb Siliziumdetektoren als Vertexdetektoren nahe des Wechselwirkungspunktes zum Einsatz kommen.

⁴MIP: engl. minimal ionising particle

Aufbau des Sensors für den Pixeldetektor

Die geforderte Strahlenhärte bestimmt im Wesentlichen das Design des Sensors. Im Pixeldetektor wird ein hochohmiger n-seitig segmentierter Siliziumsensor zum Einsatz kommen. Die eigentlichen Pixel sind durch n^+ -Implantationen realisiert. Der pn-Übergang befindet sich auf der rückwärtigen Seite, um die komplette Ausbildung der Verarmungszone auch nach der Bestrahlung während des Betriebes zu gewährleisten [18]. Dem zusätzlichen Aufwand bei der Herstellung (doppelseitige Prozessierung) stehen mehrere Vorteile während des Betriebes gegenüber:

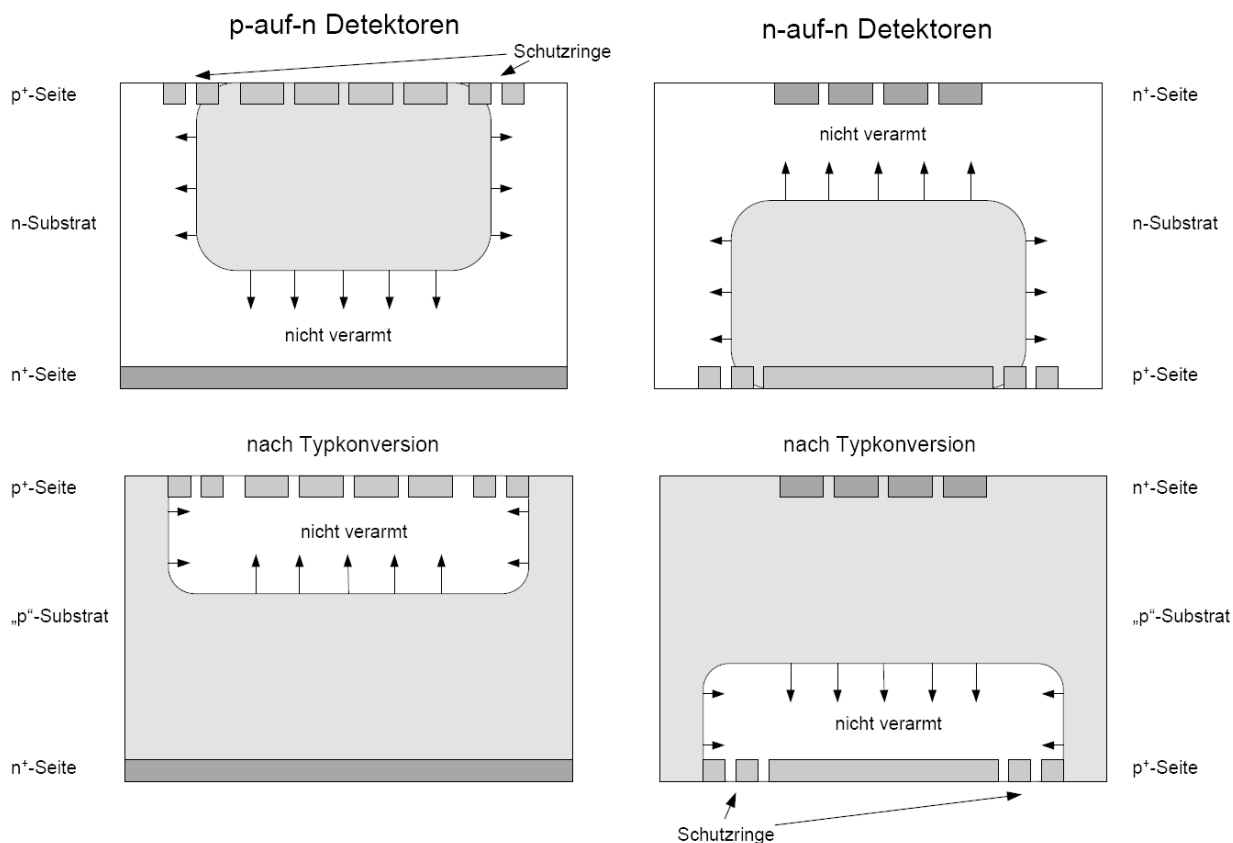


Abbildung 3.6: Typeninvertierung von n-dotiertem Silizium nach Bestrahlung [20]

- Die Verarmungsspannung (Bias-Spannung) kann über eine Schutzring-Struktur auf der p-Seite abgebaut werden, so dass sich die Gefahr von Spannungsdurchschlägen reduziert und eine Hochspannungsfestigkeit von über 1 000 V gewährleistet ist.
- Die zu Beginn des Betriebes (unbestrahlt) verarmte Zone des Sensors entwickelt sich von der p-Seite (Abbildung 3.6 oben). Während der Bestrahlung bis etwa $10^{13} n_{eq}/cm^2$ findet eine Typeninvertierung des Materials statt. Deshalb verhält sich danach das Substrat wie ein p-dotiertes Material. Demnach entwickelt sich dann die verarmte Zone von der n^+ Seite

(Abbildung 3.6 unten). Durch diese Eigenschaft lässt sich der Detektor nach Bestrahlung auch teildepletiert betreiben.

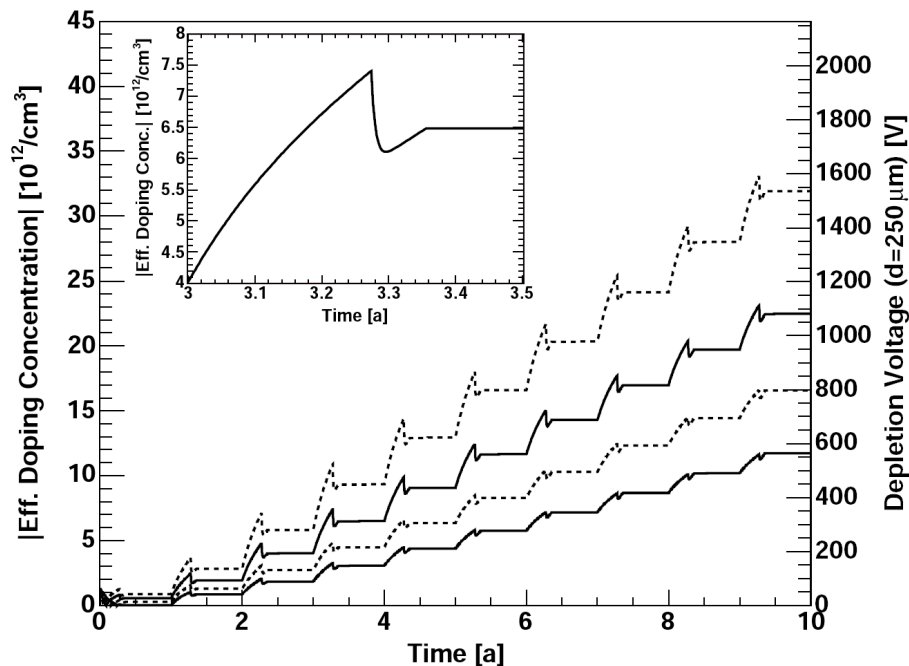


Abbildung 3.7: Verarmungsspannung für einen $250\ \mu\text{m}$ Sensor während des zehnjährigen Betriebes von ATLAS [21].

Erkennbar sind die Zeiten der Bestrahlung (steigende Flanke) und des anschließenden Ausheilungsprozesses bei Raumtemperatur von $20\ ^\circ\text{C}$ (fallende Flanke), welche sich nach etwa 30 Tagen ins Gegenteil wandelt. Deshalb wird der Pixeldetektor auch während der Abschaltphase vom LHC nur zeitlich begrenzt ungekühlt bleiben. Die beiden oberen Linien zeigen den Verlauf für Pixelmodule im B-Layer, die unteren beiden für den Layer1 (Legende: reines Silizium gestrichelte Linien, sauerstoffangereichertes Silizium volle Linien).

Zusätzlich wird aufgrund der Forschungsergebnisse innerhalb der ROSE-Kollaboration [18, 19] sauerstoffangereichertes Silizium verwendet. Die strahleninduzierte Veränderung der effektiven Dotierkonzentration wird damit verbessert, so dass sich die Strahlentoleranz zusätzlich erhöht. Die komplette Verarmung ist mit diesem Material auch nach einer Dosis von mehr als $10^{15}\ \text{n}_{\text{eq}}\ \text{cm}^{-2}$ mit 600 V noch gewährleistet.

Die Ergebnisse ermöglichen außerdem die Parametrisierung der Auswirkungen aufgrund der abwechselnden Bestrahlungs- und Ausheilungszeiten. (Abbildung 3.7). Die Strahlenschäden im Sensormaterial bewirken eine Zunahme der benötigten Verarmungsspannung. Daher wird das Versorgungssystem bis zu 700 V liefern und der B-Layer schon nach 5 Jahren ausgewechselt werden, so dass die komplette Verarmung der Sensoren immer gewährleistet sein wird.

Die Isolation der n^+ -Pixel auf dem n-Substrat erfolgt über eine p-Spray-Isolationstechnik. Diese wird mittels einer lateral moderierten p-Spray-Isolationstechnologie erzeugt und gewährleistet damit vor und nach Bestrahlung eine genügend hohe Spannungsfestigkeit.

3.2.2 Ausleseelektronik

Die Anforderungen an den Pixeldetektor bestimmen die Kriterien für die Ausleseelektronik. Diese sorgt für eine ausreichende Verstärkung des Signals und kümmert sich um die notwendige Weiterverarbeitung und Zwischenspeicherung. Da für jedes ionisierende Teilchen drei orts- und zeitaufgelöste Spurpunkte gefordert werden, sollte die FE-Elektronik Ladungen von wenigstens $5\,500\,e^-$ pro Pixelzelle nachweisen können. Im Detail begründet sich diese Schwelle aus der Tatsache, dass ein MIP etwa 27 000 Elektron-Loch-Paare erzeugt, die sich auf bis zu vier Pixelzellen verteilen können. Hinzu kommen noch Ladungsverluste an den Grenzflächen der Pixel. Aufgrund der Geometrie der Sensoren und des Magnetfeldes werden die Treffer aber zu etwa 50 % in einer und zu etwa 50 % in zwei Zellen erwartet, so dass der Großteil der Ladungen erheblich über der Schwelle liegen wird.

Die Ladung innerhalb einer Pixelzelle muss in der Elektronik ausreichen, um dem Treffer einem Ereignis zeitlich korrekt zuzuordnen zu können. Es besteht jedoch die Möglichkeit, innerhalb des FE-Chips diesen Treffer auch dem vorangegangenen Ereignis zuzuordnen (hit doubling). Zusätzlich müssen die einzelnen Treffer bis zum Zeitpunkt einer Trigger-Entscheidung $2.5\,\mu\text{s}$ zwischengespeichert werden.

Aufgrund der Strahlenbelastung muss die Elektronik weiterhin strahlenhart sein und eine niedrige Leistungsaufnahme vorweisen können, damit die Abführung der Abwärme durch einen möglichst geringen Materialaufwand der Kühlung gewährleistet werden kann.

Der Auslesechip (FE-Chip)

Jeder FE-Chip besitzt auf einer Fläche von $7.2\,\text{mm} \times 10.8\,\text{mm}$ 2 880 Ausleseeinheiten, welche in 18 Spalten zu je 160 Zeilen angeordnet sind. Diese Einheiten können jeweils in einen analogen und einen digitalen Teil unterteilt werden (Abbildung 3.8). Um das Rauschen zu minimieren, verfügen beide Teile über eine eigene Spannungsversorgung. Der analoge Teil wird nominell mit einer Spannung (V_{dda}) von 1.6 V und der digitale mit einer Spannung (V_{dd}) von 2.0 V versorgt. Die Massen sind auf dem Flex miteinander verbunden.

Der analoge Teil jeder Pixelzelle besteht aus einem schnellen ladungssensitiven Verstärker. Die im Sensor influenzierte Ladung wird in einer Feedback-Kapazität aufintegriert, über einen konstanten Rückkoppelstrom entladen und das Signal zusätzlich verstärkt (Dreiecks-Pulsform). Der nachgeschaltete Diskriminator des digitalen Teils sorgt mit einer einstellbaren Schwelle für das Unterdrücken des Rauschens und wandelt das Signal in eine digitale Trefferinformation um. Das digitalisierte Signal wird von einer digitalen Ausleselogik ausgewertet und als Trefferinformation an die Peripherieelektronik weitergeleitet. Die Zeitpunkte der steigenden und fallenden Flanken des Diskriminatorsignals werden in Takteinheiten (25 ns) im RAM gespeichert (8 Bit). Sie können für die Bestimmung der vom ionisierenden Teilchen erzeugten Ladung benutzt werden (ToT⁵⁾, da die Signallänge proportional zur deponierten Ladung ist.

Je zwei Spalten des FE-Chips werden für die Auslese und Speicherung der Trefferdaten zusammengefasst. Meldet eine Pixelzelle einen Treffer, wird dieser von der Ausleselogik über eine ODER-Verknüpfung registriert und daraufhin werden die Pixelzellen der Reihe nach veranlasst,

⁵⁾ToT: engl. time over threshold

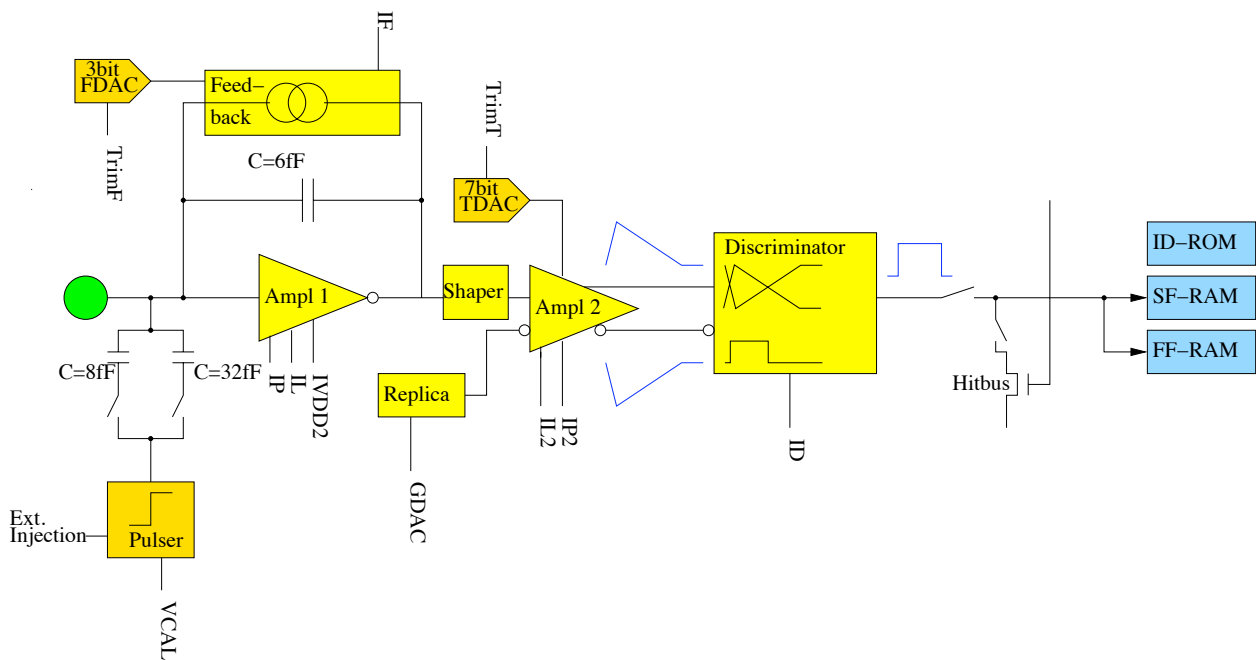


Abbildung 3.8: Schematische Darstellung einer Auslesezeile [20]

die ID zusammen mit den Zeitinformationen über die steigende und fallende Flanke des Treffers zu übermitteln. Diese Daten werden dann in einer der 64 Speicherzellen gespeichert, und aus der Zeitdifferenz wird die ToT-Information berechnet. Anschließend wird der Treffer in der Pixelzelle gelöscht und der nächste getroffene Pixel ausgelesen. Erfolgt ein Triggersignal, werden die Zeitinformationen der gespeicherten Treffer verglichen, und alle Treffer, die älter als eine einstellbare Zeitspanne (Latency) sind, werden gelöscht. Treffer mit der richtigen Zeitmarke werden zusammengefasst und seriell an den Module-Controller-Chip (MCC) verschickt. Um die Totzeit so gering wie möglich zu halten, laufen diese Prozesse parallel ab.

Der Rückkoppelstrom pro Zelle ist durch einen 3-bit-DAC (FDAC) einstellbar, die Schrittweite wird durch einen globalen Strom durch einen DAC im Kontrollteil des Chips erzeugt. Damit kann ein guter Kompromiss zwischen hoher ToT-Auflösung und kleiner Totzeit erreicht werden. Die Erzeugung des Rückkoppelstromes ist Teil des Leckstrom-Kompensations-Schaltkreises, der in der Lage ist, mehr als 100 nA Leckstrom pro Pixelzelle auszugleichen.

Die Schwelle jedes einzelnen Diskriminators kann individuell eingestellt werden. Erst dies ermöglicht bei 2880 Auslesezeilen eine niedrige Schwelle bei gleichzeitiger schmaler Verteilung der Schwellen ohne eine Zunahme der falschen Treffer aufgrund des Rauschens. Der Threshold-DAC (TDAC) besitzt dazu 7 Bits, die eine Schwelle zwischen $1\,000\,e^-$ und $10\,000\,e^-$ ermöglichen. Ein zusätzlicher globaler 5-Bit DAC (Bezeichnet mit GDAC) erlaubt das homogene Verschieben der Schwelle eines ganzen FE-Chips. Über einen Kalibrationsschaltkreis können bekannte Ladungen in jede einzelne Auslesezeile eingekoppelt werden, um die eingestellten Schwellen zu überprüfen und zu optimieren.

Der Module-Controller-Chip (MCC)

Die Schnittstelle zwischen den FE-Chips und dem Auslesesystem bildet der Module-Controller-Chip (MCC). Dieser ermöglicht die Konfiguration des Modules, indem er die Konfigurationsdaten empfängt und an die entsprechenden FE-Chips in deren Datenformat weiterleitet. Diese Daten können zu Testzwecken zurückgelesen werden. Im MCC können mehrstufige Reset-Kommandos generiert werden, um die Synchronisation mit dem Auslesesystem zu gewährleisten und Fehler innerhalb der FE-Chips zu beseitigen. Eine weitere Aufgabe besteht in der Verteilung der zeitkritischen Level-1-Trigger und Kalibrations-Signale an die FE-Chips.

Die nach einem erfolgten Triggersignal anstehenden Trefferdaten werden parallel aus den 16 FE-Chips in den MCC ausgelesen und in 16 FIFOs zwischengespeichert. Sobald alle Daten empfangen worden sind, werden diese zusammengefasst und mit einem Zähler versehen. Dieses Gesamt ereignis gelangt dann über einen seriellen Datenstrom an das Auslesesystem.

3.3 Der optische Datentransfer und das Auslesesystem

Bedingt durch die zentrale Lage des Pixeldetektors im Inneren des ATLAS-Experimentes müssen die Daten an allen anderen Subdetektoren vorbei über ca. 100 m verschickt werden. Aufgrund der zu erwartenden elektromagnetischen Störung hat man sich für ein optisches Übertragungsverfahren entschieden. Als Konsequenz gibt es auf beiden Seiten, sowohl innerhalb des Detektors als auch im Kontrollraum, opto-elektrische Schnittstellen. Innerhalb des Detektorvolumens werden strahlenharte Fasern verwendet, die nach außen hin in strahlentolerante überführt werden.

Im Anschluss an die Endkappen des Pixeldetektors befinden sich auf jeder Seite die „Optoboards“ als opto-elektrische Schnittstelle der Datenströme, die jeweils für 6 bzw. 7 Pixelmodule eines Halfstaves beziehungsweise für 6 Pixelmodule eines Sektors zuständig sind. Insgesamt werden 272 Optoboards den detektorseitigen Teil der optischen Übertragungsstrecke (optischer Link) bilden. Auch für diese Komponenten ist die Strahlenhärte eine wichtige Forderung. Der Takt, die Konfiguration und die Kommandos werden für jedes Modul über eine strahlenharte Faser zugeführt. Eine PIN-Diode übernimmt die Umwandlung der optischen BPM⁶⁾-kodierte Signale in elektrische. Diese werden vom DORIC⁷⁾ dekodiert und in einem Takt und einem Datenpfad dem Modul separat zugeführt. Der VDC⁸⁾ und der DORIC sind als 4-kanalige ICs ausgelegt, so dass auf einem Optoboard je zwei DORICs und je zwei (im B-Layer vier) VDCs eingesetzt werden. Für die Versendung der Trefferdaten werden je Modul eine, im B-Layer zwei optische Fasern verwendet, um die nötige Bandbreite zu erzielen. Die vom MCC stammenden elektrischen Daten der Module werden von dem VDC verstärkt und anschließend von dem VCSEL⁹⁾ in optische Signale umgewandelt.

⁶⁾BPM: **Bi**Phase **M**ark encoding, Zweiphasenmarkierungscode: DC ausgeglichene Kodierung durch Nutzung zweier Leitungszustände je Bit. Am Anfang des Bits erfolgt auf jeden Fall ein Zustandswechsel, im Falle einer EINS auch in der Mitte des Bits

⁷⁾DORIC: **D**igital-**O**pto-**R**eceiver **I**ntegrated **C**ircuit

⁸⁾VDC: **V**CSEL **D**river **C**hip

⁹⁾VCSEL: **V**ertical **C**avity **S**urface **E**mitting **L**aser

Der Betrieb der Optoboards benötigt außer der primären Versorgung des VDCs, des DORICs und der VCSEL-Arrays mit 2.5 V (V_{vdc}) noch eine Verarmungsspannung für die PIN-Dioden V_{pin} von bis zu 10 V, eine Kontrollleitung für die Synchronisation des internen Taktes (Rst_{opto}) und die Hilfsspannung (V_{iset}) für das Setzen der Lichtleistung der VCSEL von bis zu 5 V. Auch die Optoboards werden mittels der Verdunstungskühlung gekühlt. Aufgrund der hohen Temperaturabhängigkeit der Lichtleistung der VCSEL wird aber zusätzlich eine regelbare Nachheizung erforderlich, um die Funktionalität gewährleisten zu können.

Im Kontrollraum befinden sich auf der BOC-Karte¹⁰⁾ die opto-elektrischen Wandler für die Kommunikation in beide Richtungen auf separaten RX-Plugins¹¹⁾ und TX-Plugins¹²⁾. Empfangene Daten der Module werden in Kombination mit einem ROD¹³⁾ dekodiert und zwischengespeichert. Diese werden dann in die zentrale Datennahme weitergeleitet. Das Versenden von Befehlen zu den Modulen ist ebenfalls über die Kombination des ROD und der BOC-Karte realisiert. Abhängig von der Datenrate werden im B-Layer eins, im Layer1 und den Disks zwei und im Layer2 vier Optoboards an jeweils eine BOC-Karte angeschlossen. Insgesamt 132 ROD / BOC-Karten ergeben das Auslesesystem innerhalb des Kontrollraumes.

Bis zu 16 ROD / BOC-Karten Paare befinden sich innerhalb eines 9-U-VME-Überrahmens. Ein Einplatinenrechner (SBC¹⁴⁾) verwaltet jeweils einen kompletten Überrahmen. Eine Netzwerkschnittstelle bildet dabei die Kommunikationsschnittstelle zum Datennahmesystem. Die Daten werden dagegen über eine spezielle Verbindung (S-Link) zum Readout Buffer (ROB) gesendet. Das Verteilen der Timing- und Trigger-Kommandos übernimmt ein Trigger- und Control-Interface-Module (TIM), welches sich ebenfalls in jedem Überrahmen befindet.

3.4 Versorgungssystem

Der Pixeldetektor benötigt zum Betrieb diverse Versorgungsspannungen. Diese Spannungen werden aufgrund der Strahlenbelastung und der räumlichen Verhältnisse innerhalb der Experimentierhalle über etwa 120 m lange Kabel zugeführt. Von dem Großteil der Versorgungsspannungen wird eine Einstellbarkeit über den gesamten Bereich (0 V bis V_{Max}) gefordert. Einzig die Versorgungsleitungen mit einem erhöhten Strom (V_{dd} , V_{dda} und V_{vdc}) erfordern innerhalb des Detektorvolumens zusätzliche aktive Komponenten für die Regulierung (Remote Sensing siehe Kapitel 3.4.6). Ein Interlockeingang¹⁵⁾ ist ein zwingendes Kriterium für die Auswahl der Versorgungskomponenten.

3.4.1 Kabelführung und Unterbrechungspunkte

Aufgrund der geographischen Gegebenheiten und der Entfernungen wird die Verkabelung der Versorgung und der Auslese des Pixeldetektors an mehreren Stellen durch Steckverbindungen unter-

¹⁰⁾BOC: Back of Crate

¹¹⁾RX-Plugin: opto-elektrischen Wandler für den Datenempfang auf der BOC-Karte

¹²⁾TX-Plugin: elektro-optischer Wandler für das Senden der Daten auf der BOC-Karte

¹³⁾ROD: Read Out Driver

¹⁴⁾SBC: Single Board Computer

¹⁵⁾Eingang für ein Sperrsignal

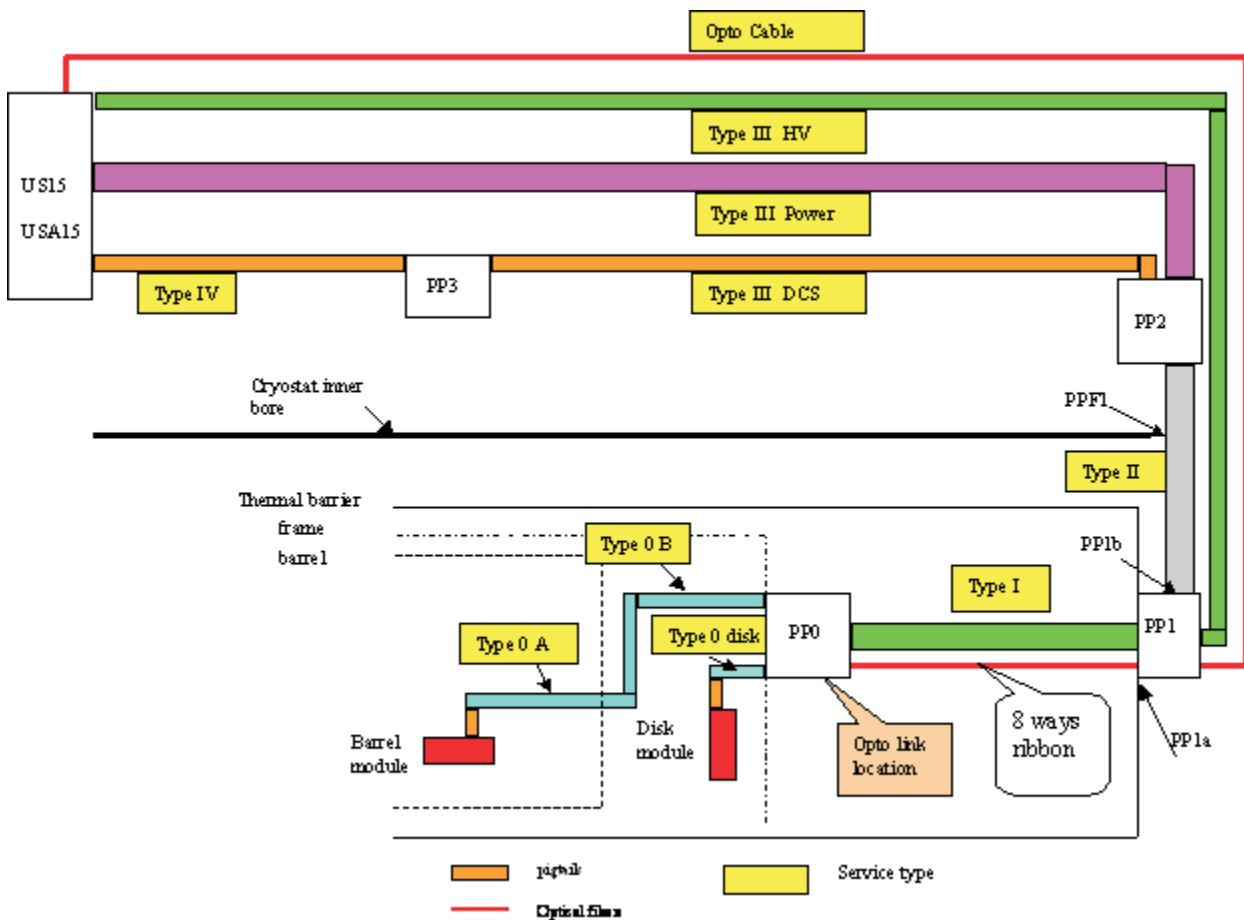


Abbildung 3.9: Schematische Darstellung der Kabelführung und Position der Unterbrechungspunkte [22]

brochen werden. Abbildung 3.9 zeigt die gewählte Struktur und die Namensgebung, die in den folgenden Abschnitten über die Komponenten des Pixeldetektors Verwendung finden wird.

3.4.2 Auslesegruppe

Die kleinste detektorseitige Auslesegruppe des Pixeldetektors ist durch die Modularität der Optoboards gegeben und beinhaltet außer dem Optoboard die angeschlossenen 6 bzw. 7 Module. Aufgrund dieser Gruppierung ist das Versorgungssystem auf diese Modularität abgestimmt und entsprechend optimiert worden.

Optimal für den Betrieb der Pixelmodule wäre eine komplette galvanische Separierung aller Versorgungskanäle inklusive aller Versorgungsleitungen, die dann nur innerhalb des Patch Panel 0 (PP0) einen geeigneten gemeinsamen Potentialausgleich besessen hätte. Demgegenüber stehen ökonomische Gesichtspunkte, nach denen aufgrund der sehr großen Zahl von etwa 6 600 einzelnen Versorgungskanälen eine galvanische Trennung nicht vertretbar ist. Man hat sich nach ausgiebigen

Tests (siehe auch Kapitel 4) auf eine Gruppierung der Versorgungskanäle, wie in Abbildung 3.10 dargestellt, verständigt. Um eine möglichst große Flexibilität zu erhalten, werden die Versorgungsleitungen vom Kontrollraum separat jedem Pixelmodul und Optoboard zugeführt. Dies ermöglicht außer der Abtrennung einzelner, defekter Komponenten auch das Überwachen der Versorgungsspannungen und der Ströme. Ein wesentlicher Nachteil dieser Lösung findet sich im nicht mehr sauberen, zentralen Potentialausgleich mit der Gefahr von Querströmen.

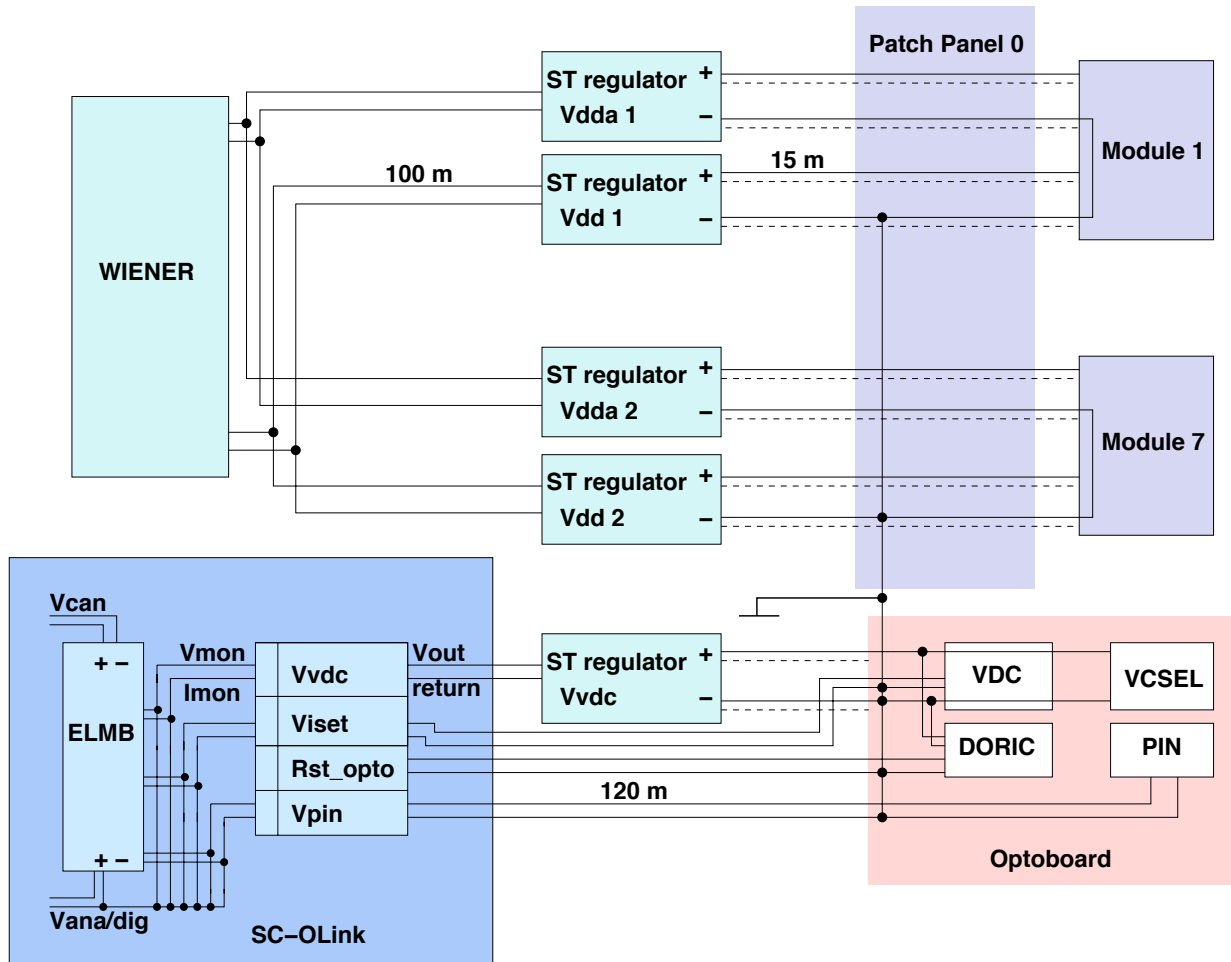


Abbildung 3.10: Schema des Versorgungssystems für eine Auslesegruppe

Die Pixelmodule benötigen zwei Versorgungsspannungen für den digitalen (V_{dd}) und den analogen (V_{dda}) Teil sowie eine Verarmungsspannung (HV). Die Massen der analogen und digitalen Versorgung werden auf dem Flex verbunden. Die Masse der Verarmungsspannung befindet sich auf dem Plus-Potential der analogen Versorgung, um das Rauschen der Elektronik zu minimieren.

Um den digitalen Signalfluss zu gewährleisten, sind in Höhe des Optoboards auf dem PP0 zusätzlich alle digitalen Massen des Optoboards (V_{vdc} , V_{pin} , V_{iset} und Rst_opto , siehe Kapitel 3.4.5) und der zugehörigen Module (6 bzw. 7) einer Auslesegruppe miteinander verbunden.

Aufgrund der Masseschleifen innerhalb des Versorgungssystem (Abbildung 3.11) kann es zu dynamische Effekte aufgrund von Querströmen während des Betriebes kommen, welche Spannungsschwankungen auf den Modulen zur Folge haben können. Testmessungen dazu werden in Kapitel 4 vorgestellt und diskutiert.

3.4.3 Spannungsversorgung der Pixelmodule

Die analogen und digitalen Versorgungen der sechs oder sieben Module einer Auslesegruppe werden von je einem Kanal für die analoge und einem für die digitale Versorgung gespeist, um die Anzahl der benötigten Versorgungskanäle von 2×1744 auf 2×272 zu minimieren und standardisierte Spannungsversorgungen der Firma W-IE-NE-R¹⁶⁾ einsetzen zu können. Diese Systeme liefern in einem 19-Zoll-Gehäuse 12 Kanäle mit 0 - 12 V mit bis zu 15 A. Alle Kanäle sind galvanisch voneinander getrennt und besitzen einen kanalbezogenen Interlock-Eingang. Ein Patch-Panel im Kontrollraum (PP4, siehe auch Kapitel 5.1.5) sorgt für die Aufteilung der Versorgungsspannung, so dass jedes Modul über je eine separate Leitung versorgt wird und ermöglicht gleichzeitig noch eine separate Strommessung.

Das Konzept der Niederspannungsversorgung (Abbildung 3.11) erfordert eine saubere galvanische Trennung der Kanäle innerhalb der Regulator-Stationen (Kapitel 3.4.6), um unerwünschte Querströme zu verhindern. Da aufgrund der Verkabelung die Massen sowohl auf dem Flex der Module (analog und digital), als auch die Massen der Module untereinander (digital im PP0, digital und analog innerhalb der Kanäle) verbunden sind, ergeben sich zusätzliche Anforderungen an das gesamte System. Eine korrekte Strommessung ist daher nur über die Plusleitungen möglich.

3.4.4 Verarmungsspannung der Sensoren

Um Kosten einzusparen und der Tatsache Rechnung zu tragen, dass die Leckströme der Sensoren während des Betriebes zunehmen werden, wird die Verarmungsspannung zu Anfang für 6 bzw. 7 Pixelmodule über einen gemeinsamen Hochspannungskanal zugeführt werden. Je ein Versorgungsmodul der Firma iseg¹⁷⁾ besitzt 16 Ausgänge, die jeweils 0 - 700 V mit bis zu 4 mA liefern. Jeder Kanal besitzt einen eigenen Interlock-Eingang und die Fähigkeit, als Stromquelle zu dienen. Die galvanische Trennung der einzelnen Kanäle ist für Potentialunterschiede der Massen von bis zu 20 V ausgelegt. Innerhalb eines Überrahmens können bis zu 6 Versorgungsmodule untergebracht werden.

Für die Modularität gibt es derzeit zwei Szenarien. Am Anfang des Experimentes wird die Modularität 6 bzw. 7 betragen und wird dann bei Bedarf auf 2 reduziert. Dies ist möglich, da alle Versorgungskabel einzeln für je ein Modul vorhanden sind (theoretisch kann sogar Modularität 1 eingesetzt werden). Dieses Konzept erlaubt außerdem das gezielte Abtrennen einzelner Sensoren im Falle einer Störung (Kurzschluss etc.).

¹⁶⁾W-IE-NE-R Plein & Baus GmbH, Burscheid, Deutschland (<http://www.wiener-d.com>)

¹⁷⁾iseg Spezialelektronik GmbH, Radeberg / OT Rossendorf, Deutschland (<http://www.iseg-hv.de>)

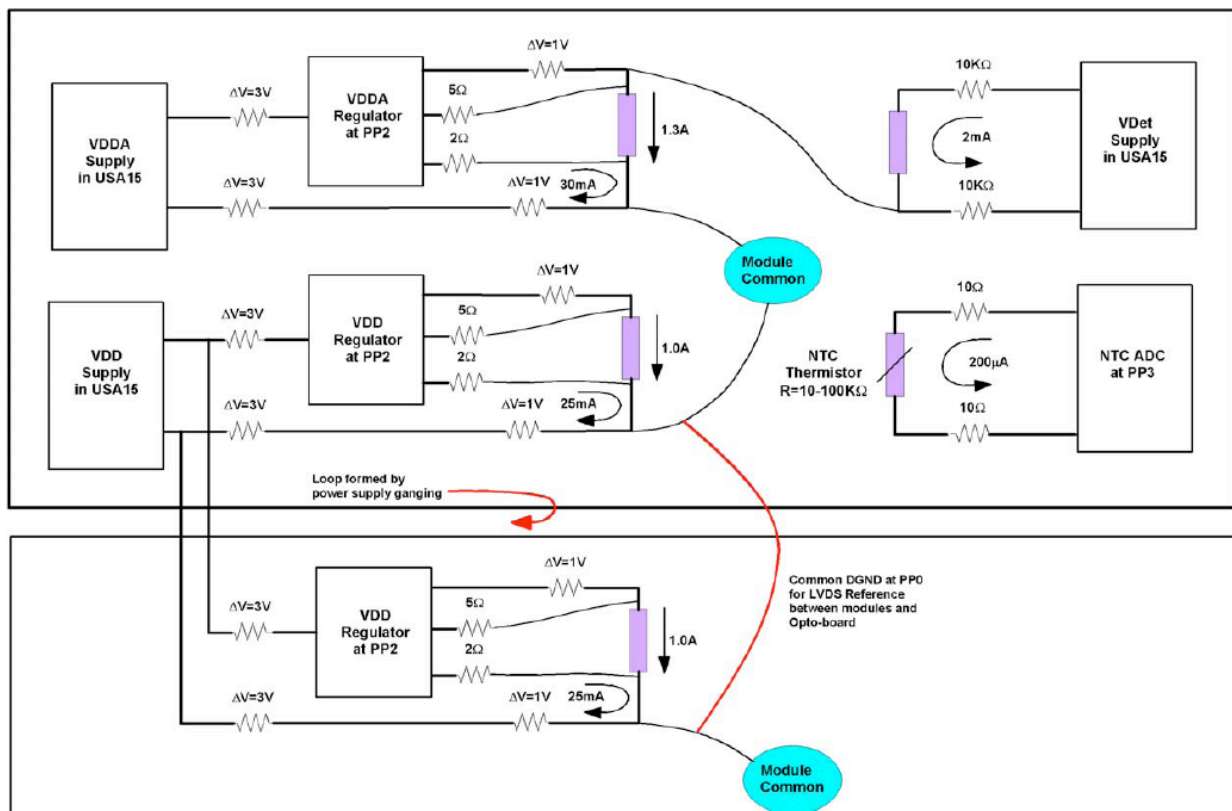


Abbildung 3.11: Versorgungsschema der Pixelmodule für eine Auslesegruppe. Dargestellt sind die Potentialausgleiche auf den Modulen für analog Plus und HV Minus, analog Minus und digital Minus (Module common) sowie die auf dem PP0 für digital Minus aller Module mit dem V_{dc} Minus des Optoboards. Weiterhin erkennt man die Potentialausgleiche innerhalb des Kontrollraums durch die Modularität 6 bzw. 7 der Niederspannungsversorgung [23].

3.4.5 Spannungsversorgung des Optoboards

Die Versorgung des detektorseitigen Teils des Optischen Links, des Optoboards, erfolgt über den SC-OLink (Supply and Control for the **O**ptical **L**ink). Dabei handelt es sich um ein in Wuppertal speziell für diesen Zweck entworfenes System, dessen Hauptkomponente (SC-OLink-Karte) alle benötigten Versorgungsspannungen (V_{pin} , V_{iset} und V_{vdc}) und ein Steuersignal (Rst_{opto}) für je ein Optoboard liefert (Tabelle 3.2) [25].

Das wesentliche Merkmal ist die galvanische Trennung der einzelnen Kanäle durch Verwendung separater Transformatorwicklungen je Kanal, Optokopplern für die Signalübermittlung und der Einsatz linearer Optokoppler für die Strom- und Spannungsüberwachung (Abbildung 3.12). Das Setzen der Ausgangsspannung eines Kanals geschieht mittels eines Einkanal-DAC (MAX 5122), jeweils über den gesamten Spannungsbereich. Dadurch kann ein Betrieb des Optoboards, bei dem

Anforderungen an den SC-OLink		
Bezeichnung	Spannungsbereich	Strombegrenzung / Pulslänge
V_{pin}	0 - 20 V	20 mA
V_{iset}	0 - 5 V	20 mA
V_{vdc}	0 - 10 V	800 mA
Rst_opto	2.5 V	0-V-Puls für 10 μ s

Tabelle 3.2: Technische Daten des SC-OLinks

sich die Betriebsparameter aufgrund der Position innerhalb des Detektors durch Bestrahlung ändern, während der gesamten Laufzeit gewährleistet werden. Als Schutz vor zu hohen Strömen existiert innerhalb der Regelkreise eine Schaltung, die den Ausgang zur Konstantstromquelle werden lässt, sobald der maximale Strom geliefert werden muss.

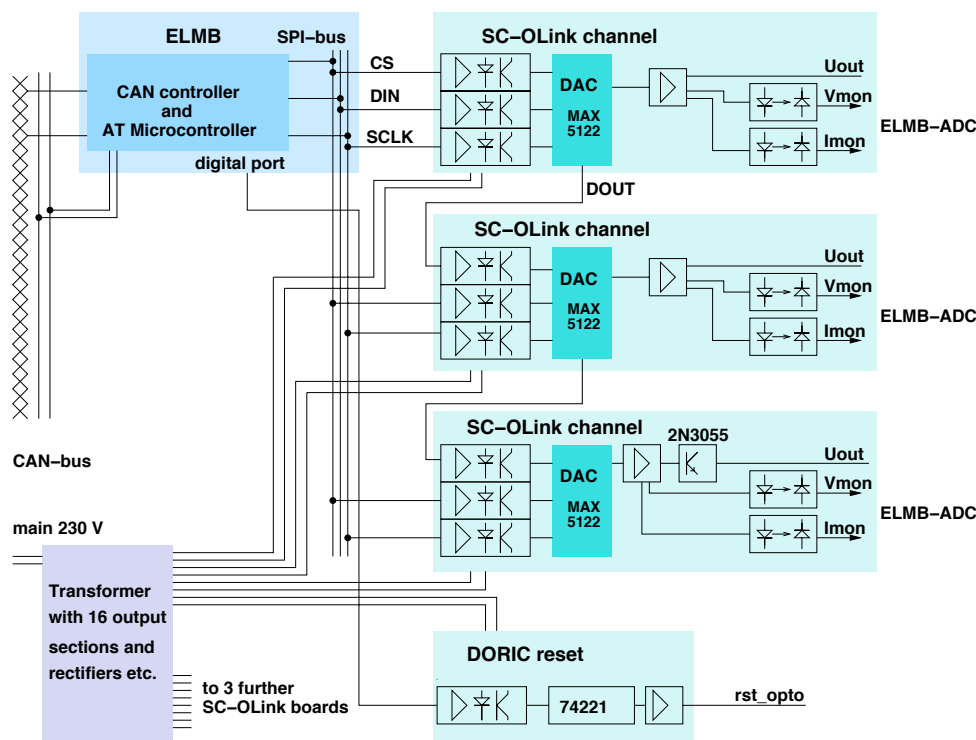


Abbildung 3.12: Schematische Darstellung des SC-OLinks [25]. Alle Versorgungskanäle werden galvanisch getrennt zur Verfügung gestellt

Der Hardware-Interlock ist mittels eines Relais realisiert, das im Falle einer Störung die gesamte Kanalgruppe (SC-OLink-Karte) spannungslos schaltet. Nach Zurücknahme des Interlocks bleiben die Ausgänge spannungslos, da der DAC bei einem Wiedereinschalten der Versorgungsspannung zurückgesetzt wird und dann immer 0 V liefert (power-on-reset). Die Überwachung der Ausgangsspannungen und Ströme von bis zu 4 SC-OLink Karten erledigt ein ADC auf einer ELMB (Kapitel 5.1.2).

3.4.6 Spannungsregulation im Detektorvolumen

Die Fertigung der FE-Chips in einem $0.25\text{-}\mu\text{m}$ -CMOS-Prozess erfordert den Schutz vor Spannungsspitzen (Spannungsfestigkeit von 4 V). Das Sensing¹⁸⁾ der Versorgungsleitungen mit einem erhöhten Strom kommt daher nicht über die gesamte Strecke der Versorgungsleitungen in Frage. Aus diesem Grund kommt eine aktive Komponente innerhalb des Detektorvolumen zum Einsatz. Die strahlenharten Regulator-Stationen wurden von der Mailänder INFN-Gruppe entwickelt [26]. Zusätzlich zum implementierten Sensing erlauben die Regulator-Stationen, trotz der gemeinsamen Versorgung der digitalen und analogen Versorgungsspannung einer Auslesegruppe, die Versorgungskanäle individuell zu kontrollieren und zu überwachen.

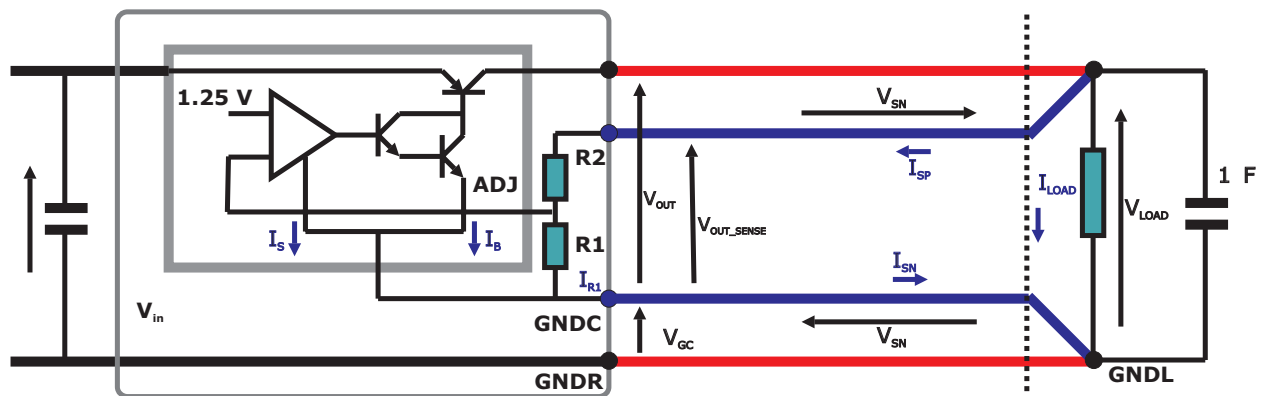


Abbildung 3.13: Stark vereinfachte schematische Darstellung des Regelkreises auf dem Regulator-Board.

Bemerkungen: Der grau umrandete Kasten repräsentiert den Spannungsregulator, die Schutzdioden sind nicht dargestellt, der digitale Trimmer ist innerhalb des Ersatzwiderstands $R2$ enthalten

Kernkomponente ist der Spannungsregulator L4913 [27], welcher in Zusammenarbeit mit dem CERN-LHCC-RD49-Project¹⁹⁾ und STMicroelectronics²⁰⁾ entwickelt wurde. Über einen Spannungsteiler und ein digitales Trimpotentiometer (Abbildung 3.13) mit 100 Positionen kann die Versorgungsspannung eingestellt werden. Über Sense-Leitungen wird die Ausgangsspannung je nach Strombedarf entsprechend nachgeregelt. Da aufgrund der Schaltung die Sense-Return-Leitung nicht stromlos ist, sorgt eine justierbare Stromkompensationsschaltung dafür, den Spannungsabfall über die Sense-Return-Leitung auszugleichen. Um die Gefahr einer Überspannung im Falle eines Kabelbruches zu vermeiden, wird die Potentialdifferenz der Plusleitung und Sense-Leitung über eine Schutzdiode begrenzt. Innerhalb des TRT Subdetektors von ATLAS wird der L4913 in ähnlicher Beschaltung verwendet.

Je eine Auslesegruppe ist einem Regulator-Board zugeordnet. Dieses Regulator-Board enthält insgesamt 15 Regelkreise, 14 identische für die Versorgung von bis zu sieben Pixelmodulen (jeweils

¹⁸⁾Regelung der Ausgangsspannung über separate stromlose Leitungen, um Spannungsabfälle ausgleichen zu können

¹⁹⁾<http://rd49.web.cern.ch/rd49/>

²⁰⁾Genf, Schweiz (<http://www.st.com>)

ein V_{dd} - und V_{dda} - Kanal) mit jeweils einem Regler. Ein weiterer Regelkreis für V_{vdc} des Optoboards besitzt zwei Spannungsregler, um Redundanz zu gewährleisten, da bei einem Ausfall dieses Versorgungskanals die gesamte Auslesegruppe unbrauchbar würde.

Auf einer separaten Platine (Daughterboard), welche direkt mit dem Regulator-Board verbunden ist, sind sowohl die digitalen Trimpotentiometer, der ADC für die Spannungs- und Strommessung als auch die Schnittstelle zur Kontrolle realisiert. Eine Messung der Potentialdifferenz der Sense-Leitungen hinter der Stromkompensationsschaltung in Kombination mit einer Kalibration des ADCs liefert die Spannungsmessung mit einer Genauigkeit von ± 20 mV. Die Strommessung erfolgt über Messung der Potentialdifferenz zwischen dem Regulator-Plus-Ausgang und dem Sense-Plus-Eingang unter Berücksichtigung des gemessenen Kabelwiderstandes. Bis zu 12 Regulator-Boards können von einem Regulator-Controller gesteuert und überwacht werden. Kernkomponente dieses Controllers ist ein FPGA für die Steuerung zusammen mit einer ELMB (Kapitel 5.1.2) für die Kommunikation.

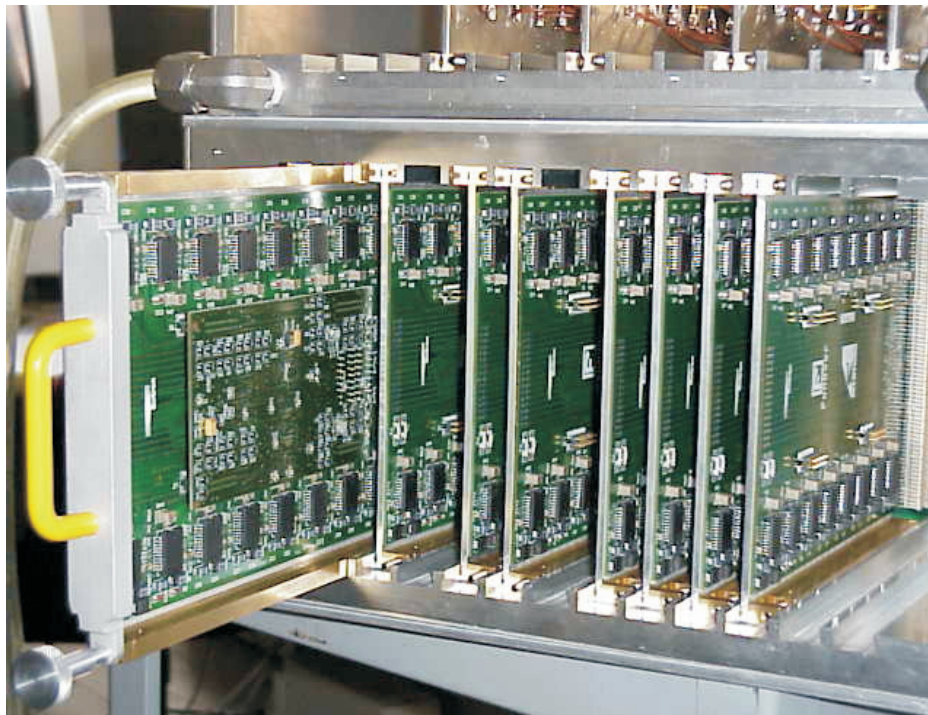


Abbildung 3.14: Prototyp einer teilbestückten Regulator-Station. Links ist ein herausgezogenes Regulator-Board (mit gelben Griff) zu erkennen, auf dem in der Mitte das Daughterboard montiert ist.

Die 12 Regulator-Boards, der Regulator-Controller und das Aluminiumgehäuse bilden die Regulator-Station (Abbildung 3.14), die aufgrund der Verlustleistung von maximal 50 W pro Regulator-Board aktiv mit einer C_6F_{14} Kühlung gekühlt werden muss.

Kapitel 4

Systemtest

Die Entwicklung der einzelnen Komponenten des Pixeldetektors wurde hauptsächlich unter Laborbedingungen und für Teilbereiche des Detektors vorangetrieben und getestet. Der primäre Zweck der Systemtests besteht daher in der Qualifizierung des gesamten Systems. Durch schrittweisen Ausbau der Systemtestaufbauten können auch Teilsysteme, wie zum Beispiel das Spannungsversorgungssystem und der optische Link, betrachtet und qualifiziert werden. Die hierbei gewonnenen Erfahrungen werden ebenfalls für die Weiterentwicklung der Software des Detektorkontrollsystems und der Datennahme berücksichtigt. Zusätzlich ermöglicht der Betrieb des Systemtests die notwendige endgültige Qualifizierung veränderter beziehungsweise neuer Komponenten.

Um das Spannungsversorgungssystem zu qualifizieren und das Zusammenspiel der einzelnen Komponenten zu untersuchen, wurde Ende 2003 in der Wuppertaler Gruppe mit dem Aufbau eines Systemtests begonnen. Dieser wurde ausgehend von einem Laborsystem, wie es auch zur Qualifikation der produzierten Module verwendet wurde, schrittweise in ein System mit den aktuellen verfügbaren Spannungsversorgungskomponenten inklusive der Verkabelung für bis zu 14 Module ausgebaut. Weiterhin wurde die bis dahin genutzte elektrische Datenkommunikation durch die optische Datenkommunikation ersetzt. Weiterentwickelte Komponenten wurden darin eingesetzt und qualifiziert. Einzig die Kühlung entspricht nicht der endgültigen Verdunstungskühlung (Kapitel 3.1.3), sondern es handelt sich um Flüssigkeitskühlung mit Hilfe einer Kältemaschine. Am CERN wurde Ende 2005 zusätzlich damit begonnen, ein noch umfangreicheres System aufzubauen, welches in ein System überführt wurde, das in der Lage ist, 10 % des Detektors zu betreiben und auszulesen. Bei diesem System kommt auch die endgültige Kühlung zum Einsatz. Mit deren Hilfe soll der Detektor vor der Installation in der Experimentierkaverne im zusammengebauten Zustand getestet werden. Zusätzlich wurden Ende 2006 mit einer Endkappe Messungen kosmischer Teilchen durchgeführt.

Untersucht wurden innerhalb des Qualifikationsprozesses in Wuppertal diverse mögliche Einflüsse, wobei die wesentlichen Ergebnisse in den folgenden Abschnitten erläutert werden:

- Einfluss der mechanischen Trägerstrukturen (Stave)
- Ersetzen der Testplatinen durch Prototypen der PP0 (Kapitel 3.4.2)
- Temperatureinfluss (Kapitel 4.4)

- Ersetzen der elektrischen durch die optische Auslese
- Einsatz der finalen Pixelmodul-Niederspannungsversorgung und realistischer Verkabelung (Querschnitt und Länge)
- Einsatz der finalen Pixelmodul-Hochspannungsversorgung und realistischer Verkabelung (Querschnitt und Länge)
- Einsatz der finalen Optoboard-Spannungsversorgung und der Verkabelung (Querschnitt und Länge)
- Betrieb mit unterschiedlichen Modularitäten sowohl für die Nieder- als auch für die Hochspannung

4.1 Ausbau des Systemtests in Wuppertal

Ausgehend von dem Standard-Laboraufbau für das Testen der Module mit elektrischer Auslese (TPCC¹/TPLL²-Systemen), kurzen Kabeln und der separaten Versorgung aller benötigten Kanäle [28] erfuhr der Aufbau des Testsystems im Laufe der Zeit mehrere Veränderungen bis hin zum aktuellen nahezu vollständigen Aufbau (Abbildung 4.1). Die Beurteilung und Qualifizierung konnte durch dieses Vorgehen für die separaten Übergänge erfolgen. Als Grundlage für die Beurteilung dienen der Digital-Test (siehe Kapitel 4.2.2) als grobes Kriterium für die Funktionstüchtigkeit des Systems und der Vergleich der analogen Schwellenscans (Analog-Test, siehe Kapitel 4.2.2) der Pixelmodule für die Qualitätsüberwachung, da diese sich als hervorragendes Kriterium zur Beurteilung der Leistungsfähigkeit herauskristallisiert haben.

Die seit einiger Zeit für Langzeitstudien zur Stabilität des Systems genutzte Ausbaustufe des Systemtests besteht aus einem Bi-Stage mit 26 Modulen. Dieser befindet sich in einer Kühlbox (Abbildung 4.2), so dass eine Überwachung und eine aktive Kontrolle der notwendigen Umgebungsparameter wie Temperatur und Luftfeuchtigkeit gewährleistet ist, welche durch eine zusätzliche Software des Detektorkontrollsystems übernommen wird [29].

Außerhalb der Kühlbox befinden sich zwei Ersatz-PP0-Schnittstellenkarten, über die jeweils mit Hilfe der Type-0-Kabel bis zu sieben Module (entspricht einer Auslesegruppe) betrieben werden können. Jede dieser PP0-Schnittstellenkarten besitzt wie im Detektor einen Steckplatz für ein Optoboard, welches die Kommunikation mit dem Auslesesystem (Kapitel 3.3) übernimmt, sowie sämtliche Verbindungsstecker für die Komponenten des Versorgungssystems (Kapitel 3.4). Um außerdem den Einfluss der originalen Verkabelung untersuchen zu können, wird eine Hälfte des Aufbaus mit adäquaten Kabeln bezüglich der elektrischen Eigenschaften und Längen, wie sie innerhalb des Detektors benutzt werden, betrieben (Abbildung 4.3).

Das verwendete Auslesesystem besteht aus zwei Optoboards, die über optische Fasern mit jeweils zwei TX- und RX-Plugins einer BOC-Karte verbunden sind. Für Studien zum optischen Link befinden sich zusätzlich noch optische Abschwächer innerhalb der Übertragungsstrecke [30]. Die

¹)TPCC: Turbo Pixel-Control-Card, Serialisiert die Daten von der TPLL

²)TPLL: Turbo Pixel-Low-Level Karte, realisiert die Kommunikation zwischen PC und der TPCC

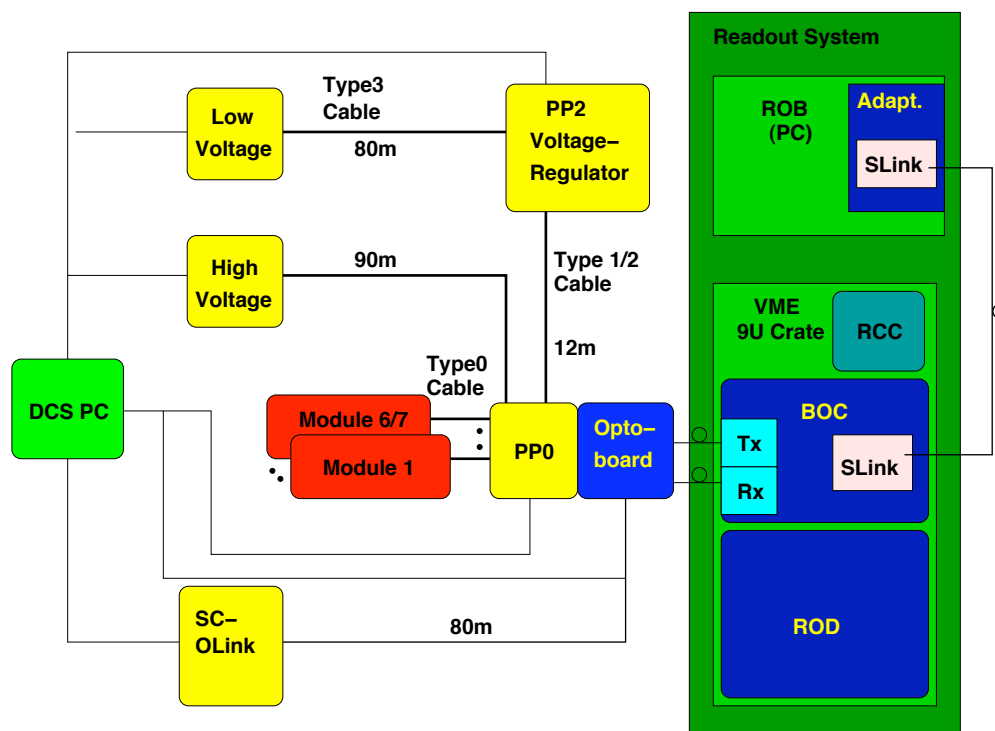


Abbildung 4.1: Schema des Wuppertaler Systemtests für die Auslesegruppe mit annähernd endgültiger Verkabelung [20]

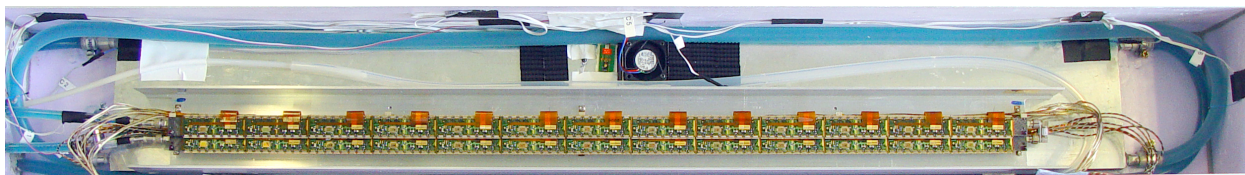


Abbildung 4.2: Bi-Staff mit 26 Modulen innerhalb einer Kühlbox

BOC-Karte zusammen mit dem ROD und dem Single Board Computer (SBC) befinden sich innerhalb eines VME-Überrahmens, wobei, im Gegensatz zum späteren Experiment, auf dem SBC die Datennahme läuft.

4.2 Messprogramm des Systemtest-Aufbaus

Das im folgenden vorgestellte Messprogramm dient der Qualifizierung des jeweiligen Aufbaus und wird, sofern durchführbar, zur Beurteilung der Systemtest-Performance herangezogen. Aus diesem Grund wird schon an dieser Stelle auf die gesamte Prozedur eingegangen.



Abbildung 4.3: Kabeltrommeln für die Verkabelung einer Auslesegruppe

4.2.1 Funktionstests

Aufgrund der Anzahl der Verbindungen (elektrische und optische) und der steigenden Komplexität des Aufbaus muss sichergestellt werden, dass die Verkabelung den Erfordernissen des jeweiligen Tests entspricht. Speziell die elektrische Verkabelung stellt aufgrund der zum Teil separat ausgeführten Verkabelung pro Versorgungsleitung eine erhebliche Fehlerquelle dar, die im endgültigen System durch verpolungssichere Steckverbindungen und zweckmäßige Modularitäten auf ein verträgliches Maß reduziert wird. Aber auch die Steckverbindung der optischen Datenübertragung ist aufgrund des geforderten minimalen Materialeinsatzes innerhalb des Detektors nicht verpolungssicher, so dass auch diese einer Überprüfung bedarf.

Test der elektrischen Verkabelung

Die komplette Verkabelung für ein Modul wird meistens als Gesamtsystem getestet. Dazu wird das entsprechende Modul mit der notwendigen digitalen und analogen Versorgungsspannung versorgt, was einen Temperaturanstieg zur Folge haben sollte. Außerdem sollte das Modul eine charakteristische Stromaufnahme zeigen (Details dazu in Kapitel 6). Dabei bergen die diversen Unterbrechungspunkte für die Realisierung der Modularitäten und den Einsatz der Spannungsversorgungskomponenten eine erhebliche Fehlerquelle (Abbildung 3.9), da es sich im Wesentlichen um Prototypen sowohl der Komponenten als auch der Verkabelung handelt. Diese Komponenten besitzen einerseits nicht unbedingt eine feste Zuordnung der Kanäle, andererseits wird diese Flexibilität

aber auch durch die begrenzte Anzahl an verfügbaren Komponenten erforderlich, um verschiedene Konstellationen betreiben zu können.

Test der Datenleitung

Ob mittels der elektrischen oder optischen Übertragungstrecke ein Taktsignal am Modul anliegt, kann ebenfalls durch die charakteristische Stromaufnahme des Moduls (hier speziell der Strom des Digitalteils) überprüft werden. Ob überhaupt ein optisches Signal anliegt, erkennt man durch eine Strommessung am Optoboard (V_{pin}).

Sobald im Falle der optischen Auslese die prinzipielle Funktionalität gewährleistet ist, wird auf Seiten der Datennahme ein erster Link-Test durchgeführt. Es wird als erstes eine Konfiguration an das Modul gesendet, was sich wiederum in einer charakteristischen Stromaufnahme widerspiegeln sollte (downlink Test). Anschließend wird der MCC so konfiguriert, dass zum MCC gesendete Daten von diesem direkt zurückgesendet werden. Im Falle einer fehlerhaften Konfiguration der RX-Kanalbelegung innerhalb der BOC-Karte oder optischen Verkabelung kommen keine Daten auf dem entsprechenden Kanal an, und es fließt kein PIN-Dioden-Strom in dem entsprechenden RX-Plugin, so dass diese Art von Fehlern in diesem Funktionstest beseitigt werden. In der aktuellen Version der Online-Software für die System-Tests (STcontrol) wird zudem der RX-Kanal ermittelt, der die Daten tatsächlich registriert hat.

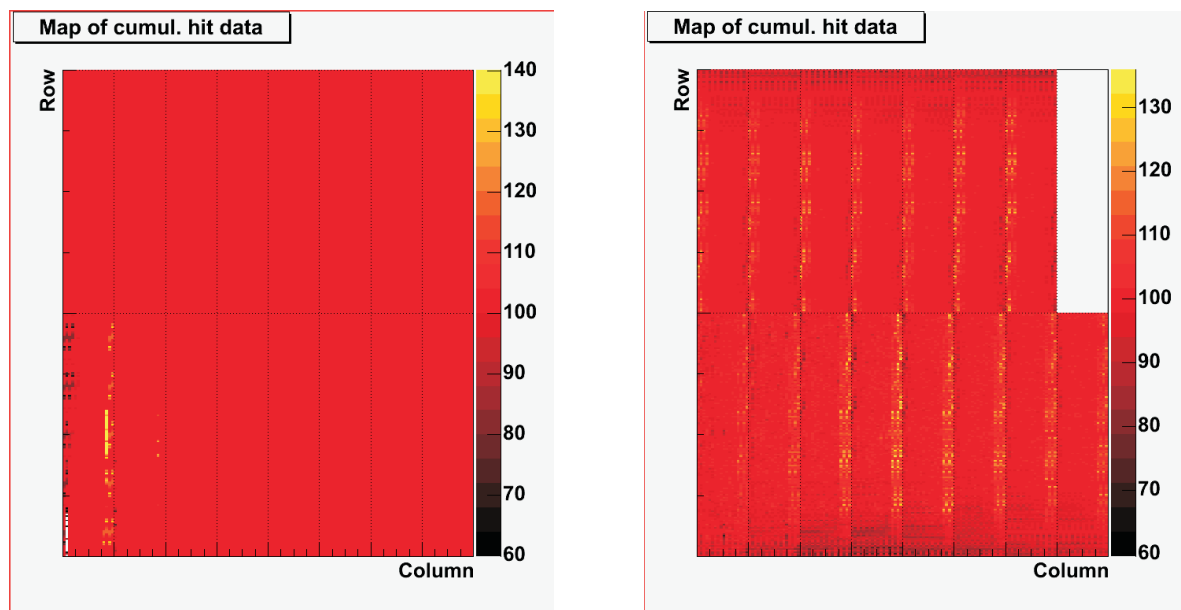
Sobald die Verkabelung des optischen Links verifiziert worden ist, gilt es, den optischen Link zu optimieren. Dabei wird die optimale Kombination zwischen der Lichtleistung des Optoboards, welche im wesentlichen durch V_{iset} bestimmt wird, und den Parametern der RX-Plugin-Kanäle, wie der Schwelle und der Zeitverzögerung für die Signalverarbeitung, bestimmt (RX-delay scan). Außerdem kann noch das Tastverhältnis (Mark Space Ratio MSR) bestimmt und optimiert werden [31].

4.2.2 Qualifizierungsmessungen

Für die Qualifizierung der Systeme bedient man sich im Wesentlichen der Bestimmung der analogen Performance im Analog-Test und deren Vergleich zueinander. Diese hat sich im Laufe der Entwicklungszeit als gutes Kriterium der Beurteilung herausgestellt, da sie besonders empfindlich auf Störeinflüsse reagiert. Aber auch mit dem Digital-Test ist es bereits möglich, Probleme des Aufbaus, wie zum Beispiel den Einbruch der digitalen Versorgungsspannung, frühzeitig erkennen zu können.

Der Digital-Test

Innerhalb des Digitalteils einer jeden Pixelzelle ist es möglich, ein Kalibrations-Signal direkt hinter dem Diskriminator einzukoppeln. Der Digital-Test nutzt diese Tatsache, um eine beliebig festgelegte Anzahl an Treffern digital zu simulieren. Diese sollten innerhalb einer einwandfrei funktionierenden Zelle zu 100 % registriert und dem MCC gemeldet werden. Registrierungen von mehr oder weniger als 100 % deuten auf ein Fehlverhalten der Elektronik hin. Zum Beispiel kann es bei



(a) digitale Versorgungsspannung zu nah am Limit (FE 0 zeigt erste Bitflips, gelbe und schwarze Bereiche)

(b) digitale Versorgungsspannung unterhalb des Limits (Bitflips in allen FE)

Abbildung 4.4: Treffer-Karte eines Pixelmodules nach einem Digital-Test.

Bemerkung: Idealerweise sollte die Fläche homogen koloriert sein (d.h. alle Pixelzellen registrierten die gleiche Anzahl an Treffern). Aufgrund zu niedriger digitaler Versorgungsspannung des MCCs kommt es aber in den beiden gezeigten Messergebnissen zu Bitflips in der Adressierung der Pixeladresse.

einer zu niedrigen Versorgungsspannung zu Bitflips³⁾ innerhalb der Adressierung eines FE kommen, so dass dieser Fehler ein charakteristisches Muster innerhalb der Treffer-Karte⁴⁾ hinterlässt (Abbildung 4.4). Dabei bleibt die Summe aller Hits aber erhalten. Im Falle eines Fehlers der Auslesezeile wird in der Regel dagegen keiner der simulierten Treffer registriert.

Der Analog-Test: Schwellen- und Rauschmessung

Über die Möglichkeit, Ladungen über die innerhalb der einzelnen Pixelzellen vorhandenen Einkoppelkapazitäten zu injizieren (Kapitel 3.2.2), wird der Analog-Test durchgeführt. Dazu wird jeweils eine bekannte Referenzladung eingekoppelt und überprüft, ob diese die Schwelle überschreitet und somit einen Treffer zur Folge hat oder nicht. Durch mehrmaliges Injizieren erhöht man die Statistik, und durch Variation der eingekoppelten Ladung kann man die Schwelle, die Schwellenverteilung und das Rauschen bestimmen. Die Form der Kurve (S-Kurve in Abbildung 4.5) resultiert aus einer Stufenfunktion mit Sprung an der Diskriminatorschwelle, die durch ein gaußverteiltes Rauschen überlagert wird.

³⁾Bitflip: ungewollter Wechsel des Zustands innerhalb einer Speicherzelle

⁴⁾Treffer-Karte: Darstellung der Anzahl der Treffer (digital oder analog eingekoppelt) innerhalb eines farblich kodierten Oberflächendiagramms, die Achsen repräsentieren die Zeilen und Spalten des Sensors

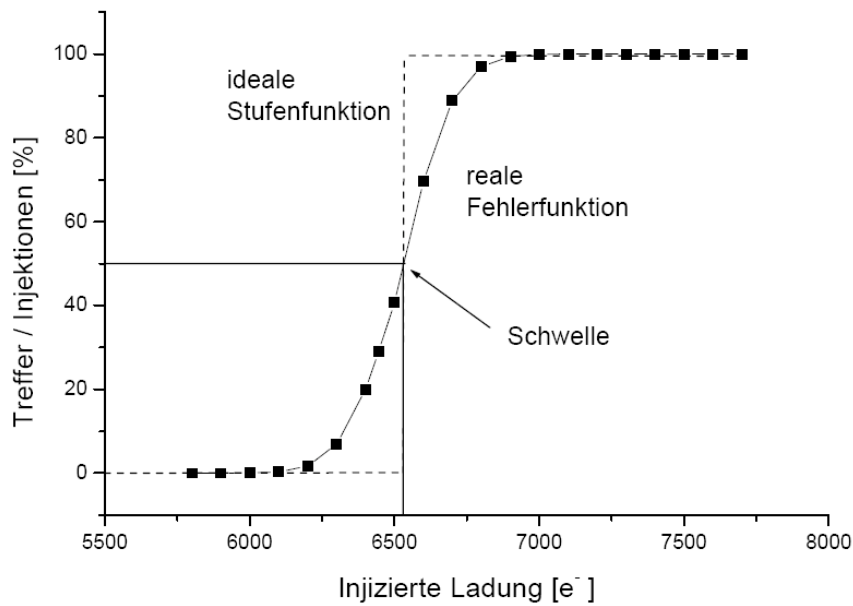
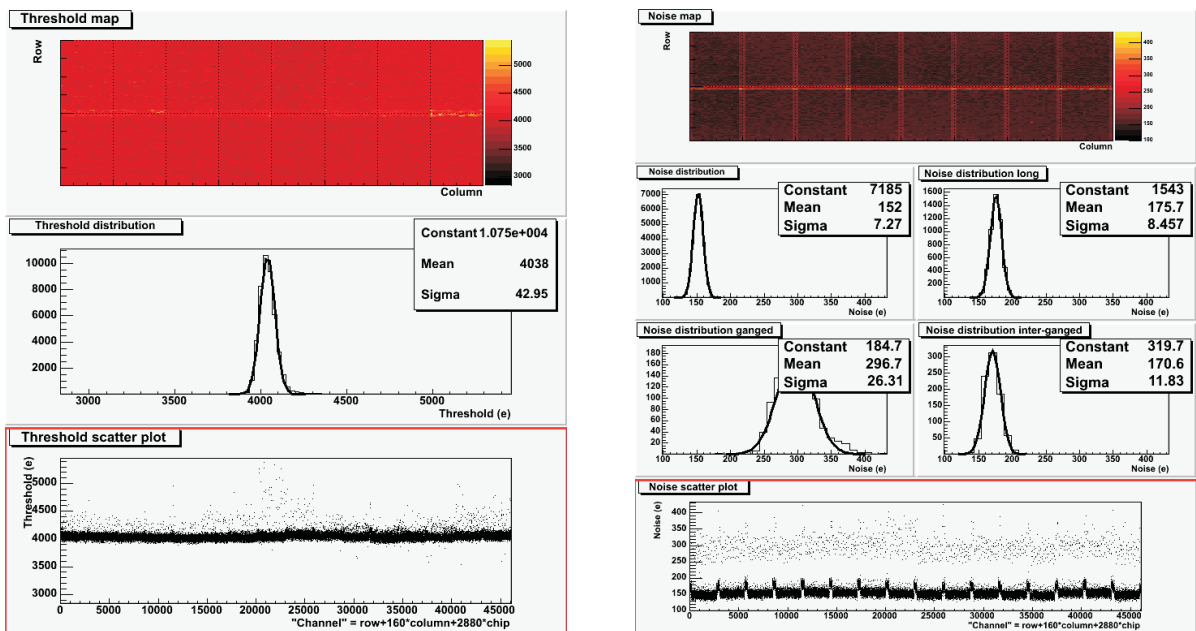


Abbildung 4.5: Schema einer Schwellenkurve für eine Pixelzelle. Die Schwelle ist definiert als die Ladung, bei der 50% der Treffer nachgewiesen werden. Das Rauschen erhält man aus der Breite der Gauß-Funktion [28]



(a) Ergebnis der Schwellenmessung

(b) Rauschen

Abbildung 4.6: Resultat einer Schwellenmessung

Ein typisches Ergebnis einer Schwellenmessung eines Modules wird in Abbildung 4.6 gezeigt. Man sieht anhand der Treffer-Karte (Abbildung 4.6(a) oben), inwiefern die Schwellen der Pixelzellen des untersuchten Moduls homogen verteilt sind und ob sich eventuell Effekte abzeichnen, die auf bestimmte Bereiche begrenzt sind. Das Histogramm im Graph zeigt die Schwellenverteilung eines Modules, ermittelt aus den einzelnen Schwellen der Pixelzellen. Dieses Histogramm wird mit einer Gaußfunktion gefittet, wobei der Mittelwert ($4\,038\text{ e}^-$ im Beispiel) per Definition als mittlere Schwelle, die Standardabweichung (42.95 e^- im Beispiel) als Schwellenverteilung bezeichnet wird. Zusätzlich erhält man noch einen detaillierten Plot der Schwellen gegen die Pixel-ID, mit dessen Hilfe man (wie auch schon mit der Treffer-Karte) Störungen auf FE-Ebene erkennen kann.

Ähnliche Analysen werden auch für die Beurteilung des Rauschens (Breite der Gaußverteilung) herangezogen. Für die Verteilung des Rauschens existieren weiterhin zusätzliche graphische Darstellungen der Messwerte (Abbildung 4.6(b)), die die Arten der Pixel („long pixel“, „ganged pixel“, „interganged pixel“) separat unterscheiden und darstellen. Wie man durch Kombination der Diagramme „Noise distribution long“ und „Noise scattered Plot“ erkennen kann, befinden sich die „long pixel“ am Rand der FE-Chips (Peaks im scattered plot von etwa 176 e^- korrespondieren mit dem Mittelwert des Histogramms).

Unterschiedliche Ergebnisse in der mittleren Schwelle mit nahezu unveränderter Schwellenverteilung und Rauschen deuten zwar auf einen Einfluss des untersuchten Systems, können aber weitestgehend durch erneutes Optimieren der Schwelle (Tuning) auf den ursprünglichen Wert gebracht werden. Nichtsdestotrotz ist das Ziel, diese Einflüsse zu lokalisieren und wenn möglich zu beseitigen.

4.3 Einführung einer Auslesegruppe

Die Versorgung und Auslese einer Auslesegruppe für die weiteren Messungen erfolgte hierbei über eine gemeinsame PP0-Schnittstellenkarte, welche nur elektrisch passive Komponenten besitzt. Bei den im Systemtest eingesetzten PP0-Schnittstellenkarten handelt es sich um einen Ersatz der im Detektor eingesetzten PP0, welche sich auf den „Service Quarter Panels“ befinden werden. Eine PP0-Schnittstellenkarte ist in der Lage, eine Auslesegruppe (Disk-Sektor oder Half-Stack des Barrels) zu betreiben und definiert auch gleichzeitig die kleinste Detektoreinheit, welche separat betrieben werden kann.

Das eingesetzte Ersatz-PP0 verfügt dabei über einen Steckplatz für ein Optoboard, Verbindungsstecker des Herstellers KYOCERA ELCO⁵⁾ für sieben Type-0-Kabel für die Module, sowie allen Verbindungsmöglichkeiten zur Spannungsversorgung und Temperaturüberwachung. Zusätzlich befinden sich auf diesen Karten noch Verbindungsstecker für die Laborauslese mit den TPCC/TPLL-Systemen, welche zusätzlich eine elektrische Auslese ermöglichen.

Die PP0-Schnittstellenkarte verfügt über Jumper, die es ermöglichen, über eine Masseleitung den Potentialausgleich sowohl der digitalen Massen als auch der analogen Massen herzustellen. Zusätzlich kann auch noch das V_{vdc} -Masse-Potential entsprechend ausgeglichen werden. Das ATLAS-Pixel-Massenschema (siehe auch Kapitel 3.4) sieht vor, dass auf dem PP0 die digitalen Massen

⁵⁾Kagahara, Tsuzuki-ku, Yokohama-shi, Japan <http://www.kyocera-elco.com>

und die V_{dc} -Masse verbunden werden, so dass alle Testmessungen in dieser Konstellation durchgeführt worden sind.

4.4 Referenzmessungen mit dem Laboraufbau und Temperatureinfluss

Als Referenzmessungen zur Beurteilung der Systemperformance wurde von vier auf dem Stave montierten Modulen die Schwelle mit dem Laboraufbau bei unterschiedlichen Temperaturen der Kühlflüssigkeit (5 °C, 8 °C, 11 °C, 14 °C, 17 °C und 20 °C) erneut abgestimmt. Um dabei den Temperatureinfluss parametrisieren zu können, erfolgte zusätzlich ein Schwellenscan für die Konfiguration aus der Optimierung der Schwelle bei 5 °C. Die elektrische Versorgung erfolgte dabei über Labor-Netzgeräte und eine SuRF-Karte⁶⁾.

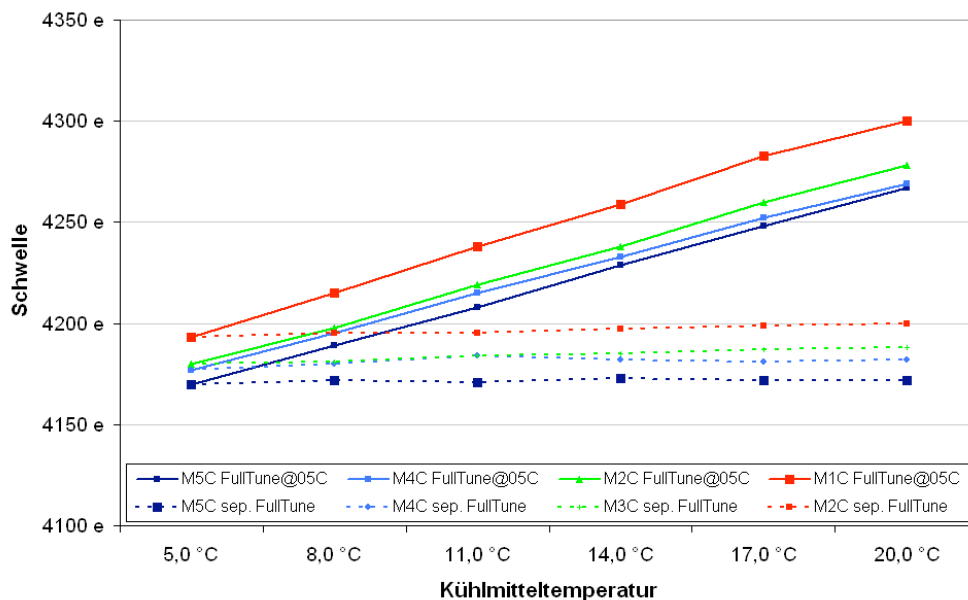


Abbildung 4.7: Temperatureinfluss auf die Schwelle, durchgängige Linien zeigen die Temperaturabhängigkeit für die Konfiguration aus der Optimierung der Schwelle bei 5 °C, gestrichelte Linien zeigen die Ergebnisse für eine separate Optimierung der Schwelle

Die Abhängigkeit der Schwelle von der Temperatur zeigt Abbildung 4.7 (durchgängige Linien). Diese ist für alle vier näher untersuchten Module linear, wobei die Temperaturabhängigkeit der Schwelle 7 bis 8 e⁻/K beträgt. Weiterhin erkennt man, dass sich die Schwellen für unterschiedliche Temperaturen reproduzierbar auf den selben Wert optimieren lassen (gestrichelte Linien). Es ist demnach anzunehmen, dass sich Temperaturänderungen der Module, wie sie zum Beispiel aufgrund der Zunahme der Leistungsaufnahme durch Strahlenschädigung oder von Alterungsprozessen

⁶⁾SuRF: Supply and Readout/Fanout board

sen des thermischen Kontaktes zur Kühlung hervorgerufen werden können, durch erneutes Abstimmen der Schwellen im laufenden Betrieb ausgleichen lassen. Die einzelnen Offsets der Schwellen zueinander begründen sich aus dem Algorithmus für die Optimierung.

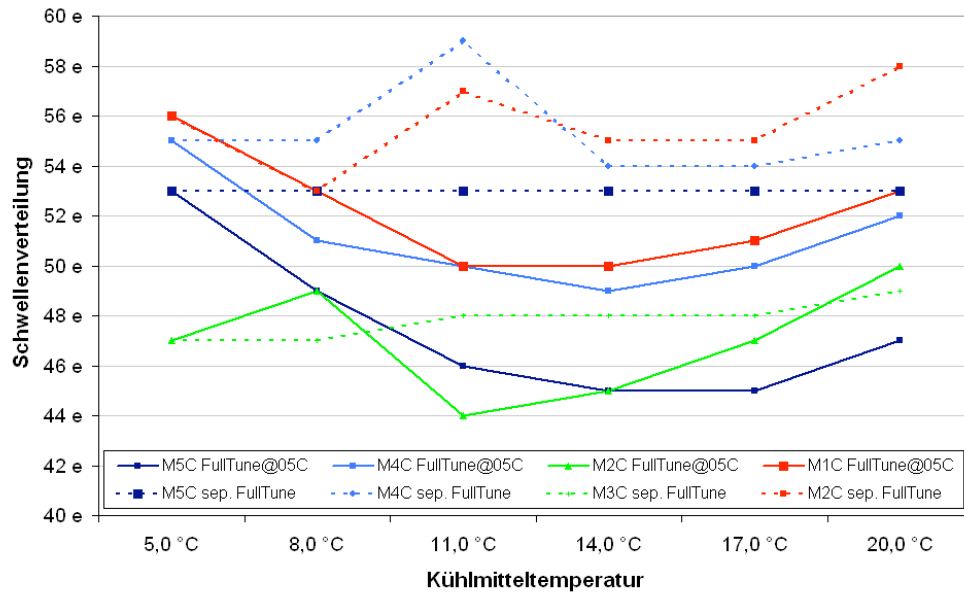


Abbildung 4.8: Temperatureinfluss auf die Schwellenverteilung

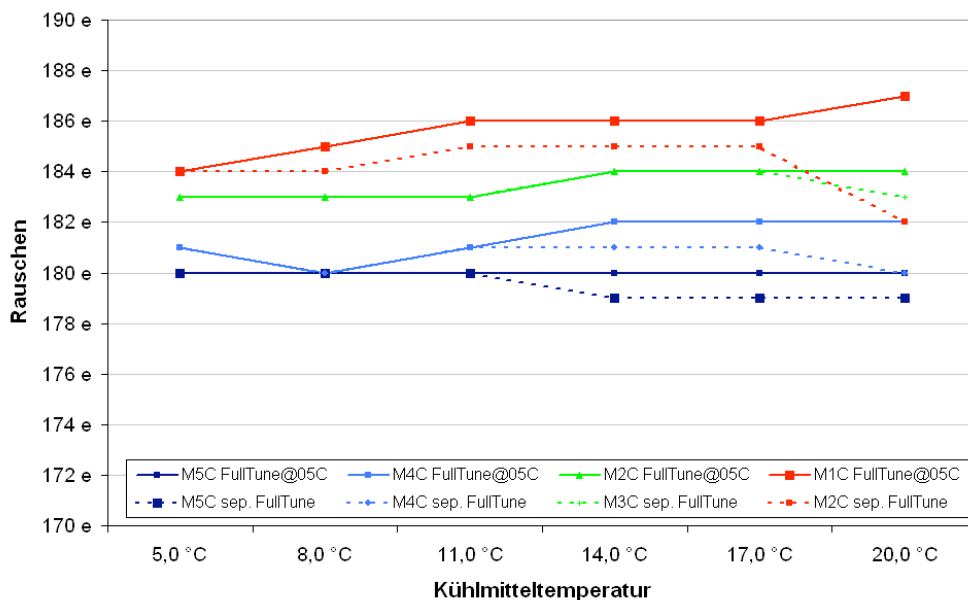


Abbildung 4.9: Temperatureinfluss auf das Rauschen

Sowohl die Schwellenverteilung (Abbildung 4.8) als auch das Rauschen (Abbildung 4.9) zeigen keine signifikanten Temperaturabhängigkeiten und bleiben innerhalb ihrer Messgenauigkeit nahe-

zu konstant und weit unterhalb der geforderten $400 e^-$ für das Rauschen und $300 e^-$ für die Schwellenverteilung (vergleiche Tabelle 3.1). Dieses Resultat schließt demnach signifikante Temperatureffekte auf das Rauschen und die Schwellenverteilung durch den gleichzeitigen Betrieb mehrerer Module aus und zeigt, dass die Temperatur einen systematischen Einfluss auf alle Schwellen eines Modules hat.

Aufgrund dieser Ergebnisse und des hohen Zeitaufwandes für die Optimierung der Schwelle wurde das Abstimmen der Schwellen der verbliebenen Module nur für eine Kühlmitteltemperatur von 14°C fortgeführt (entspricht einer Modultemperatur von etwa 20°C), da ein Betrieb der Module im Systemtest mit einer Temperatur von 20°C vorgesehen ist (entspricht etwa 5°C Kühlmitteltemperatur im Stave bei gleichzeitigem Betrieb mehrerer Module). Es werden innerhalb des zur Zeit stattfindenden Dauerbetriebes des Wuppertaler Systems weitere Studien zur Temperaturabhängigkeit und Langzeitstabilität im Rahmen einer Diplomarbeit⁷⁾ durchgeführt, die ein gleiches Verhalten zeigen.

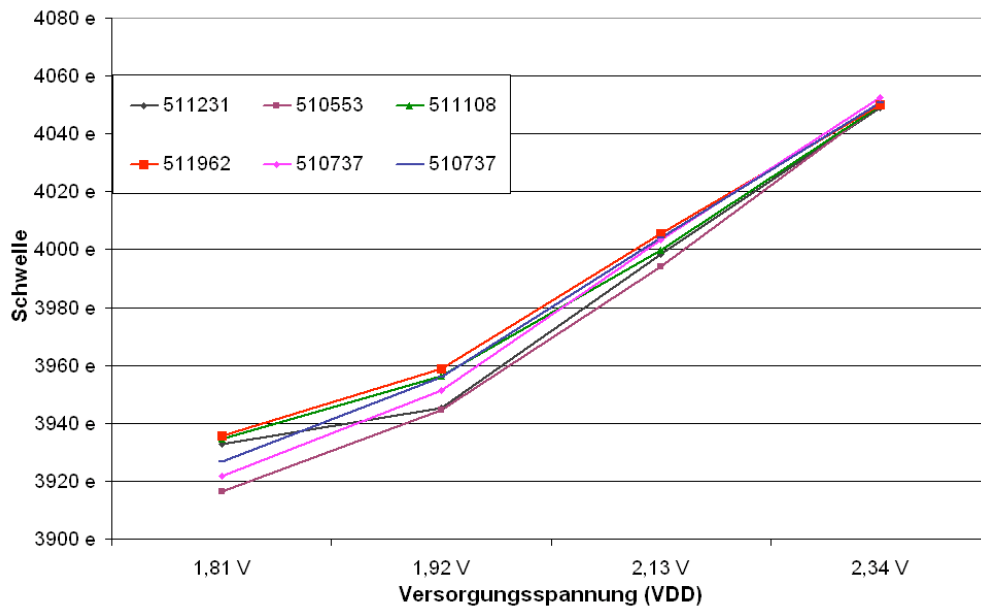
4.5 Einfluss der Spannungsversorgung auf die Ergebnisse der Analog-Tests

Die Schwelle, wie sie in Abbildung 4.10 dargestellt ist, zeigt sich sowohl von der analogen (V_{dda}) als auch von der digitalen (V_{dd}) Versorgungsspannung abhängig. Dabei kann die Abhängigkeit in den relevanten Bereichen mit etwa $250 e^-/\text{V}$ im Falle der digitalen (2.0 bis 2.3 V) und mit etwa $-90 e^-/\text{V}$ im Falle der analogen (1.6 bis 1.8 V) Versorgungsspannung abgeschätzt werden. Für die Schwellenverteilung (Abbildung 4.11(b)) konnte ebenfalls eine Beeinflussung durch die analoge Versorgungsspannung festgestellt werden, die erwartungsgemäß für die Spannung ein Minimum besitzt, bei der das entsprechende Pixelmodul optimiert worden ist ($V_{dda} = 1.77 \text{ V}$). Die Messwerte variieren aber maximal um $10 e^-$.

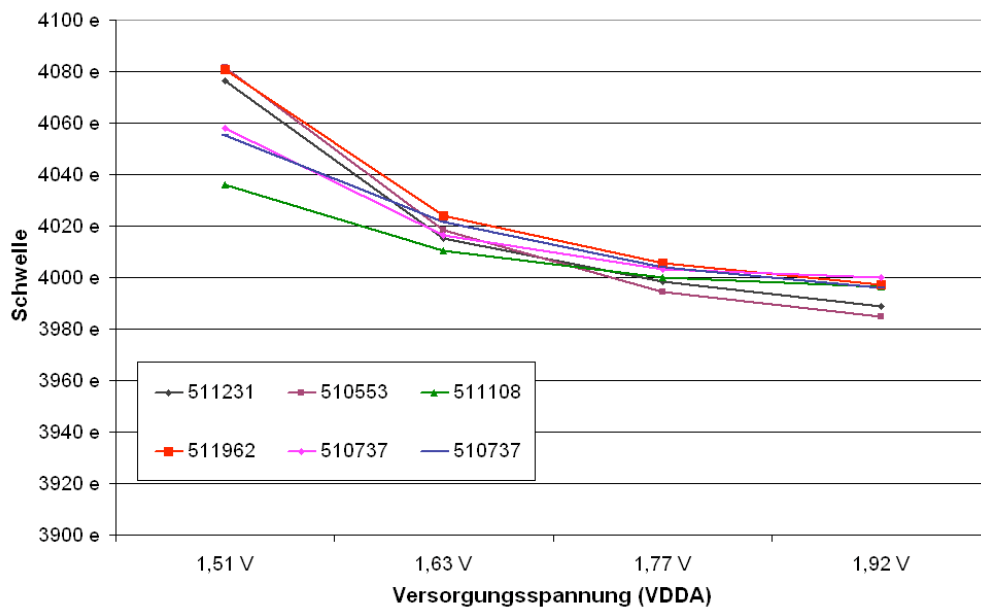
Dagegen zeigen die Schwellenverteilung im Falle der Variation der digitalen Versorgung (Abbildung 4.11(a)), und allgemein das Rauschen (Abbildung 4.12) keinerlei signifikante Abhängigkeiten bezüglich der Variation der Versorgungsspannung. Nur im Falle einer zu geringen Versorgungsspannung kann das Pixelmodul ein starkes Rauschen zeigen. Dieses Verhalten hängt im wesentlichen von der digitalen Versorgung ab (siehe auch Kapitel 4.2.2).

Tabelle 4.1 fasst die Abhängigkeiten zusammen. Aufgrund des Versorgungsschemas der Pixelmodule einer Auslesegruppe (Kapitel 3.4.2 Abbildung 3.11) mit seinen diversen Potentialausgleichsstrukturen kann es durch Querströme je nach Betriebsmodus (separat oder gleichzeitig) leicht zu einer Änderung der Versorgungsspannung auf den Pixelmodulen von bis zu 100 mV kommen. Unter Berücksichtigung dieser Tatsache kann die Schwelle leicht um $\pm 30 e^-$ variieren.

⁷⁾Jennifer Flüge, Bergische Universität Wuppertal

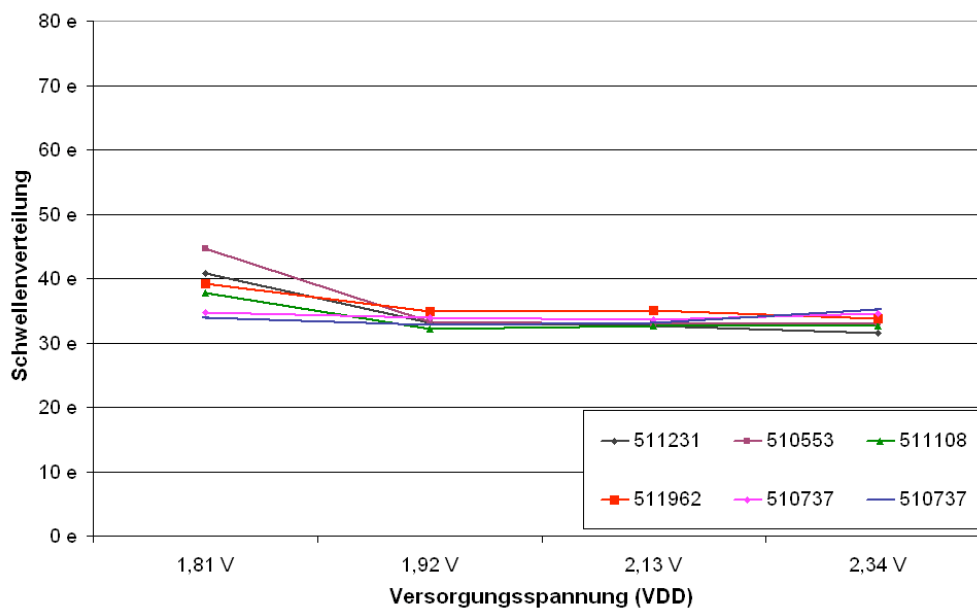


(a) Abhängigkeit der Schwelle gegenüber der digitalen Versorgungsspannung ($V_{dda} = 1.77 \text{ V}$ fest)

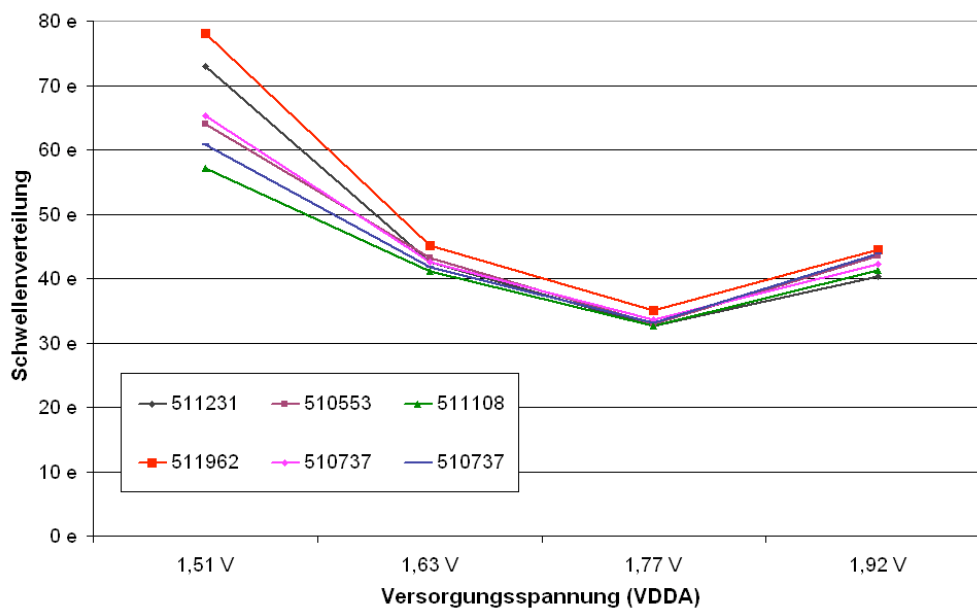


(b) Abhängigkeit der Schwelle gegenüber der analogen Versorgungsspannung ($V_{dd} = 2.13 \text{ V}$ fest)

Abbildung 4.10: Abhängigkeit der Schwelle gegenüber der Versorgungsspannung [32]

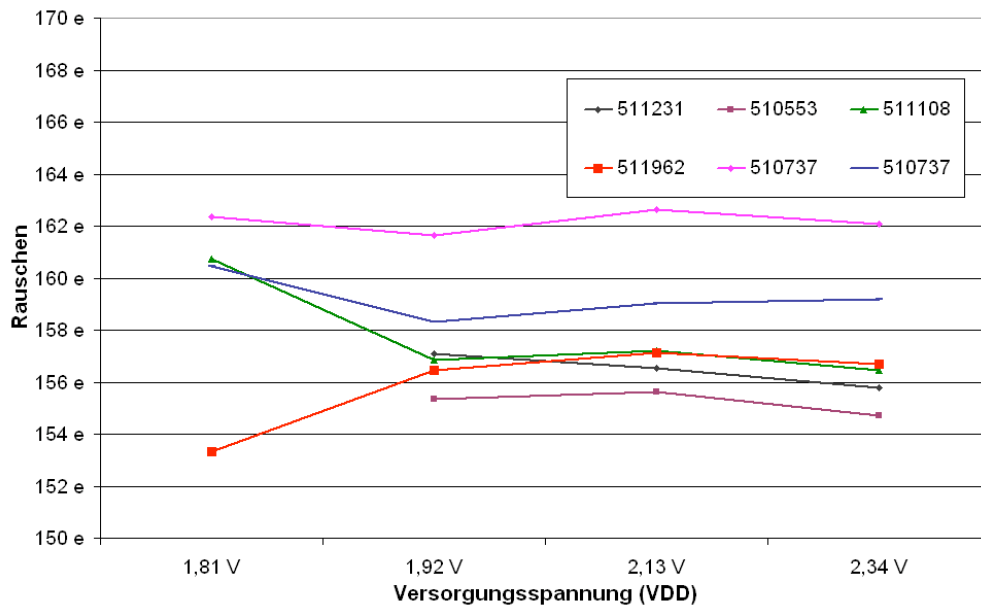


(a) Abhängigkeit der Schwellenverteilung gegenüber der digitalen Versorgungsspannung ($V_{dda} = 1.77 \text{ V}$ fest)

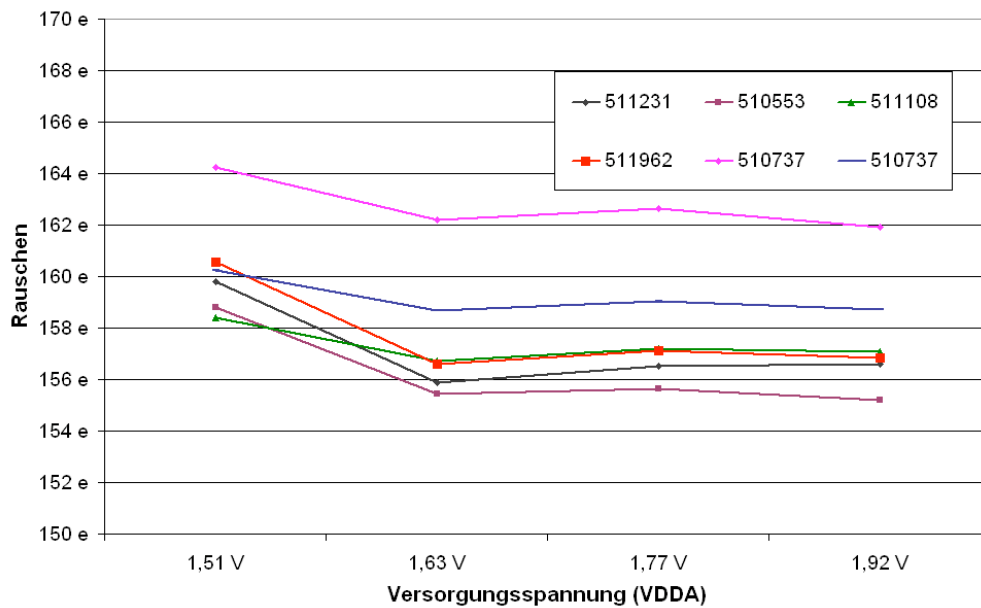


(b) Abhängigkeit der Schwellenverteilung gegenüber der analogen Versorgungsspannung ($V_{dd} = 2.13 \text{ V}$ fest)

Abbildung 4.11: Abhängigkeit der Schwellenverteilung gegenüber der Versorgungsspannung [32]



(a) Abhängigkeit des Rauschens gegenüber der digitalen Versorgungsspannung ($V_{dda} = 1.77 \text{ V}$ fest)



(b) Abhängigkeit des Rauschens gegenüber der analogen Versorgungsspannung ($V_{dd} = 2.13 \text{ V}$ fest)

Abbildung 4.12: Abhängigkeit des Rauschens gegenüber der Versorgungsspannung [32]

Kriterium	Spannungsabhängigkeit	
	V_{dd}	V_{dda}
Schwelle	$\approx 250 e^-/V$	$\approx -90 e^-/V$
Schwellenverteilung	–	bis zu $\pm 10 e^-$
Rauschen	–	–

Tabelle 4.1: Spannungsabhängigkeit der Modulperformance

4.6 Erfahrungen während des Systemtestausbaus

Durch den Auf- und Ausbau des Systemtests wurden einige kritische Fehlerquellen lokalisiert. Dabei stellte sich wie erwartet das komplexe Spannungsversorgungssystem mit dem vorgesehenen Erdungsschema als eines der kritischsten Punkte heraus.

Zu Beginn der Aufbauarbeiten war die Regulator-Station (Kapitel 3.4.6) nicht voll funktionsfähig. Es handelte sich um einen Prototyp, bei dem die Messung der Spannungen und Ströme zu ungenau und nicht zuverlässig beziehungsweise gar nicht möglich war. Um zusätzliche unabhängige Messungen der einzelnen Versorgungsströme und Spannungen der Module (V_{dd} und V_{dda}) zur Verfügung zu haben, wurde eine ELMB in den Aufbau integriert. Die Position der zusätzlich eingeführten Messung befand sich direkt am Ausgang der Regulator-Station, um eine Überwachung der Sense-Spannungen und der Ströme zu ermöglichen. Die begrenzte galvanische Trennung der Messkanäle zusammen mit einem hohen aber nicht gleichmäßigen Spannungsabfall über die Leitungen führte je nach Nutzung des Aufbaus jedoch sporadisch zu Querströmen mit gelegentlichen Problemen bei der ermittelten Modulperformance. Diese Querströme waren Grund für diverse beobachtete Fehler, die von einer zu geringen Versorgungsspannung des Modules mit daraus resultierenden Bit Flips bis zu komplett unbenutzbaren Modulen reichten. Diese Erkenntnis führte zu weitreichenden Veränderungen innerhalb des Versorgungssystems.

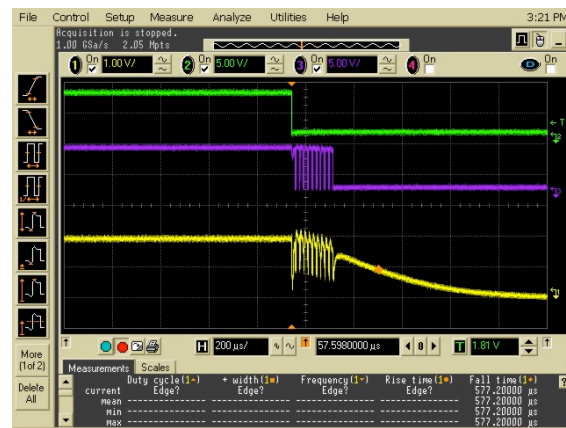
Ausgelöst durch die aufgetretenen Probleme der zusätzlich eingeführten ELMBs wurde das Design der Schaltkreise für die Strom- und Spannungsmessung des SC-OLinks überarbeitet (Kapitel 3.4.5). Das bis dato verfolgte Design-Konzept der direkten Nutzung der analogen Messkanäle der ELMB war unter bestimmten Umständen (Potentialdifferenzen von mehr als 7.4 V, siehe Kapitel 5.1.2) ebenfalls anfällig für Querströme. Aus diesem Grund wurde das Monitoring sämtlicher Ausgangskanäle durch den Einsatz von linearen Optokopplern komplett galvanisch getrennt, wie es für die Datenleitungen durch die Benutzung von Optokopplern von vornherein der Fall gewesen ist.

Bei dem ursprünglich vorgesehenen Design der Regulator-Station wurden die Seuersignale des Controllers durch Transistoren an die Regelstufe geleitet. Hierdurch wird jedoch, anders als bei Optokopplern, keine echte galvanische Trennung erreicht. Daher kam es im Systemtest sporadisch zu Problemen beim Setzen der Ausgangsspannungen. Diese konnten erst durch den Einsatz innerhalb des Systemtest-Aufbaus festgestellt werden, da erst dort kapazitive Effekte auftraten, welche den Potentialausgleich zeitlich verzögerten (Abbildung 4.13).

Abbildung 4.13(a) zeigt das zeitliche Verhalten der Datenleitungen, wie sie während des Testbetriebs mit kurzen Kabeln zu sehen waren. Der Potentialausgleich der Trimpotentiometermasse (gelb) findet instantan statt, und die Daten können korrekt interpretiert werden. Dagegen besitzt



(a) Labor-Spannungsversorgung mit kurzen Kabeln



(b) Spannungsversorgung von WIENER mit langen Kabeln

Abbildung 4.13: Probleme beim Potentialausgleich der Massen des Controllers der Regulator-Station
 grün (oben): Chip Select,
 lila (mitte): Clock,
 gelb (unten): Potentialdifferenz Regulator-Controller und Trimmer Massen

der Aufbau im Systemtest eine so große Zeitkonstante für den Potentialausgleich, dass die Signale ganz beziehungsweise teilweise fehlinterpretiert werden. Die beobachteten Effekte reichen demnach vom vergleichsweise ungefährlichen Ignorieren der Befehle (richtet keinen Schaden an) bis zu Fehlinterpretationen der Signale (durchgeführte Operation kann Schaden anrichten, z.B. Maximalspannung am Ausgang durch unkontrolliertes Erhöhen des Trimpotentiometers).

4.7 Ergebnisse der wichtigsten Qualifizierungsmessungen

Im Folgenden werden die Ergebnisse der wichtigsten zwei Studien diskutiert. Die erste Untersuchung fand aufgrund der anstehenden Qualifizierung des Spannungsversorgungssystems statt. Dabei sind die ersten beiden Messungen mit Laboraufbauten, wie sie für die Modulqualifikation benutzt werden, gemacht worden. Diese Messungen dienen der Beurteilung der Einflüsse der mechanischen Montage der Pixelmodule auf einem gemeinsamen Stave.

- Qualifizierungsmessungen der individuellen Module direkt nach dem Zusammenbau mit dem Laboraufbau
(bezeichnet mit **Module Assembly**)
- Montage auf einem Stave und anschließende Qualifizierungsmessungen aller einzelnen Pixelmodule mit dem Laboraufbau
(bezeichnet mit **Stave Assembly**)

Die beiden letzten diskutierten Messungen resultieren aus Aufbauten, bei denen das Spannungsversorgungssystem inklusive der Verkabelung und der Auslese mit der optischen Datenstrecke nahezu dem des Experimentes entspricht (Kapitel 3.3).

- Qualifizierungsmessungen der individuellen Pixelmodule mit dem endgültigen System, ohne Betrieb und ohne Verkabelung der übrigen Pixelmodule auf dem Stave (bezeichnet mit **Systemtest separate operation**)
- gleichzeitige Qualifizierungsmessungen aller Pixelmodule mit dem endgültigen System (bezeichnet mit **Systemtest simultaneous operation**)

Aufgrund durchgeführter Reparaturen und Studien zum Umgang mit den Staves und der in Kapitel 4.4 beschriebenen Studien wurde eine zusätzliche Messreihe unternommen. Dabei wurden die Konfigurationen aus den Temperaturstudien mit dem Laboraufbau verwendet, da diese nachträglich erstellt worden waren. Die damit ermittelten Daten dienen wiederum als Referenz. Dazu wurden Vergleichsmessungen mit dem endgültigen System durchgeführt:

- Qualifizierungsmessungen der individuellen Pixelmodule mit dem endgültigen System, ohne Betrieb und ohne Verkabelung der verbliebenen Pixelmodule auf dem Stave (bezeichnet mit **TDAQ**)
- separate Qualifizierungsmessungen jeweils eines Pixelmoduls (bezeichnet mit **Systemtest separat powered**)
- gleichzeitige Qualifizierungsmessungen aller Pixelmodule eines Staves (bezeichnet mit **Systemtest full powered Stave**)
- gleichzeitige Qualifizierungsmessungen aller Pixelmodule zweier Halfstaves einer Seite (bezeichnet mit **Systemtest full powered side (A/C)**)

4.7.1 Digital-Test

Die Digital-Tests werden vor allem dazu benutzt, die prinzipielle Funktionsfähigkeit zu überprüfen, um dann im Detail weitere Messungen vornehmen zu können. Nach Beseitigung der in Kapitel 4.6 genannten Probleme der sporadisch auftretenden Querströme und der daraus resultierenden Versorgungsprobleme des digitalen Teils der Module konnte auch kein Unterschied der verschiedenen Stadien mehr beobachtet werden. Der Digital-Test zeigte sich ansonsten unkritisch bezüglich eventueller Übersprecher aufgrund des veränderten Versorgungssystems.

4.7.2 Analog-Test

Im Gegensatz zu dem Digital-Test reagiert der Analoge-Test empfindlich auf diverse Arten von Störeinflüssen. Wie in Kapitel 4.4 beschrieben, hat die Temperatur einen Einfluss auf die Schwellen, der aber mit $7 e^{-}/K$ in den folgenden Messungen vernachlässigbar ist. Dagegen ist der Einfluss

der Versorgungsspannung, wie in Abschnitt 4.5 gezeigt, eine nicht vernachlässigbare Größe. Zusätzlich verhindern die verschiedenen Potentialausgleiche innerhalb des Spannungsversorgungssystems eine effektive Bestimmung und Kontrolle der Spannungen auf dem Modul auf weniger als ± 10 mV, was alleine schon zu Unterschieden in der Bestimmung der Schwellen von bis zu $34 e^-$ führen kann.

Qualifizierung des Versorgungssystems

Es wurden zwei ähnliche Studien betrieben, die jeweils einem speziellen Zweck dienten. Die erste Studie (Abbildungen 4.14, 4.15 und 4.16) galt im Wesentlichen der Qualifizierung des Versorgungssystems (Hardware, Verkabelung, Modularitäten). Sie wurde mit Hilfe der Konfiguration der Modulproduktion durchgeführt, in welcher die Schwelle auf $3000 e^-$ optimiert war.

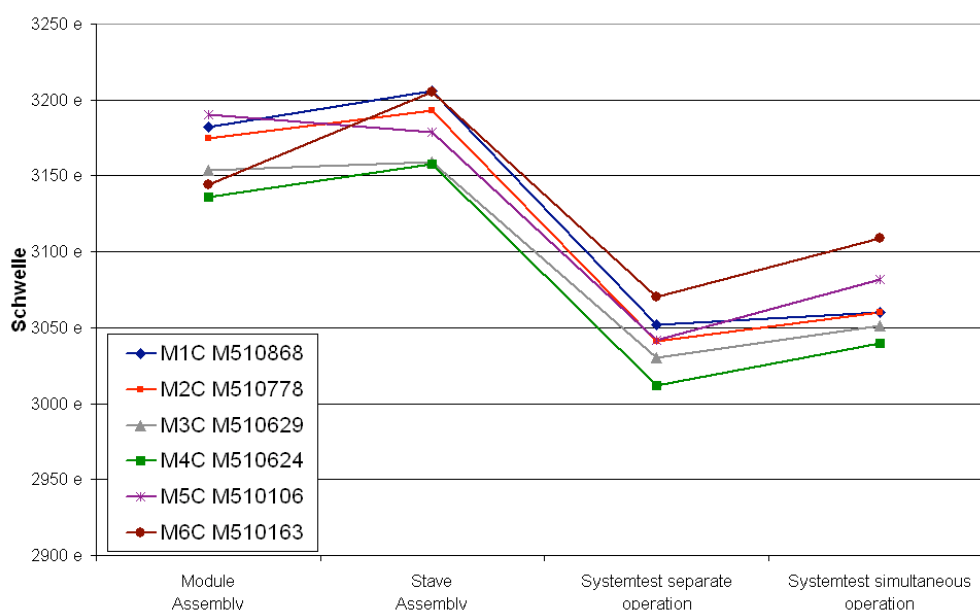


Abbildung 4.14: Vergleich der Schwellen für die Qualifizierung des Versorgungssystems

Die durchschnittliche Schwelle (Abbildung 4.14) zeigte sich dabei im wesentlichen abhängig vom eingesetzten System (Laboraufbau vs. Systemtestaufbau), wobei hierbei das unterschiedliche Spannungsversorgungssystem hervorzuheben ist. Alle untersuchten Module zeigten beim Wechsel des Systems einen systematischen Sprung der Schwelle von ca. $150 e^-$ (ca. 5%), der nach den Ergebnissen aus Kapitel 4.4 nicht alleine aufgrund verschiedener Temperaturen zu erklären ist. Aufgrund der Ergebnisse aus Abschnitt 4.5 zusammen mit der Tatsache, dass sich die Schwelle aber weitestgehend homogen für alle Pixel aller Module verändert (sichtbar an der Schwellenverteilung in Abbildung 4.15 und des Rauschens in Abbildung 4.16), handelt es sich um einen vernachlässigbaren Einfluss durch eine veränderte Versorgungsspannung, der durch erneutes Optimieren der Schwelle ausgleichbar ist. Zusätzlich sind die Ergebnisse der einzelnen Vergleichsmessungen der Aufbauten innerhalb der Messgenauigkeit, sofern man die Spannungsschwankungen mit berücksichtigt.

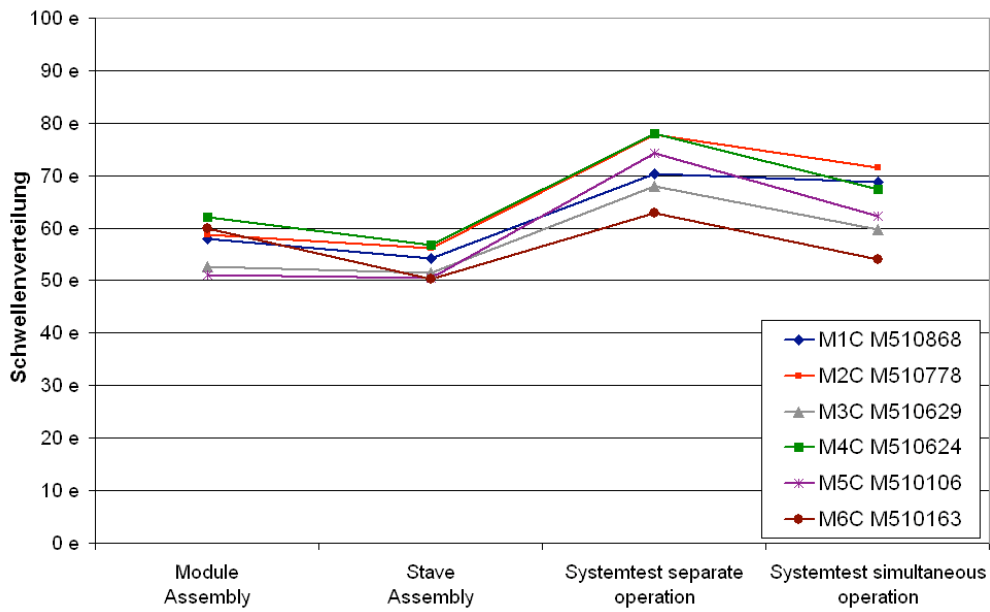


Abbildung 4.15: Vergleich der Schwellenverteilung für die Qualifizierung des Versorgungssystems

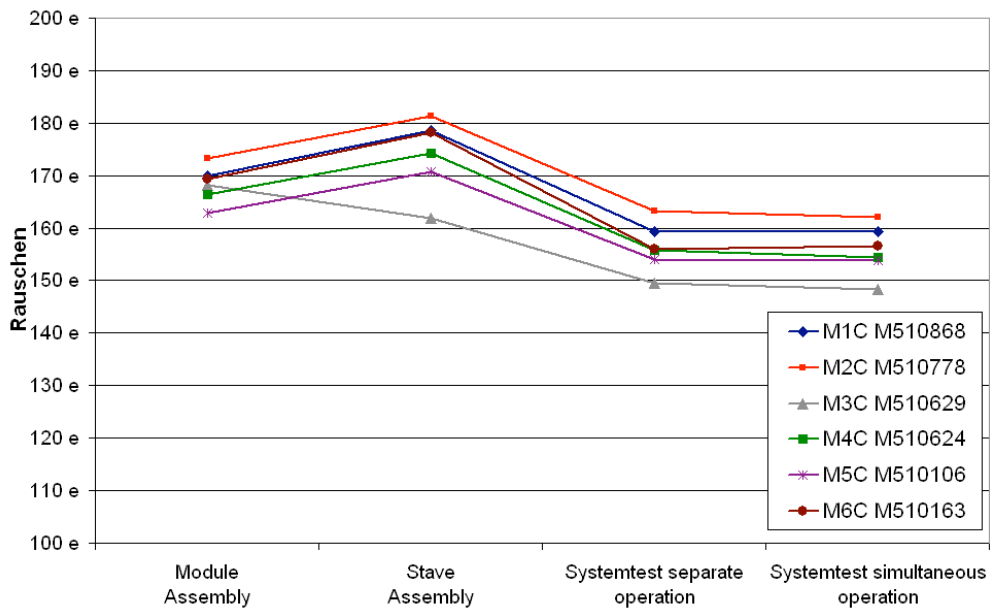


Abbildung 4.16: Vergleich des Rauschens für die Qualifizierung des Versorgungssystems

Vergleich verschiedener Betriebsmodi

Die zweite Studie (Abbildungen 4.17, 4.18 und 4.19) erfolgte mit der neu erstellten Konfiguration, die mit Hilfe des Labor-Aufbaus für die Untersuchung des Temperatureinflusses erstellt wurde und

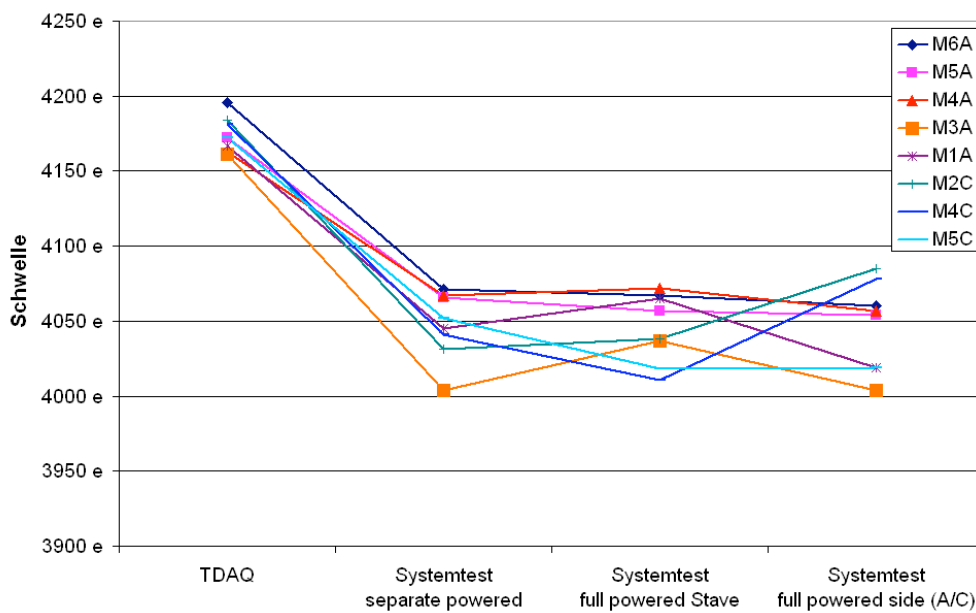


Abbildung 4.17: Vergleich der Schwellen für die verschiedenen Stadien des Betriebes

in der die Schwelle auf $4000 e^-$ optimiert wurde. Damit konnten Veränderungen der Modulperformance aufgrund durchgeführter Reparaturen und Studien zum Umgang mit den Modulen (z.B. Austausch von Modulen) ausgeglichen werden. Zusätzlich entspricht diese Schwelle der vorgesehenen Schwelle für den Betrieb des Pixeldetektors. Auch bei diesen Messungen zeigt sich im Wesentlichen der Wechsel des Aufbaus verantwortlich für einen systematischen Einfluss auf die Schwelle (ca. $120 e^-$, Abbildung 4.17), welcher wiederum auf unterschiedliche Versorgungsspannungen zurückzuführen ist. Die weiteren Messungen kann man dagegen wiederum als vergleichbar bezeichnen.

Die Schwellenverteilung (Abbildung 4.18) zeigt ebenfalls ein korreliertes Verhalten der Module je nach untersuchtem Stadium. Die Variation beträgt aber maximal $14 e^-$ und liegt im Bereich des Erlaubten, wobei die systematischen Effekte durch den Wechsel des Systems eine untergeordnete Rolle spielen und die Anzahl der gleichzeitig betriebenen Module einen dominanten Effekt erzeugt. Demnach dominieren Temperatureffekte sowie Versorgungsspannungseffekte, vor allem Effekte der analogen Versorgung, dieses Verhalten. Die Variationen innerhalb der Versorgungsspannung sind ein Effekt des Massenschemas, da sich im Falle des separaten Betriebes eines Moduls der Rückstrom auf bis zu sieben Leitungen (mit entsprechend geringerem Spannungsabfall) verteilt.

Von der für das Rauschen geforderten Grenze von $400 e^-$ liegen alle Ergebnisse (Abbildung 4.19) weit entfernt. Dabei hat der Wechsel des Systems einen dominanten Einfluss von etwa $25 e^-$, aber auch Effekte bezüglich der Betriebsmodi sind zu erkennen, was sich wiederum in dem korrelierten Verhalten der Module zeigt.

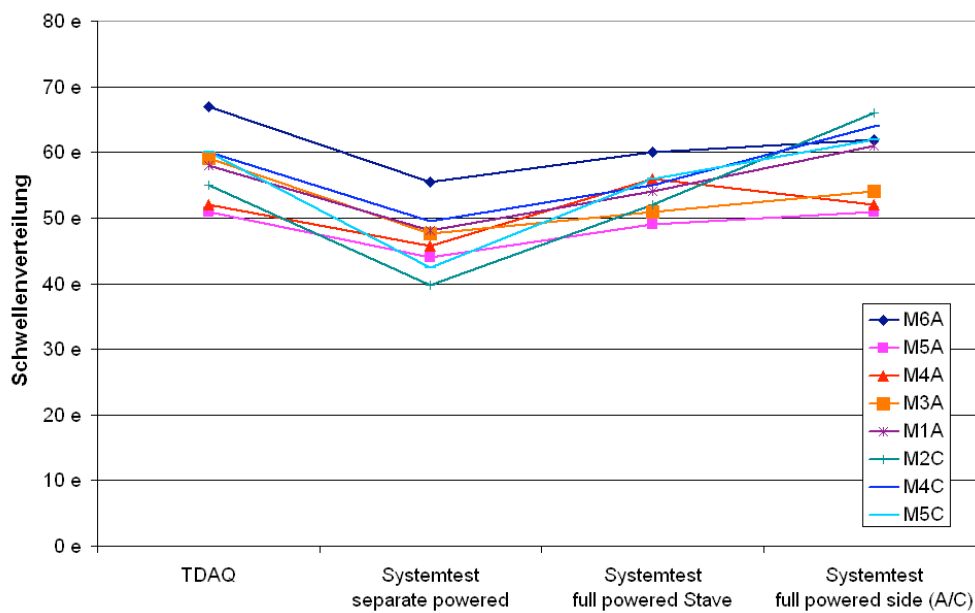


Abbildung 4.18: Vergleich der Schwellenverteilung für die verschiedenen Stadien des Betriebes

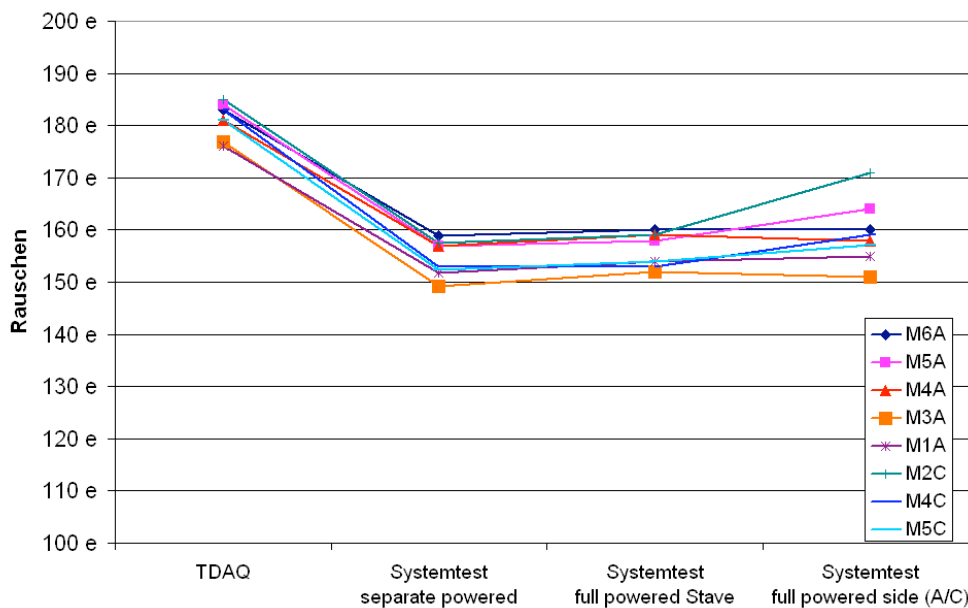


Abbildung 4.19: Vergleich der Rauschens für die verschiedenen Stadien des Betriebes

4.8 Zusammenfassung der Systemtestmessungen

Gründe für das systematische Verhalten beim Wechsel der Aufbauten liegen in der unterschiedlichen Auslesesoftware (Fitalgorithmus) sowie in der veränderten Versorgungsspannung begründet.

Die Versorgungsspannung ist verändert, weil aufgrund der Spannungsdifferenzen auf der Sense-Return-Leitung (nicht stromlos) des Regulators die Spannung auf dem Modul nicht der gemessenen Spannung entspricht. Vor allem die Beseitigung der Unterschiede in den Versorgungsspannungen aufgrund des komplexen Massenschemas bildeten die Hauptarbeit bei der Durchführung der Testmessungen. Prinzipiell zeigen aber alle Ergebnisse, dass der Betrieb mittels des benutzten Systems ohne größere Probleme möglich ist, sofern die in Kapitel 4.7 beschriebenen Punkte beachtet und somit die dadurch hervorgerufenen Probleme vermieden werden. Innerhalb eines Aufbaus zeigt sich, dass nach erfolgreicher Inbetriebnahme ein stabiler Betrieb mit vergleichbaren Resultaten erreichbar ist.

Die in diesem Kapitel vorgestellten Arbeiten und Messungen führten zu wichtigen Erkenntnissen für den Bau der Komponenten des Versorgungssystems und dienten als Grundlage für deren Qualifikationsprozess. Die während des Betriebes gesammelten Erfahrungen konnten in den wesentlich größeren Systemtestaufbau am CERN mit einfließen. Im Weiteren bildet der Systemtest in Wuppertal die Grundlage für weitere Studien zum Verhalten des optischen Links [20, 30, 31].

Wie sich das System langfristig bezüglich Reproduzierbarkeit und Stabilität verhält, wird zur Zeit im Rahmen einer Diplomarbeit⁸⁾ studiert. Erste Ergebnisse dieser Stabilitätsmessungen, welche über einen längeren Zeitraum unter gleichbleibenden Systembedingungen durchgeführt werden, zeigen eine Reproduzierbarkeit der Ergebnisse für die Schwellen und Rauschbestimmung von unter 1%.

⁸⁾Jennifer Flügge, Bergische Universität Wuppertal

Kapitel 5

Detektorkontrollsystem (DCS)

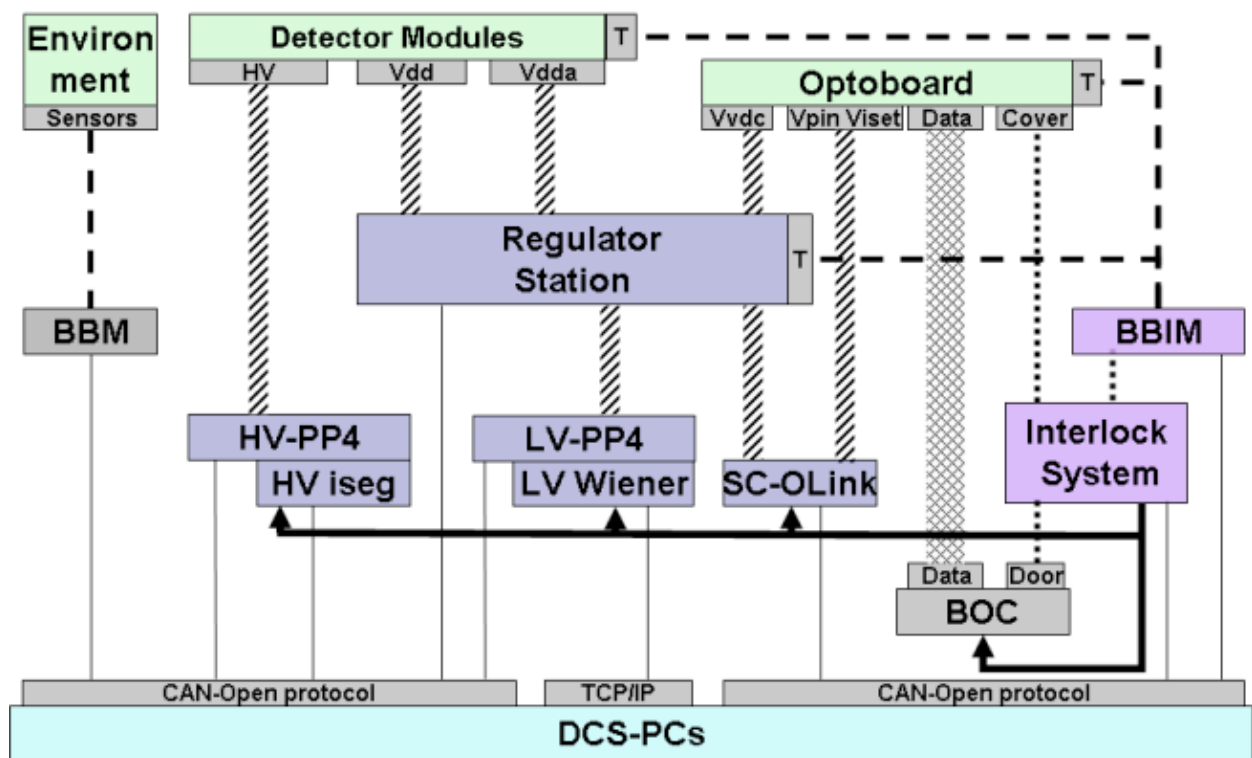


Abbildung 5.1: Schema des DCS Aufbaus mit allen Komponenten

Ein Betrieb des ATLAS-Experimentes erfordert die Erfassung, Kontrolle und Veränderung wichtiger Parameter der eingesetzten Hardware. Die Überwachung der notwendigen Parameter und deren Einstellung kann bei komplexen Zusammenhängen nur noch durch ein hohes Maß an Automatisierung bewältigt werden, so dass für den Betrieb der LHC-Experimente ein flexibles Kontrollsystem notwendig wird, welches 10 Jahre lang in Betrieb sein wird. Alleine für den Betrieb des Pixel-detektors werden etwa 50 000 Parameter den Zustand des Detektors beschreiben. Die Hardware des Kontrollsystems (Abbildung 5.1) umfasst neben dem Spannungsversorgungssystem, wie es

in Kapitel 3.4 beschrieben ist, auch zusätzliche Komponenten für die Erfassung weiterer für die Kontrolle des Detektors notwendiger Messgrößen. Diese Messgrößen müssen entsprechend aufgenommen, aufbereitet und zusammengefasst werden, um den Benutzern einen Überblick über den Systemzustand zu ermöglichen (siehe Kapitel 6). Um zeitliche Veränderungen im Nachhinein feststellen zu können und Daten, welche für die Analyse der Kollisionsdaten relevant sind, abrufbar zu halten, müssen wesentliche Daten archiviert werden (Kapitel 5.7). Weiterhin bedarf es für die Fehlersuche und Fehlerbehebung einer Möglichkeit, Details angezeigt und etwaige Lösungsvorschläge angeboten zu bekommen (siehe Abschnitt 5.8). Die folgenden Abschnitte gehen näher auf die zusätzlich benötigte Hardware (im folgenden Front-End oder kurz FE) ein und werden das (Software-)Kontrollsystem (kurz DCS¹⁾) beschreiben.

5.1 DCS-Hardware (Front-End)

Zusätzlich zu den in Kapitel 3.4 vorgestellten Komponenten für das Spannungsversorgungssystem existieren weitere Komponenten, welche im Wesentlichen der Überwachung dienen und somit dem Kontrollsystem zugeordnet werden. Aufgrund der geographischen Gegebenheiten befinden sich diese an unterschiedlichen — zum Teil schwer zugänglichen — Orten, so dass die Kommunikation über Entfernungen von bis zu 100 m erfolgen muss und ein direkter Zugang nicht immer gewährleistet ist. Deshalb sind Zuverlässigkeit, Robustheit und eine entsprechende Kommunikationsschnittstelle primär zu berücksichtigende Eigenschaften bei der Auswahl der Komponenten. Zusätzlich ermöglicht der Einsatz standardisierter Hardware innerhalb der LHC-Experimente eine effektive Reduzierung des Entwicklungsaufwandes.

5.1.1 Datenübertragung über Feldbus (CAN-Bus)

Als Kommunikationsschnittstelle für die meisten Komponenten des FE-Systems kommt ein CAN-Bus²⁾ zum Einsatz. Dieser serielle Bus ist aufgrund seines primären Einsatzes im Automobilbau auf Zuverlässigkeit und Fehlertoleranz optimiert. Es handelt sich dabei um einen Feldbus, welcher aus einem binären System mit dominanten und rezessiven Zuständen besteht. Die angeschlossenen CAN-Knoten überwachen beim Senden von Daten gleichzeitig die Datenleitung, so dass ein Knoten beim Senden eines rezessiven Bits und eines dominanten Zustands auf der Leitung eine Kollision erkennt und das Senden zu einem späteren Zeitpunkt wiederholt (Bus-Arbitration und Möglichkeit der Priorisierung von Meldungen). Da die Daten ohne Taktinformationen übertragen werden und kein separater Takt vorhanden ist, wird für die Taktsynchronisation im Falle einer Folge von fünf identischen Bits ein zusätzliches inverses Bit eingefügt (das Fehlen desselben ist wiederum eine Möglichkeit der Fehlerdiagnose). Innerhalb des Kontrollsystems für den Pixeldetektor werden für die physikalische Schicht drei elektrische Leitungen verwendet.

¹⁾DCS, engl.: Detector Control System

²⁾CAN: Controller Area Network, <http://www.can-cia.org>

5.1.2 Embedded Local Monitor Board (ELMB)

Die ELMB ist eine Entwicklung der ATLAS-DCS-Gruppe am CERN in Zusammenarbeit mit dem NIKHEF³⁾. Ziel dieser Entwicklung war es, allen Kollaborationen ein strahlentolerantes und dennoch preiswertes Standard Ein-/Ausgabe Gerät mit vielen Kanälen und hoher Flexibilität zur Verfügung zu stellen [33].

Auf der ELMB befinden sich zwei Bausteine für die Kommunikation über CAN-Bus (CAN-Controller SAE81C91 von Motorola und CAN-Transceiver PCA82C250 von Phillips). Ein Prozessor von Atmel (ATmega128) übernimmt die Steuerung der ELMB, die über 24 digitale Ein-/Ausgänge verfügt. Zusätzlich ist optional noch ein 16+7 bit-ADC⁴⁾ von Crystal (CS5523⁵⁾) mit vier gemultiplexten Eingängen, der zusammen mit 16 externen Multiplexern des Typs MAX4582 von MAXIM insgesamt 64 analogen Eingängen liefert. Dem ADC stehen insgesamt sechs verschiedene Messbereiche (25 mV bis 5 V) zur Verfügung, welche jeweils unipolar oder bipolar gewählt werden können. Je nach Einsatzzweck nutzt man dazu eine der acht Messraten (nominell 1.88 Hz bis 101 Hz), von der die erzielbare Genauigkeit abhängt [34]. Im Falle des Pixeldetektors wird der ADC im unipolaren 5 V Messbereich mit 15 Hz betrieben, so dass alle 64 Werte einer ELMB innerhalb von 5.2 sec mit einer Genauigkeit von ± 0.2 mV gemessen werden können.

Die analogen Messeingänge können aber nur Potentialunterschiede von -2.4 V bis +5.0 V bezüglich der Versorgungsspannungsmasse des ELMB-Analogteils (bzw. maximal 7.4 V zueinander) vertragen, da es sonst aufgrund von Schutzdioden der Multiplexern- und ADC-Eingänge zu Querströmen und damit zu Messfehlern kommt (siehe auch Kapitel 4.6).

Über den SPI-Bus⁶⁾ mit seinen drei Steuerleitungen (Dateneingang, Datenausgang und Taktsignal) und weiteren Chip-Select Leitungen können weitere externe Komponenten, wie zum Beispiel ein DAC⁷⁾ im Falle des SC-OLinks (Kapitel 3.4.5) oder ein FPGA im Falle der Regulator-Station (Kapitel 3.4.6) angesprochen werden.

Durch ihre Robustheit und der vorhandenen Flexibilität wird die ELMB innerhalb des Pixel-Kontrollsystems an diversen Stellen eingesetzt (Details zu den Komponenten finden sich in den entsprechenden Abschnitten):

- Kontrolle des Spannungsversorgungssystems:
 - Regulator-Station (Spannungsregulation)
 - SC-OLink (Spannungsversorgung des Optoboards)
- Überwachung der Umgebungsparameter (Temperatur und Luftfeuchte):
 - BBIM (Temperaturen zusammen mit thermischen Interlock)
 - BBM (Umgebungsparameter allgemein)

³⁾NIKHEF: niederld. Abk. für Nationales Institut für Kern und Hochenergiephysik, Amsterdam, Holland

⁴⁾ADC: Analog to Digital Converter

⁵⁾verwendet zur Digitalisierung das Delta-Sigma-Verfahren

⁶⁾SPI, engl.: Serial Peripheral Interface, serieller Datenbus

⁷⁾DAC: Digital to Analog Converter

- zusätzliche individuelle Strommessung der Module:
 - LV-PP4 (Pixelmodulversorgungen V_{dd} und V_{dda})
 - HV-PP4 (Verarmungsspannungsversorgung)
- Überwachung des Interlocksystems:
 - LU (realisiert Interlock Matrix)
 - IDB (Zuordnung der Interlocksignale)
 - BOC-I-Box (Laser-Interlock des Auslese-Racks)
 - PP1-Box (Laser-Interlock des PP1)

Der CAN-Bus für die Anbindung der ELMB wird mit einer Datenrate von 125 kb/sec betrieben. An einem Bus sollten aufgrund der Datenrate nur bis zu 32 EMLBs angeschlossen werden [35,36], um noch entsprechende Reserven zur Verfügung zu haben. An jeden CAN-Bus wird nur eine über die ELMB eingebundene Komponentenart angeschlossen werden.

5.1.3 Sensoren: Temperatur und Luftfeuchte

Das wesentliche Kriterium abseits der Ströme und Spannungen des Spannungsversorgungssystems ist die Temperaturinformationen diverser Bauteile. Primär handelt es sich hierbei um die 1 744 Modultemperaturen und 272 Optoboard-Temperaturen, deren Thermistoren neben den elektrischen Eigenschaften auch strahlenhart sein müssen. Weiterhin werden innerhalb der Regulator-Station je sieben und auf den Regulator-Boards je zwei Thermistoren ausgelesen (insgesamt weitere 720 Temperaturen⁸⁾). Auf den BOC-Karten befinden sich, in Ergänzung zu den zwei bereits über DDC (Kapitel 5.5) ausgelesenen Thermistoren, vier zusätzliche Thermistoren. Diese werden in Zukunft ebenfalls über eine separate ELMB innerhalb des DCS ausgelesen.

Die Art und Weise der Auslese (größtenteils parallele Nutzung zusammen mit dem Interlocksysteem 5.2), die langen Kabel zusammen mit der Notwendigkeit der materialsparenden Anbindung und die geforderte Messgenauigkeit von ± 0.5 K für die gesamte Auslekette ohne eine separate Kalibration machen den Einsatz von Heißleiterwiderständen (NTC⁹⁾-Thermistoren) notwendig. Durch die große Temperaturabhängigkeit (ca. -4 %/K Widerstandsänderung) und den verhältnismäßig großen Widerstand von 10 k Ω bei Raumtemperatur und durch den daraus resultierenden geringen Strom kann der Spannungsabfall auf den Kabeln vernachlässigt werden, so dass selbst bei großen Entfernungen zwei Adern pro Temperatursensor ausreichen. Zusätzlich reduziert sich die eingebrachte Leistung (und damit die Wärmeentwicklung) aufgrund der Temperaturmessung auf unter 0.16 mW pro Thermistor. Die Messung des Widerstands erfolgt über einen einfachen Spannungsteiler mit 10 k Ω -Vorwiderstand. Der wesentlich Nachteil dieser Lösung ist die Notwendigkeit des Einsatzes hochpräziser Komponenten (maximale Streuung der NTCs ± 1 %, Widerstände des Spannungsteilers ± 0.1 %), um eine individuelle Kalibration der Auslesekkanäle zu vermeiden, und die Notwendigkeit der komplexen Umrechnung, da keine lineare Temperaturabhängigkeit vorliegt.

⁸⁾setzt sich zusammen aus: 28 Regulator-Stations je 7 NTC-Thermistoren plus 272 Regulator-Boards je 2 NTC-Thermistoren

⁹⁾NTC: Negative Temperature Coefficient

Für die Bestimmung der Luftfeuchte innerhalb des Inneren Detektors war zunächst geplant, dass ein strahlenharter Luftfeuchtigkeitssensor von Hygrometrix¹⁰⁾ des Typs „Xeritron“ zum Einsatz kommt. Aufgrund des größtenteils organischen Sensormaterials (Geranienart) und des Messprinzips (Längenausdehnung über Spannungsteiler gemessen) können diese Sensoren aber nur zur qualitativen Messung eingesetzt werden, da mit deren Hilfe zwar eine relative Änderung gut und zeitnah beobachtbar, ein stabiler Messwert aber erst nach einigen 10 min erreichbar ist (Zeitkonstante 3 Minuten)¹¹⁾. Aufgrund dieses Nachteils wird als Ersatz ein anderer Feuchtesensor der Firma Hygrometrix eingesetzt werden (Hygrotron HMX 2000). Dieser basiert auf einem piezoresistiven Dehnungsmessstreifen, welcher ebenfalls die Längenausdehnung des Sensormaterials (Dünnsilikonpolymer) misst. Zusätzlich besitzt der Sensor einen integrierten Temperatursensor. Die typische Ansprechzeit liegt unter 10 sec¹²⁾, seine Eignung wird derzeit noch überprüft.

5.1.4 Messung der Umgebungsparameter (BBM-NTC und BBM-HS)

Für die Messung der unkritischen Temperaturen und Überwachung der Luftfeuchte des Inneren Detektors kommt das BBM¹³⁾ zum Einsatz. Im wesentlichen besteht das BBM aus einer ELMB, welche innerhalb eines 19"-Überrahmens eingebaut ist. Es beinhaltet neben den entsprechenden Messeingängen auch alle notwendigen Versorgungsspannungen und Schaltungen für den Betrieb der Sensoren. Insgesamt werden 2 Typen zum Einsatz kommen. Das BBM-NTC ist in der Lage, bis zu 56 Temperatursensoren (acht Gruppen mit je sieben) und die anliegende Referenzspannung auszulesen. Je vier Feuchtesensoren werden im BBM-HS¹⁴⁾ betrieben und ausgelesen.

5.1.5 Zusätzliche Strommessungen im Patch Panel 4 (HV-PP4 und LV-PP4)

Aufgrund des Konzeptes für die Spannungsversorgung mit Zusammenlegung mehrerer Kanäle und veränderbarer Modularitäten im Falle der Verarmungsspannung (Modularität 6 bis 2) der Sensoren, aber separaten Kabeln, ist ein zusätzliches Patch Panel (PP4) zum Aufteilen der Kanäle innerhalb der Racks notwendig. Da dies aber auch bedeutet, dass die Strommessung innerhalb der Netzteile immer nur Gruppen von Kanälen betrifft und die Regulator-Station konstruktionsbedingt nur bedingt fähig ist, Ströme mit guter Genauigkeit zu messen, werden diese eigentlich passiven PP4 zusätzlich die individuellen Ströme messen können.

Im Falle der Verarmungsspannung der Sensoren werden 16 HV-PP4 die Ströme der verteilten Kanäle für die einzelnen Module über jeweils zwei ELMBs messen, wobei die Kanäle von der ELMB galvanisch getrennt sein werden.

Auch für die Messung der Ströme des analogen und digitalen Teils der Module kommen ELMBs zum Einsatz. Hierbei werden die Messeingänge der ELMBs über lineare Optokoppler von den Modulversorgungsspannungen isoliert. Die Verkabelung mit mehreren gemeinsamen Massepunkten (Masseschleifen) macht außer dem Messen der Ströme in den Plusleitungen gelegentlich auch

¹⁰⁾Alpine, Kalifornien, USA, www.hygrometrix.com

¹¹⁾aus Datenblatt

¹²⁾aus Datenblatt

¹³⁾BBM: **B**uilding **B**lock **M**onitoring

¹⁴⁾BBM-HS: **B**uilding **B**lock **M**onitoring- **H**umidity **S**ensor

das Messen der Ströme in den Minusleitungen nötig. Dazu können wahlweise über den Einbau von weiteren Optokoppler-Messkarten innerhalb des LV-PP4 auch die Ströme in den Minusleitungen mit der ELMB gemessen werden.

5.2 Interlocksystem

Aufgrund des großen Gefahrenpotentials für den Pixeldetektor durch erhöhte Temperaturen und der damit verbundene Zunahme der Strahlenschäden wird ein unabhängiges thermisches Interlocksystem (Hardware-basiertes Sicherheitssystem) eingesetzt. Das Interlocksystem arbeitet binär mittels negativer Logik (d.h. eine anliegende Spannung signalisiert ein OK), so dass auch im Falle eines Ausfalls der Spannungsversorgung des Interlocksystems die Versorgungsspannungen auf jeden Fall abgeschaltet werden. Weitere Komponenten mussten in das Interlocksystem integriert werden, so dass eine Möglichkeit zur flexiblen Zuordnung der komplexen Zusammenhänge geschaffen werden musste (Interlock-Matrix, Kapitel 5.2.2).

5.2.1 Thermischer Interlock (BBIM)

Das BBIM¹⁵⁾, welches für die thermischen Interlocksignale für bis zu 56 Temperatursensoren zuständig ist, besteht aus vier Interlockboxen. Eine ELMB pro BBIM sorgt für eine parallele Messung der Temperaturen, indem sie nur den Spannungsabfall über die Thermistoren bestimmt. Je vier BBIM passen in einen 19"-Überrahmen (PP3), welcher sich innerhalb der Experimentierhalle direkt an den Myonenkammern befinden wird. Aus diesem Grund müssen alle Komponenten strahlentolerant sein [37].

Innerhalb der Interlockboxen befindet sich neben der Schaltung für den Betrieb der Sensoren (Spannungsversorgung und Spannungsteiler) mehrere Komparator-Schaltungen pro Kanal. Diese Schaltungen vergleichen durch eine Referenzplatine bereitgestellte Referenzspannungen mit dem Spannungsabfall der Thermistoren und geben das Resultat wie in Tabelle 5.1 aufgeführt als binäres Muster auf entsprechende Ausgänge. Durch Austausch der Referenzplatinen können die Schaltschwellen zentral pro Interlockbox an die Erfordernisse angepasst werden.

Zustand (Temperatur)	Ausgang Interlockbox		Energieversorgung der Module
	T-HIGH	T-LOW	
innerhalb der Toleranz	1	1	ermöglicht
zu hoch / Kurzschluss der NTC-Leitung	1	0	unterbunden
zu niedrig	0	1	unterbunden
Kabelbruch der NTC-Leitung/ Stromausfall	0	0	unterbunden

Tabelle 5.1: Zustandstabelle der Interlockbox-Ausgänge (je Kanal)

¹⁵⁾BBIM: **B**uilding **B**lock **I**nterlock and **M**onitoring

Um die Genauigkeit zu erhöhen, wird je Interlockbox die Versorgungsspannung von 2.5 V des NTC-Spannungsteilers gemessen. Zusätzlich wird die Stromaufnahme jeder Interlockbox durch die ELMB gemessen, um eine einfachere Fehleranalyse zu ermöglichen.

Aufgrund des endlichen Innenwiderstands der ELMB im ausgeschalteten Zustand muss die ELMB über eine USV¹⁶⁾ versorgt werden, da sonst im Falle des Ausfalls der ELMB-Spannungsversorgung die Schaltschwellen der Interlockboxen verschoben würden (zusätzlicher, zum NTC paralleler Widerstand). Hierdurch würden zum Beispiel NTC-Kabelbrüche nicht detektierbar oder falsche Interlocksignale produziert.

5.2.2 Interlock-Matrix (LU und IDB)

Der Betrieb der unsichtbaren infraroten Laser des optischen Links (Kapitel 3.3) erfordert weitere Interlocksignale für die Sicherheit des Betriebspersonals. Die nötigen Informationen über den Zustand werden durch Endschalter auf beiden Seiten des optischen Links (PP1 (I_PP1) und BOC-Rack (I_BOC)) bereitgestellt und durch die „BOC-I-Box“ und die „PP1-Box“ aufbereitet.

Für jede Auslegruppe müssen jeweils die sechs oder sieben thermische Interlocksignale der Module (T_Module) zusammen mit einem thermischen Interlocksignal des dazugehörigen Optoboards (T_Opto) kombiniert werden. Hinzu kommen noch weitere Interlocksignale, wie die des thermischen Interlocks der Regulator-Station (T_PP2) und ein ATLAS-globales Interlocksignal (I_DSS). Die Auswertung für insgesamt zwölf Auslegruppen erfolgt innerhalb einer „Logic Unit“ (LU) (vergleiche Abbildung 5.2). Ein FPGA¹⁷⁾ kombiniert die Informationen der anliegenden Interlocksignale und bildet die Entscheidung. Das Ergebnis wird in zwölf Signalen gebündelt an vier nachfolgende IDBs¹⁸⁾ weitergeleitet (2 x IDB_LV, IDB_SC, IDB_HV). Um nicht für alle LUs individuelle FPGA-Programmversionen erstellen zu müssen, die sich auch nur im Detail voneinander unterscheiden, wird es eine Programmversion mit allen Details geben. Durch einen DIP-Schalter in jeder LU kann dann das relevante Programm ausgewählt werden. Komplettiert wird die LU durch insgesamt 4 ELMBs, die alle einkommenden Interlocksignale überwachen. Damit selbst kurze Interlocksignale von der ELMB wahrgenommen werden können, werden diese über vorgeschaltete „Latch-Boards“ innerhalb der LU bis zu einem Zurücksetzen für die ELMB gespeichert.

Auch innerhalb der IDB wird ein FPGA für das Verteilen und korrekte Zuordnen eingesetzt. Der Grund hierfür liegt zum einen an der hohen Zahl an ankommenden (72) und ausgehenden (72 für Wiener und je 80 für iseg und SC-OLink¹⁹⁾) Interlocksignalen, als auch in der Tatsache, dass aufgrund der sich wechselnden Modularität der Verarmungsspannungsversorgung die Zuordnung veränderbar sein muss. Die entsprechenden Programme werden daher in Zukunft direkt aus der Verbindungs-Datenbank erzeugt werden. Im Falle der IDB wird es ebenfalls nur eine Programmversion mit allen Details geben. Per 16-fach-Umschalter werden die jeweils gültigen Zuordnungen aktiviert. Eine ELMB innerhalb der IDB überwacht deren Ausgänge, und zwar wie bei der LU über vorgeschaltete „Latch-Boards“. Weitere Informationen finden sich in [38].

¹⁶⁾USV: Unterbrechungsfreie Stromversorgung

¹⁷⁾FPGA: Field Programmable Gate Array

¹⁸⁾IDB: Interlock Distribution Box

¹⁹⁾von diesen 80 Kanäle werden immer nur 72 benutzt, weil bei diesen beiden Geräten auch teilbestückte Übernahmen eingesetzt werden

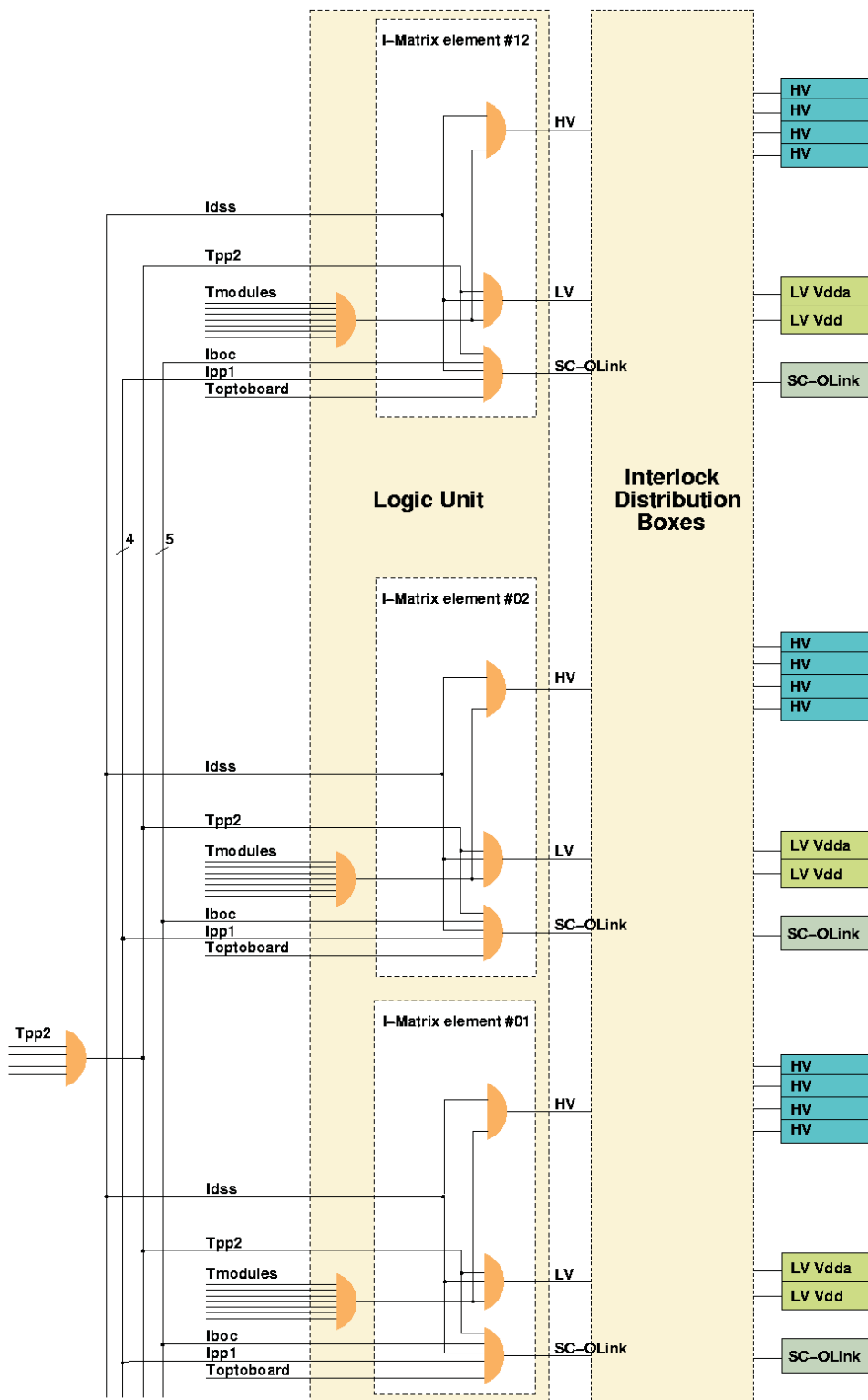


Abbildung 5.2: Interlock-Matrix innerhalb einer Logic Unit

5.3 SCADA Entwicklungsumgebung PVSS II

Für die Überwachung und Steuerung der LHC-Detektoren entschied man sich 1999²⁰⁾ innerhalb von JCOP²¹⁾, anders als bei den alten LEP-Experimenten, für den Einsatz eines kommerziellen SCADA²²⁾-Standardsystems, um eigene Ressourcen zu schonen. Dies war insofern erstmals möglich, als dass die zur Verfügung stehenden kommerziellen Entwicklungswerkzeuge immer leistungsfähiger wurden. Nach einer umfangreichen Testphase diverser SCADA-Produkte und einer öffentlichen Ausschreibung entschied man sich für den Einsatz von PVSS II²³⁾ der österreichischen Firma ETM²⁴⁾. Die Hauptgründe hierfür waren:

- Preis-Leistungsverhältnis
- Kompatibilität zur verwendeten Struktur und Darstellung von HEP-Experimenten
- Möglichkeit des Zugriffs auf PVSS II-interne Daten durch externe Anwendungen
- Skalierbarkeit durch das Manager-Konzept innerhalb von PVSS II und die Möglichkeit des Einsatzes von verteilten Systemen
- Plattformunabhängig
- Flexibilität innerhalb der Systementwicklung
- Objektorientierter Ansatz der Datenverwaltung durch frei strukturierbare Datentypen

Im Folgenden werden die wichtigsten Eigenschaften aus Sicht der Anforderungen für das Kontrollsystem des Pixeldetektors kurz vorgestellt.

Objektorientierter Ansatz: Datenverwaltung und Benutzeroberfläche

Die Verwaltung der Daten innerhalb von PVSS II basiert auf den „Datenpunkttypen“ (Abbildung 5.3), vergleichbar mit den Klassen in der objektorientierten Programmierung. Innerhalb des Datenpunkttyps wird die Struktur der Datenspeicherung definiert. Diese können beliebig aus „Strukturelementen“ und „Datenpunktelementen“ eines beliebigen Datentyps (String, Integer, Float, etc.) aufgebaut werden, um die Strukturen der Peripherie nachzubilden. Zusätzlich können diese Strukturen anderen Datenpunkttypen vererbt („DPT-Referenzen“) werden.

Auf Basis dieser Strukturen können „Datenpunkte“ (vergleichbar mit Objekten in der objektorientierten Programmierung) angelegt werden, die dann diese Struktur aufweisen und zur Speicherung der Prozessparameter eingesetzt werden.

Innerhalb der Datenpunktelemente stehen diverse Konfigurationen („Konfigs“) zur Verfügung, mit deren Hilfe die Originalwerte, zum Beispiel die Kommunikation inklusive eventuell notwendiger Umrechnung, beeinflusst werden können. Die wichtigsten Konfigurationen sind:

²⁰⁾<http://cerncourier.com/main/article/45/5/24>

²¹⁾JCOP: Joint COntrols Project, Zusammenschluß zwischen CERN und den vier LHC-Experimenten

²²⁾SCADA: Supervisory Control and Data Acquisition

²³⁾PVSS: Prozess Visualisierungs- und Steuerungs-System

²⁴⁾ETM: Elektrotechnik Mühlgassner, Eisenstadt, Österreich

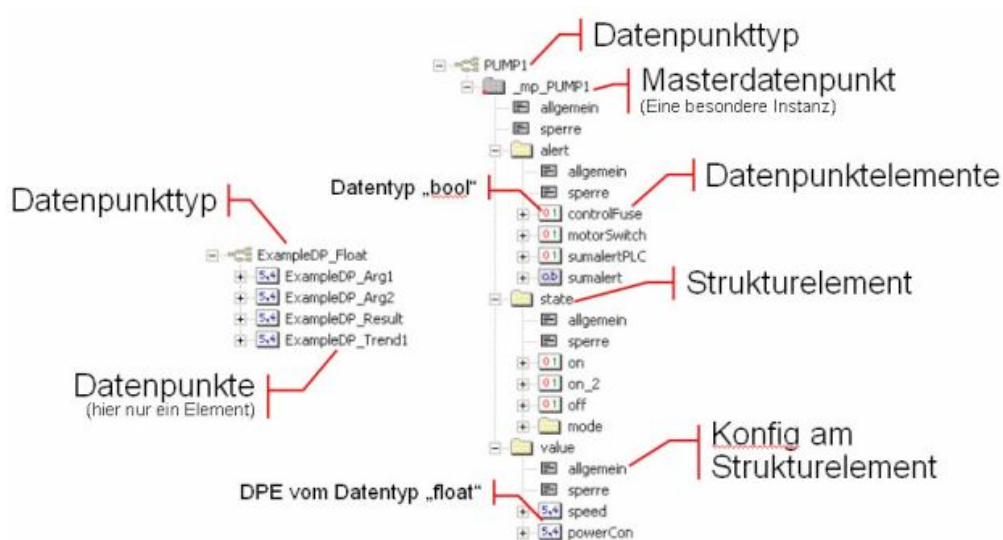


Abbildung 5.3: Datenverwaltung innerhalb von PVSS II und Namenskonvention [39]

- **Peripherieadresse:** Verbindung mit den Daten der Peripherie
- **Meldungen:** basieren auf parametrisierbaren Meldeklassen und Meldebereichen
- **Archivierung:** kann auch eine Glättung (zeit- und/oder wertabhängig) beinhalten
- **Berechtigung:** welche Berechtigungsstufe zur Kontrolle ist nötig
- **DP-Funktion:** ereignisabhängige Neuberechnung mittels beliebiger mathematischer Funktion auf Basis von internen Datenpunktelementen
- **Befehls-/Meldeumrechnung:** Umrechnung von Werten (Werte aus PVSS II an Peripherie oder umgekehrt)
- **Glättung:** zeit- und/oder wertabhängig
- **Wertebereich** (Ersatzwert)

Mit diesen Möglichkeiten kann jede Komponente der Peripherie innerhalb eines Datenpunktes abgebildet werden. Außerdem können sich wiederholende Strukturen zentral gepflegt und verwaltet werden.

Die PVSS II eigene Skriptsprache CTRL (ähnlich der Programmiersprache C) dient der Entwicklung der Darstellung, Verarbeitung und Kontrolle. Die CTRL-Skripte können sowohl innerhalb separat laufender Manager als auch innerhalb der Fenster der Benutzeroberfläche („Panel“) zum Einsatz kommen. Dabei kann bei Erstellung der Panel ein ähnliches Konzept der Vererbung benutzt werden. Wiederkehrende Strukturen können als Referenz erstellt werden, und in Panels instanziiert werden. Eine Variablenübergabe an die Referenz-Instanzen ist über „Dollar-Parameter“ möglich.

Manager-Konzept

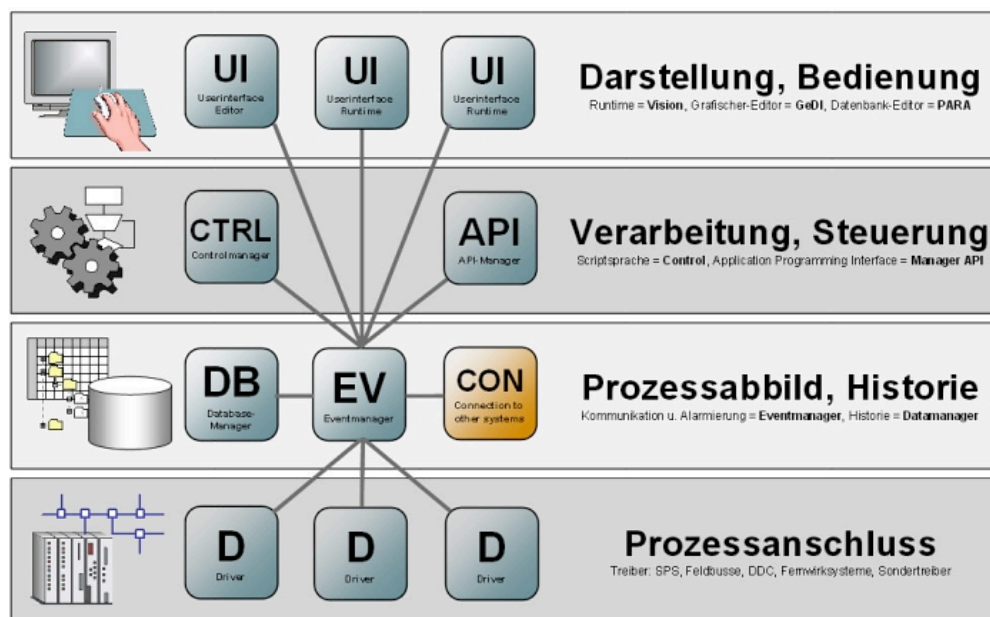


Abbildung 5.4: PVSS II Architektur [39]

Innerhalb eines PVSS II Projektes kommunizieren diverse Prozesse, welche als „Manager“ bezeichnet werden, miteinander (Abbildung 5.4). Durch die modulare Architektur ist eine einfache Skalierung möglich, da die Kommunikation untereinander über TCP/IP²⁵⁾ abgewickelt wird und somit über Systemgrenzen hinweg betrieben werden kann (verstreutes System). Zudem profitiert dadurch die Systemperformance von dem allgemeinen Trend der Mehrkern-Prozessoren. Diese Manager können in vier Gruppen unterteilt werden:

Die Event-, Data- und Connection-Manager bilden zusammen den Kern des Projektes und sorgen für das *Prozessabbild* und die *Historie* der Daten. Dabei kommt dem Event-Manager eine zentrale Rolle zu. Er besitzt ein aktuelles Abbild aller Prozessvariablen und kümmert sich um die Verteilung der Daten. Der Data-Manager bildet die Anbindung an die Datenbank. Dabei kann auch eine relationale Datenbank (RDB²⁶⁾) Verwendung finden (mehr dazu in Kapitel 5.7).

Eine beliebige Anzahl an Treiber-Managern unterschiedlichster Art kümmert sich um den *Prozessanschluss*.

Separat eingesetzte Manager gewährleisten die *Verarbeitung* und *Steuerung*. Diese können sowohl PVSS-interne Skripte ablaufen lassen CTRL-Manager als auch über das API²⁷⁾ externe Software einbinden (z.B. bei der Nutzung einer Zustandsmaschine aus Kapitel 6).

²⁵⁾TCP/IP: Transmission Control Protocol / Internet Protocol

²⁶⁾RDB: Relational Data Base

²⁷⁾API: Application Programming Interface

Als Schnittstelle für den Benutzer zur *Darstellung* und *Bedienung* existieren weitere Manager, welche entweder für die Entwicklung eingesetzt werden (GeDI²⁸), PARA²⁹) oder aber für den Betrieb der Benutzeroberfläche (Vision) zuständig sind.

Treiber: OPC

OPC³⁰) ist ein herstellerunabhängiger Softwarestandard, wenn es darum geht, eine universelle Kommunikationschnittstelle für die Einbindung einer Hardwarekomponente zur Verfügung zu stellen. Durch den Einsatz von OPC ist ein Netzwerk (TCP/IP) unter den eingesetzten Komponenten möglich, ohne dass dafür spezielle Schnittstellen bereitgestellt werden müssen. OPC arbeitet nach dem Client-Server-Prinzip und nutzt hauptsächlich die DCOM³¹)-Technologie von Microsoft.

Aufgrund dieser universellen Einsatzmöglichkeiten wird innerhalb des Kontrollsystems für den Pixeldetektor nahezu jede Hardwarekomponente über OPC in das Kontrollsystem eingebunden (Ausnahme sind nur die Messwerte der BOC-Karten). Demnach war die Bereitstellung eines entsprechenden OPC-Servers Auflage sämtlicher Ausschreibungen. So werden die ELMB und die Spannungsversorgung von iseg über CAN-Bus, die Spannungsversorgung von WIENER über TCP/IP an die Computer angeschlossen. Als Kommunikationsschnittstelle kommt dann jeweils ein lokaler OPC-Server zum Einsatz. Der entsprechende OPC-Client, zum Beispiel der PVSS-OPC-Client, kann dagegen an einem beliebigen Computer innerhalb des Netzwerkes laufen.

Redundante Systeme

Eine hohe Verfügbarkeit und Ausfallsicherheit für prozesskritische Anlagenteile kann durch den Einsatz von redundanten Systemen erreicht werden. Dazu wird das entsprechende System jeweils parallel auf zwei separaten Rechnern betrieben (Abbildung 5.5). Ein System kümmert sich aktiv um die Steuerung und kommuniziert sowohl mit der Peripherie als auch mit den Benutzerschnittstellen. Das zweite System befindet sich in ständiger Bereitschaft (Hot-Standby). Der Redundanz-Manager auf jedem der Systeme kümmert sich um die Synchronisation der internen Prozessvariablen. Um auch innerhalb des Detektorkontrollsystems die Datenanbindung hoch verfügbar zu gestalten, müssten sämtliche Schnittstellenkarten doppelt eingesetzt werden. Andernfalls würde bei einem Ausfall die Verbindung an die angeschlossene Peripherie zum System ausfallen. Deshalb wird zum Beispiel zur Zeit darüber nachgedacht, eine von LHC-b entwickelte, preiswerte und kompakte CAN-Schnittstellenlösung mit USB-Anschluss einzusetzen (USB-CANmodul 3004006 Multiport von SysTec), um die notwendige Anzahl an CAN-Knoten für den Einsatz der systemkritischen ELMBs zu gewährleisten.

Da das passive zweite System transparent für die Manager des aktiven Systems ist, arbeitet das aktive System genau wie ein völlig selbstständiges System. Auf dem passiven System dagegen verwirft der Event-Manager die eingehenden Meldungen der Benutzerschnittstellen und der Treiber (Abbildung 5.5(a)). Meldungen vom Event-Manager werden nur auf der Ebene des Prozessbildes und der Historie weitergeleitet (Abbildung 5.5(b)).

²⁸)GEDI: grafischer Editor

²⁹)PARA: Datenbankeditor

³⁰)OPC: Openness, Productivity, Collaboration, vormalig OLE for Process Control

³¹)DCOM: Distributed Component Object Model

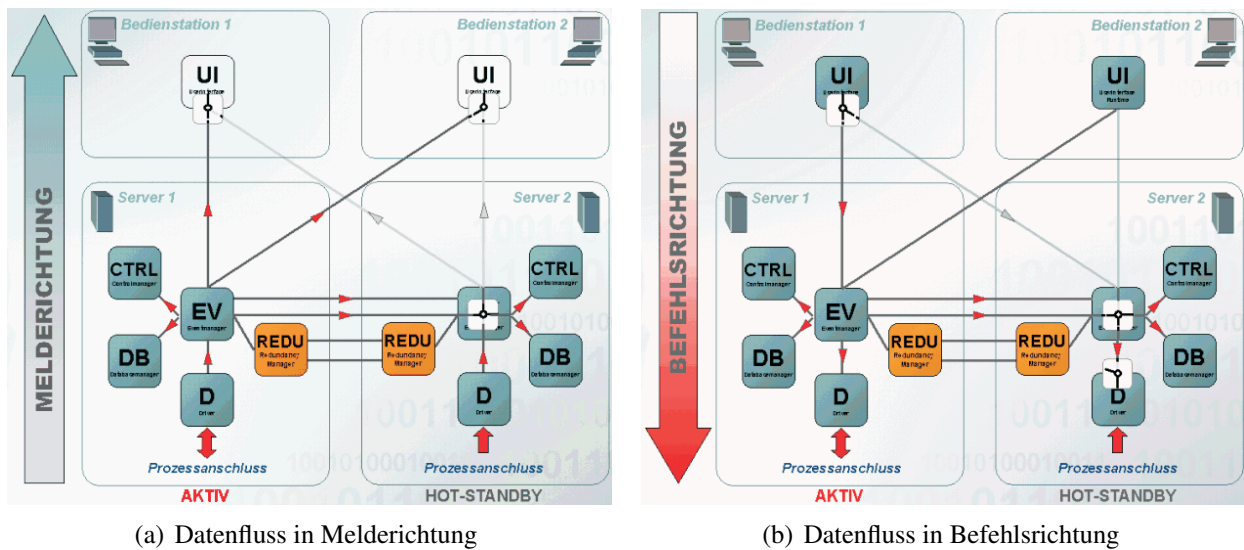


Abbildung 5.5: Schema eines redundanten Projektes [39]

Bemerkung: Die innerhalb der HOT-STANDBY Systeme abgebildeten Schalter entsprechen der Trennung der Kommunikation

Im Falle eines Fehlers übernimmt das in Bereitschaft stehende System die Kontrolle komplett und das fehlerhafte schaltet sich passiv und kann repariert werden. Die Kriterien, ab wann die Umschaltung erfolgt, sind flexibel festlegbar (Wichtung der Probleme).

Ein weiterer Vorteil des redundanten Systems ist die Tatsache, dass die Systeme im „Split-Betrieb“ betrieben werden können. Damit kann innerhalb eines laufenden Prozesses eine Weiterentwicklung auf dem abgetrennten System stattfinden, ohne den Ablauf zu stören. Nach Beendigung kann entweder der alte Zustand wiederhergestellt werden oder als neue Konfiguration im aktiven System akzeptiert werden.

Verstreute und verteilte Systeme

Die Architektur eines PVSS-Projektes mit den verschiedenen Managern macht es möglich, die Manager eines Projektes auf unterschiedlichen Computern zu starten und damit eine Verteilung der CPU-Last vorzunehmen (verstreute Systeme). Innerhalb großer und komplexer Systeme ist diese Methodik nicht beliebig einsetzbar. So ist es im Falle der LHC-Experimente oftmals zweckmäßig, die Subdetektoren unabhängig voneinander betreiben zu können. Selbst innerhalb der Subdetektoren gibt es Teilsysteme, die abtrennbar sein sollten (zum Beispiel das Interlocksystem im Falle des Pixeldetektors). Diesen Wunsch erfüllt PVSS II durch die Möglichkeit, mehrere selbstständige Systeme miteinander zu verbinden (verteilt System in Abbildung 5.6). Insbesondere ist es möglich, systemübergreifende Steuerungsmechanismen zu benutzen, da alle Prozessvariablen von jedem System aus zugänglich sind.

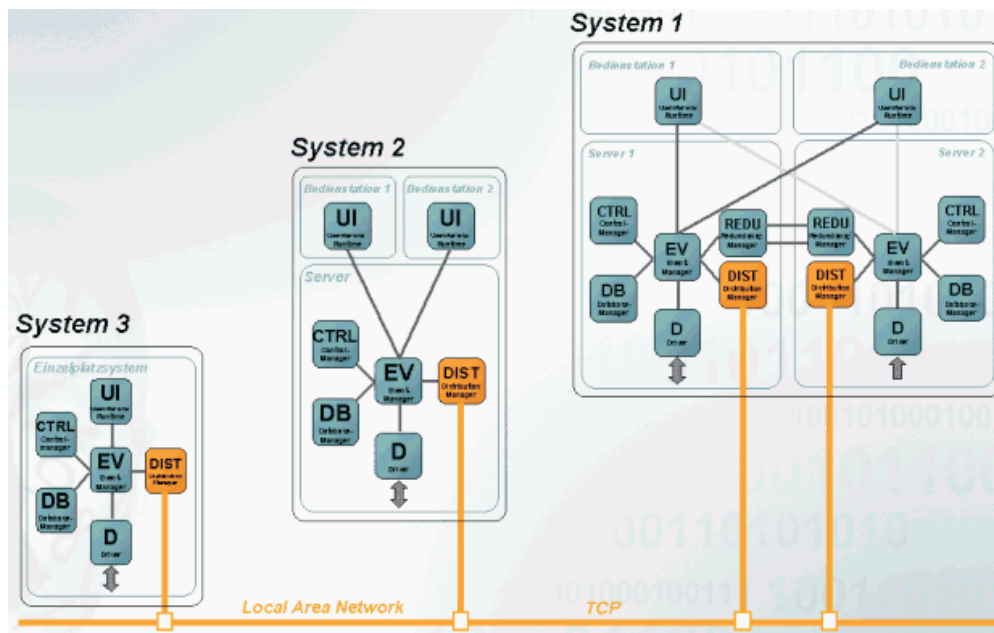


Abbildung 5.6: Schema eines verteilten Systems [39], dabei wird das *System 1* als redundantes System betrieben

5.4 Projektierung des Pixel-DCS

Abbildung 5.7 gibt einen Überblick über das DCS für den Pixeldetektor. Das gesamte Kontrollsystem muss in der Lage sein, die Peripherie auszulesen und abzubilden (hierzu dient das Frontend Integration Tool (FIT), siehe Abschnitt 5.4.2). Für den Betrieb ist es aber sinnvoll, die Prozessvariablen in einer geographischen Struktur, etwa einem Modul mit all seinen relevanten Werten, vorliegen zu haben. Aus diesem Grund ermöglicht das System Integration Tool (SIT, Kapitel 5.4.3) die funktional strukturierten Prozessvariablen, etwa die Verarmungsspannung und der Strom aus dem iseg-Modul, in die geographische Struktur überführt werden (Mapping). Weiterhin bedarf es noch entsprechender Schnittstellen zu Datenbanken für die Konfiguration und die Archivierung von Daten (Configuration-Datenbank und Conditions-Datenbank), einer Zustandsmaschine (FSM 6) für die Kontrolle und Bedienung des Detektors, sowie einer Synchronisation und eines Datenaustausches mit der Datennahme (DDC).

5.4.1 Modularer Aufbau

Die Fähigkeit von PVSS, über sogenannte Subprojekte Quellen für Panel, Skripte und Software-Bibliotheken (nicht die internen Strukturen) in ein Projekt einzubinden, erleichtert die Integration der verschiedenen Software-Module und sorgt für eine saubere Trennung der Quellen. So besitzt jeder Entwickler ein lauffähiges Projekt für jede Komponente, mit dessen Hilfe die Entwicklung stattfindet. Die notwendigen Dateien werden dann im eigentlichen DCS-Projekt über die Subprojekte eingebunden.

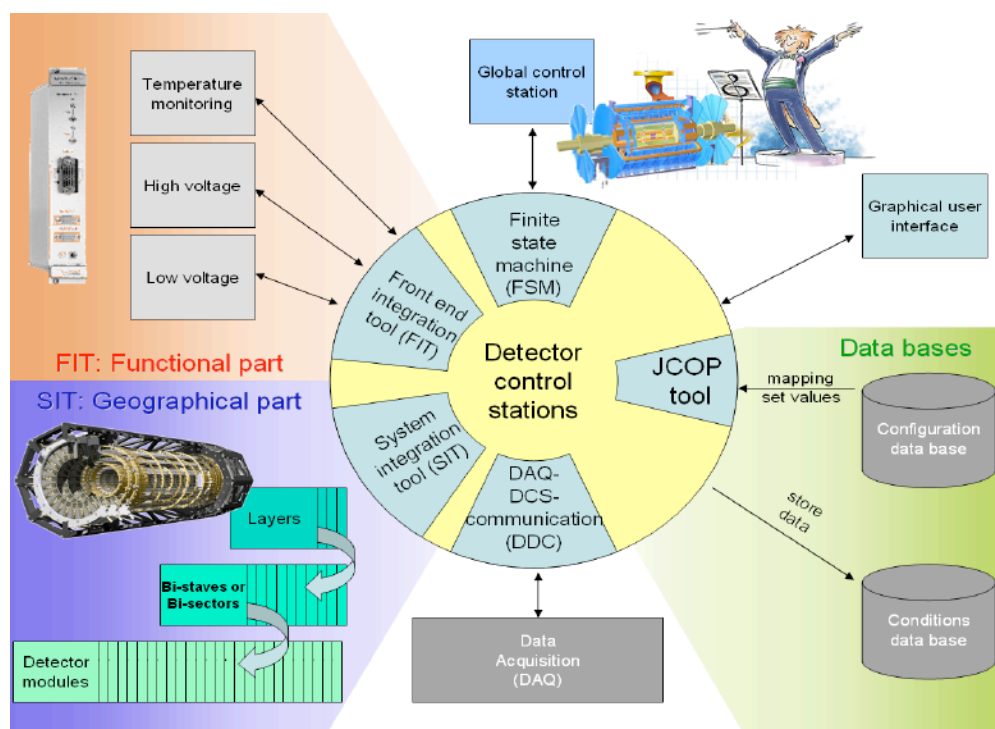


Abbildung 5.7: Projektierung des Pixel DCS

Gemeinsam genutzte Komponenten, wie Bibliotheken, Skripte und Panel, oder das „Project Update Tool“ (PUT) werden in einem separaten Subprojekt verwaltet („ATLASPixDCS_common“). Das PUT sorgt dabei für das automatische Anlegen beziehungsweise Aktualisieren entsprechender interner Strukturen. Die Verwaltung findet über Dateien statt, die das XML³²⁾ Format nutzen. Neben der internen Version enthalten die Dateien unter anderem auch Informationen über die zu importierenden Datenpunkttypen.

Verwaltet wird die Entwicklung der einzelnen Software-Module über ein zentrales Softwaresystem zur Versionsverwaltung.

5.4.2 Front End Integration Tool (FIT)

Da die Anzahl der verwendeten Gerätefamilien gering ist (ELMB, iseg, WIENER) existieren für jede Familie separate Entwicklungszweige, die die Funktionalitäten innerhalb von PVSS II zur Verfügung stellen [29,34]. Diese Lösung gewährleistet damit direkt eine parallele und unabhängige Entwicklung der FITs. Innerhalb eigener lauffähiger Projekte werden diese entwickelt und getestet, um dann als Subprojekt in das Kontrollsystem für den Pixeldetektor eingebunden zu werden. Dabei beinhaltet jedes FIT mehrere Komponenten.

Die Integration übernimmt die Einbindung und Verwaltung der Hardware. Eingebunden werden neue Komponenten über das Eingeben/Einlesen weniger eindeutiger Informationen (Typ, Ken-

³²⁾XML: Extensible Markup Language

	Aufbau der geographischen Struktur durch		
	Datenkopie	Template	Alias
Wertänderungen (CPU Last)	verdoppelt	normal	normal
Datenmenge	verdoppelt	verdoppelt, zum Teil inkonsistent	normal
Archivierung	eindeutig	eindeutig	mehrdeutig

Tabelle 5.2: Vergleich der unterschiedlichen Konzepte für die geographische Darstellung innerhalb von PVSS II.

nung, Bus, etc.). Entsprechende Skripte übernehmen dann die Umsetzung innerhalb der Projekte wie anlegen/löschen von Datenpunkten, konfigurieren von Datenpunktelementen (zum Beispiel Kommunikation über OPC, notwendige Umrechnungen, etc.) und weitere eventuell anfallende Prozeduren (Neustart von Managern, etc.). Dieser Teil dient hauptsächlich dem DCS-Experten bei der Definition des Systems, kann aber auch relativ einfach von ausgewiesenen Benutzern eingesetzt werden.

Für die Darstellung und Kontrolle der Hardware existiert das „Control“. Die wesentlichen Strukturen aus der Integration werden dabei übersichtlich dargestellt (zum Beispiel Hardware nach Bus oder Typ gruppiert), um eine leichte Navigation zu ermöglichen. Weiterhin stellen die FITs angepasste Benutzeroberflächen (GUI³³) zur Verfügung, um die Hardwarekomponenten bedienen zu können.

Als Kontrollinstanz kommt ein jeweils angepasster Watchdog zum Einsatz, welcher über einen unabhängigen Control-Manager überprüft, ob die Hardware noch ansprechbar ist. Dies erfolgt zum Teil über sich periodisch ändernde Werte (Heartbeat), kann aber auch über den Vergleich von Zeitstempeln erfolgen. Im Falle eines Fehlers erfolgt eine Rückmeldung an den Benutzer.

5.4.3 System Integration Tool (SIT)

Die Zuordnung der über die FITs definierten und eingebundenen Kanäle auf die Detektoreinheiten erfolgt mittels des „System Integration Tools“ (SIT) [40,42]. Auch der SIT ist in einen Integrations- und einen Kontrollteil untergliedert.

In der Vergangenheit lag die Priorität auf dem einfachen Einbinden kleiner Systeme über graphische Benutzeroberflächen. Dazu wurden die Systemkomponenten (Module, Temperatursensoren, Feuchtesensoren) als separate Einheiten integriert (SIT_Module, SIT_Environment). Später kam noch eine erweiterte graphische Darstellung (SIT_common) hinzu, bei der die Benutzer die Anordnung der Detektorkomponenten und Sensoren selbst definieren konnten. Erst mit Beginn der Systemtestaufbauten und der Nutzung immer umfangreicherer Systeme bekam die Abbildung der Detektorstruktur höchste Priorität. Aufgrund der stark angestiegenen Anzahl der zuzuordnenden Kanäle musste eine Möglichkeit des Ex- und Imports dieser Informationen implementiert werden. Auch hierfür wurde XML als Format gewählt.

³³)GUI: Graphical User Interface

Konzept für die Verkabelung

Erste Versionen des SIT bildeten die Struktur der Detektorkomponenten über die Datenpunkttypen ab und kopierten die Messwerte in diese Strukturen (*Datenkopie*). Damit war innerhalb der funktionalen Datenstrukturen die Archivierung automatisch mit einer funktionalen Bezeichnung implementiert. Dies führte zu einer übersichtlichen und eindeutigen geographischen internen Darstellung mit einer Archivierung, die ebenfalls funktional strukturiert war. Dieses Konzept hatte aber auch aufgrund der doppelt vorgehaltenen Daten eine erheblich erhöhte (nahezu verdoppelte) Speicher- und Prozessorlast zur Folge (Tabelle 5.2).

Ein Konzept zur Behebung der hohen Prozessorlast sollte weiterhin geographische Datenpunkttypen nutzen, die die funktionale Darstellung der Hardwarekomponenten in den FITs als Vorlage verwenden (*Template*), um entsprechende Kommunikationswege (OPC-Verbindungen) direkt mit der Hardware aufzubauen (Kopie der OPC-Konfigurationen). Anschließend sollten die innerhalb des FIT bestehenden OPC-Verbindungen zur Peripherie deaktiviert werden. Damit würden aber weiterhin redundante Datenstrukturen existieren, deren Daten in der Regel nicht synchronisiert wären (durch die deaktivierte Datenkommunikation) und die Gefahr von Konflikten während des Betriebes erhöhen würden. Aus den genannten Gründen und der Tatsache, dass PVSS II ab der Version 3.1 keine zweifache Verbindung zu einem OPC-Element mehr erlaubt, ist dieses Konzept nicht weiter verfolgt worden.

Die aktuell verfolgte Strategie nutzt die von PVSS II zur Verfügung gestellte Möglichkeit, Datenpunktelementen beziehungsweise Strukturelementen (also einer Gruppe von Werten) ein Synonym (*Alias*) zuzuweisen und damit die geographische Struktur des Detektors nachzubilden. Diese Möglichkeit vermeidet sowohl die unnötige Prozessorlast als auch die doppelten Datenstrukturen. Erkauft wird dies jedoch durch einen erheblich höheren Aufwand bei der Archivierung der Daten. Da die Daten nicht mehr innerhalb der geographischen sondern nur noch in der funktionalen Struktur vorhanden sind, muss zusätzlich die geographische Zuordnung der Daten berücksichtigt werden. Problematisch wird es, wenn sich die Zuordnung durch Umkabeln oder ähnliches ändert. Dann ist zusätzlich innerhalb der Archive eine Dokumentation der sich zeitlich ändernden Zuordnung notwendig, um nachträglich Wertverläufe für Detektorkomponenten darzustellen und analysieren zu können.

Die Struktur der verwendeten Aliase folgt einem Schema, das von vornherein der geographischen Struktur Folge leistet (Tabelle 5.3). Bis auf Nuancen im Bereich der Disks entspricht dieses der offiziellen Namensgebung der Detektorkomponenten. Der Unterschied erklärt sich durch die Tatsache, dass innerhalb der offiziellen Namensgebung der Disks die Gruppierung anhand der Kühlkreisläufe nicht berücksichtigt worden war.

Integrationsteil

Im Gegensatz zu den FITs und der alten Implementation der SITs (Datenkopien innerhalb geographischer Strukturen) muss der Integrationsteil keine eigenen Datenpunkte verwalten. Vielmehr besteht seine Aufgabe in der Verwaltung von Aliasen, genauer deren Vergabe innerhalb der FIT-Datenpunkte (im Falle einer Umverkabelung auch der Löschung der bereits existierenden). Dabei muss die Übereinstimmung gewährleistet werden, was im Falle eines Panels direkt durch kontextsensitives Filtern der angezeigten Kanäle gewährleistet wird (HV Kanäle können zum Beispiel nur

Lage	Kühlung	Stave	Auslesegruppe	Pixelmodul
L0 (Barrel)	B01..B11	S1 oder S2	A/6 A/7 C/6 C/7	M1A..M6A M0, M1A..M6A M1C..M6C M0, M1C..M6C
L1 (Barrel)	B01..B19	s.o.	s.o.	s.o.
L2 (Barrel)	B01..B26	s.o.	s.o.	s.o.
D1A..D3A (Disk)	B01..B04	entfällt	S1 oder S2	M1..M6
D1C..D3C (Disk)	s.o.	entfällt	s.o.	M1..M6

Tabelle 5.3: Schema der Namensgebung der im SIT genutzten Aliase. Als Trennzeichen wird das „_“ benutzt (Beispiel: D1A_B01_S1_M1 für Disk 1 auf der A Seite, erster Kühlkreislauf, auf dem erstern Sektor das erste Modul)

vom iseg-FIT kommen). Im Falle des Imports muss dagegen die Kombination geprüft werden, das heißt erstens, ob das Element überhaupt existiert und zweitens, ob der Typ des Kanals korrekt ist. Weiterhin muss der Integrationsteil dafür Sorge tragen, dass die neuen Parameter inklusive aller geforderten Filterungen archiviert werden.

Kontrollteil

Da die Nutzung eines Alias innerhalb PVSS II technisch gesehen nicht transparent ist, müssen entsprechende vorhandene Funktionen für das Übersetzen genutzt werden, um an die Namen der Datenpunktelemente für Erstellung und Aktualisierung der Benutzeroberflächen zu gelangen. Von Vorteil dabei ist aber, dass die Aliase beliebig (solange sie eindeutig bleiben) vergeben werden können und damit innerhalb eines verteilten Systems unabhängig vom Namen des Systems werden. Die innerhalb von PVSS II existierende Funktion ermöglicht direkt eine Übersetzung sämtlicher innerhalb des verteilten Systems definierten Aliase. Demzufolge entfällt damit direkt die Notwendigkeit einer zusätzlichen Verwaltung innerhalb der PVSS-Systeme, welche Detektorkomponente auf welchem System definiert ist. Aufgrund der relativ statischen Situation der Verkabelung und der relativ hohen Prozessorlast beim Abfragen umfangreicher Aliaslisten existieren innerhalb des Kontrollsystems für den Pixeldetektor spezielle Alias-Funktionen mit gleichen Eigenschaften wie die innerhalb von PVSS II bereits verfügbaren Alias-Funktionen. Der wesentliche Unterschied besteht in der Tatsache, dass beim ersten Aufruf einmalig die aktuelle Aliasliste abgefragt wird und diese anschließend automatisch innerhalb global verfügbarer Variablen zur Verfügung gestellt wird, so dass jeder weitere Funktionsaufruf direkt auf dieser im Speicher abgelegten Liste beruht. Im Falle einer Anpassung der Verkabelung muss entweder die Liste neu initialisiert werden oder entsprechend angepasst werden (das betrifft im wesentlichen nur den Integrationsteil des SIT).

5.4.4 Das Framework

Für den noch nicht vom Detektorkontrollsystem abgedeckten Bereich der Überwachung des Interlock-Systems auf Basis der ELMB wird zur Zeit das vom JCOP entwickelte und unterstützte Framework verwendet. Alle innerhalb des Framework verwalteten PVSS-Softwarekomponenten folgen gemeinsamen Richtlinien und Datenstrukturen. Wie auch die FITs ist das Framework modular aufgebaut und verfügt über einen Installations- und Update-Mechanismus. Zur Zeit existieren folgende Frameworkkomponenten³⁴⁾ für das Einbinden der Hardware:

- ELMB
- ELMB CAN PSU (Spannungsversorgung und Überwachung eines CAN-Bus)
- iseg-Power-Supplies
- Rack-Control
- Wiener

Über das Panel „Device Editor/Navigator“, welches dem Integrations- und Kontrollteil der FITs entspricht, können Hardwarekomponenten verwaltet und angezeigt werden. Zusätzlich können daraus logische Einheiten gebildet werden, indem nahezu beliebige Einheiten gruppiert werden können. Dies ist zum Beispiel für die Logic Unit notwendig, die aus Sicht der Kontrollsoftware insgesamt aus vier ELMBs zusammengesetzt ist und zusammen mit den restlichen Elementen des Interlock-Systems im Rahmen einer Diplomarbeit³⁵⁾ in das Kontrollsystem des Pixeldetektors integriert wird.

Ein Ziel ist es, Komponenten des FIT durch Nutzung des Framework — dort wo es möglich und sinnvoll ist — zu ersetzen, um den eigenen Entwicklungsaufwand und den Support zu reduzieren. Im Falle der Netzteile für die Verarmung der Sensoren (iseg) findet deshalb zur Zeit keine eigene Weiterentwicklung statt, da in absehbarer Zeit auf das Framework migriert werden soll.

Das FIT für die ELMB wird auch in Zukunft weiter Bestand haben, da die Spezialanwendung (Regulator-Station und SC-OLink) innerhalb des Kontrollsystems für den Pixeldetektor nicht vom Framework unterstützt werden und eine Vermischung des FIT und des Frameworks zur Nutzung der verschiedenen ELMB-Typen mit enormen Problemen und einem erhöhten Aufwand verbunden ist. Die Probleme entstehen hauptsächlich durch die Aufteilung der Computer und der CAN-Schnittstellen. Dazu sei bemerkt, dass der OPC-Server (FIT und Framework nutzen den gleichen) lokal ausgeführt werden muss und je Computer nur einer gleichzeitig betrieben werden kann. Da die Konfiguration der angeschlossenen ELMBs und CAN-Bus aber in einer zentralen Datei verwaltet wird, die direkt sowohl vom FIT als auch vom Framework verändert wird, wäre eine Synchronisation unabdingbar. Dieser zusätzliche Aufwand zusammen mit der Tatsache der bereits existierenden und voll funktionsfähigen Lösung innerhalb des ELMB-FIT rechtfertigt derzeit keine Umstellung.

Weitere Komponenten des Frameworks, welche innerhalb des Kontrollsystems für den Pixeldetektor Verwendung finden, sind:

³⁴⁾Framework download: <http://itcobe.web.cern.ch/itcobe/Projects/Framework/Download/welcome.html>

³⁵⁾Jennifer Boek, Bergische Universität Wuppertal

- Access-Control (Rechteverwaltung)
- Controls-Hierarchy (FSM, Kapitel 6.3)
- DIM (Kapitel 5.6)

5.4.5 Partitionierung des Detektorkontrollsystems

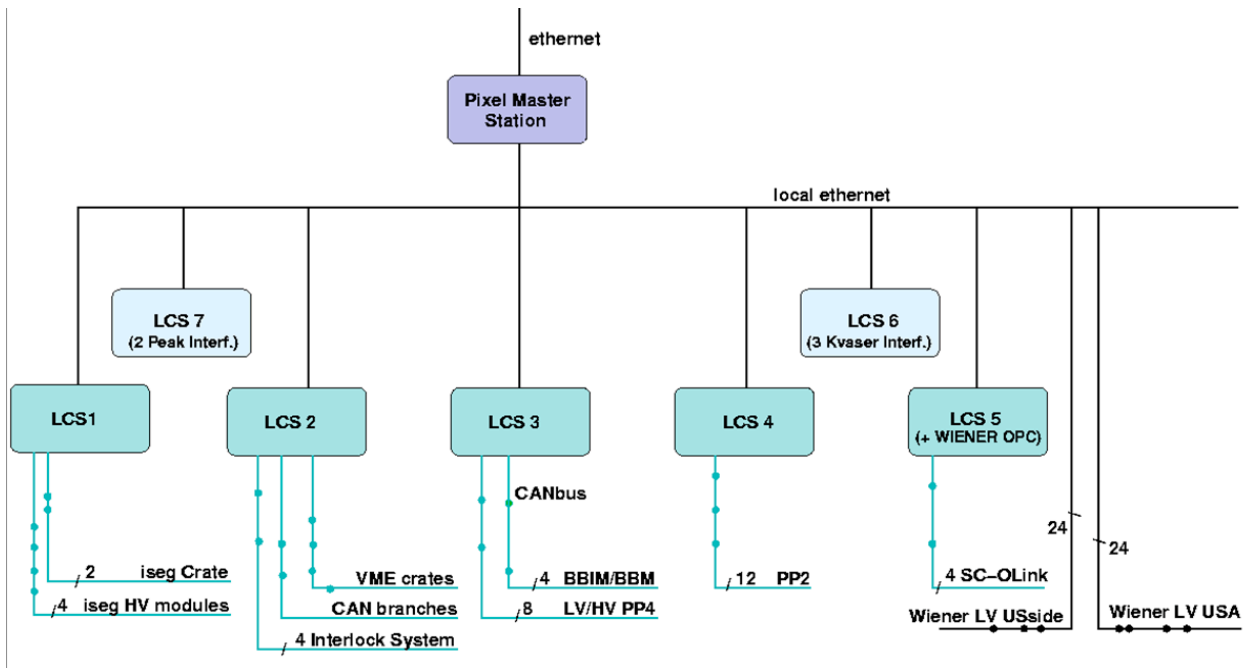


Abbildung 5.8: Aufteilung der Computer für das Pixeldetektor Kontrollsystem

Das Kontrollsystem für den Pixeldetektor wird hauptsächlich aus „Local Control Stations“ bestehen, welche die Schnittstellenkarten aufnehmen und die Daten in entsprechenden PVSS-Systemen abbilden werden. Weiterhin bedarf es zusätzlicher Systeme (die Pixel-Master-Station „SCS“³⁶⁾) für die Zusammenfassung des Detektorzustands (Kapitel 6) und Weitergabe an übergeordnete Instanzen innerhalb der ATLAS-FSM- Hierarchie („GCS“³⁷⁾), der Datenkommunikation mit der Online-Software über DDC³⁸⁾ zur Synchronisation der beiden Systeme sowie der Datenübermittlung der BOC-Parameter. Das in Planung befindliche Expertensystem wird weitere Last erzeugen, so dass auch hier entsprechende Reserven eingeplant werden müssen. Dabei muss die Last möglichst homogen verteilt werden, damit die beim Übergang von einem Zustand in den nächsten (zum Beispiel Einschalten des Detektors) auftretenden Lastspitzen von den eingesetzten Computern weiterhin zeitnah abgearbeitet werden können. Deshalb sind zusätzlich für diese Situationen ausreichende Reserven einzuplanen.

³⁶⁾SCS: Subdetector Control Station

³⁷⁾GCS: Global Control Station

³⁸⁾DDC: DAQ-DCS Communication

Ein weiteres wesentliches Kriterium bei der Aufteilung der PVSS-Systeme auf die vorgesehenen DCS-Computer ist die Verfügbarkeit der Schnittstellen zusammen mit der Vorgabe, CAN-Komponenten verschiedener Ausprägung nicht zusammen an einem CAN-Bus zu betreiben. Durchgeführte Messungen der CAN-Performance und der Spannungsversorgung zeigen, dass der Einsatz an ELMB-Knoten auf 32 begrenzt sein sollte (siehe auch Kapitel 5.1.2). Zusätzlich muss berücksichtigt werden, dass Komponenten auf Basis der ELMB, die entweder über das Framework oder den FITs eingebunden werden, nicht auf demselben Rechner betrieben werden. Weiterhin kann es bei Verwendung von CAN-Schnittstellenkarten des Herstellers Peak³⁹⁾ für die iseg-Module zusammen mit CAN-Schnittstellenkarten des Herstellers KVASER⁴⁰⁾ für die auf Basis der ELMB betriebenen Komponenten sporadisch zu Probleme kommen, welche nicht verstanden sind, so dass auch diese Kombination vermieden werden sollte.

Demzufolge wird das gesamte Spannungsversorgungssystem für die Verarmungsspannung der Sensoren auf einem separaten System (LCS1⁴¹⁾ in Abbildung 5.8) betrieben. Dies hat außer der erwähnten Trennung den Vorteil, dass die Wahl der eingesetzten Softwarekomponente (FIT oder Framework) bis zuletzt frei bleiben kann, da keine weiteren Abhängigkeiten auf dem Computer vorhanden sind. Insgesamt werden innerhalb dieses Systems etwa 6 400 Parameter verwaltet und verarbeitet.

Ein zweites System (LCS2) verwaltet alle auf Basis der ELMB aufgebauten Komponenten, die direkt oder indirekt vom Framework unterstützt werden. Dies sind die komplette Überwachung des Interlocksystems und die Kontrolle und Überwachung der CAN-PSU (CAN-Banches in der Abbildung). Zusätzlich werden noch die Überwachung und Kontrolle der VME-Überrahmen von diesem System übernommen, so dass in diesem System etwa 8 500 Parameter zu verarbeiten sind.

Drei weitere Systeme (LCS3, LCS4 und LCS5) bilden die restlichen Hardwarekomponenten des Spannungsversorgungssystems und des Detektorkontrollsystems ab. Dabei bildet das LCS3 mit etwa 15 000 Parametern das größte System⁴²⁾. Es ist sowohl für die Abbildung der Temperaturinformationen und Umgebungsparameter der BBIMs und BBMs, als auch für die Bereitstellung der in den PP4 gemessenen Ströme zuständig. Das LCS4 kümmert sich um die Kontrolle der Regulator-Stations und benötigt dafür etwa 9 000 Parameter. Das kleinste System mit 3 700 Parametern wird innerhalb des LCS5 betrieben. Auf diesem System läuft das FIT Wiener und das FIT CAN/ELMB für die Einbindung des SC-OLink.

Aufgrund der gewünschten Verfügbarkeit und der speziellen Hardware (19"-Computer mit drei PCI-Steckplätzen) werden zwei weitere, bestückte Rechner bereit stehen, um im Falle eines Ausfalls einzelner Systeme diese zu ersetzen. Inwieweit die vorgenannten Systeme redundant ausgelegt werden können, steht derzeit noch nicht fest. Diese Entscheidung hängt zum einen von den Testergebnissen der USB-CAN-Interfaces ab, aber auch von dem zur Verfügung stehenden Budget und der von der Kollaboration gewollten Notwendigkeit der Höchstverfügbarkeit.

Die eigentlichen Benutzerschnittstellen sowohl für das Betriebspersonal als auch für die DCS-

³⁹⁾Peak-System Technik GmbH, Otto-Röhm-Straße 69, 64293 Darmstadt, Deutschland

⁴⁰⁾Kvaser AB, Aminogatan 25 A, 431 53 Mölndal, Schweden

⁴¹⁾Diese Bezeichnung sollte nicht mit der in Kapitel 6.4 verwechselt werden. Vielmehr handelt es sich hierbei um die Rechner für die Anbindung der Hardware

⁴²⁾Aufgrund der Anzahl der Parameter ist es möglich, dass dieses System aufgeteilt wird, um die Last zu reduzieren.

Experten werden zentral auf separaten Computern ausgeführt werden. Es handelt sich somit sowohl um ein verstreutes als auch verteiltes System.

5.5 DAQ-DCS-Kommunikation (DDC)

Die Online-Software des ATLAS-Experimentes besteht aus einem Verbund an Komponenten. Wie schon ausführlich beschrieben, kümmert sich die Detektorkontrolle um die Kontrolle sämtlicher Prozessparameter des Detektors. Die Aufgabe des Data-Acquisition-Systems (DAQ) besteht dagegen in der Überwachung aller notwendigen Hardware-Komponenten (ROD, BOC, etc.) und Software-Prozesse (Online-Histogramming, Data-Stream, etc.) für die Datennahme der Kollisionsereignisse. Auch fällt der Großteil der Kalibrierung und des Tunings in den Bereich der DAQ (Tuning der Schwellen, Tuning des optischen Links, etc.). Obwohl beide Systeme unterschiedliche Aufgabengebiete betreuen, müssen diese synchronisiert werden. Während das DCS kontinuierlich betrieben wird und damit auch unabhängig vom DAQ-System laufen können muss, können die meisten Aufgaben innerhalb des DAQ-Systems nur in Zusammenarbeit mit dem DCS stattfinden. Weiterhin werden einige Prozessparameter für das DCS nur innerhalb der Prozesse des DAQ-Systems ausgelesen (Temperaturen und Ströme auf der BOC-Karte) und müssen dem DCS übergeben werden [41].

Dementsprechend ist eine bidirektionale Kommunikation zwischen DAQ-System und DCS notwendig, die im wesentlichen folgende Anforderungen erfüllen muss [42]:

- **Synchronisation der Zustandsmaschine:** Auf beiden Systemen wird jeweils eine Zustandsmaschine den Zustand der Systeme darstellen und die Kontrolle ermöglichen. Dabei ist das DAQ-System das dominante System, bekommt also vom DCS den aktuellen Zustand übermitteln und übergibt diesem je nach Modus entsprechende Befehle.
- **Bereitstellung von Prozessparametern:** Die eigentlich dem DCS zugehörigen Prozessparameter der BOC-Karten müssen mittels DDC übergeben werden können. Darüberhinaus werden für spezielle Kalibrationen auch die DCS-Parameter innerhalb des DAQ-Systems für die Analyse benötigt (Pin-Ströme des Optoboards beim Tuning des Optischen Links, Leckstrom der Sensoren während Rauschmessungen bei unterschiedlichen Verarmungsspannungen, etc.)
- **Veränderung von Prozessparametern:** Während des Kalibrationsvorgangs, zum Beispiel während der Optimierung des optischen Links, werden auch Messungen für verschiedene Prozessparameter anfallen. Um einen automatisierten Durchlauf realisieren zu können, muss von seiten des DAQ-Systems die Möglichkeit der Parameteränderung innerhalb des DCS gegeben sein.

Dementsprechend besitzt die aktuelle DDC-Implementation die Fähigkeit, drei Arten der Kommunikation aufzubauen, wobei jede diese Funktionen als eigenständige Komponente innerhalb der DDC-Schnittstelle implementiert ist:

- **Command Transfer (CT)**: Weitergabe von Befehlen des DAQ-Systems an das DCS (unidirektional)
- **Message Transfer (MT)**: Übermittlung von DCS-Meldungen an das DAQ-System (unidirektional)
- **Data Transfer (DT)**: Bidirektionale Bereitstellung von Daten zwischen DAQ-System und DCS

Die eigentliche Kommunikation zwischen dem DAQ-System, das unter Linux läuft, und dem unter Windows laufenden DCS wird über DIM⁴³⁾ realisiert (Kapitel 5.6).

Zur Zeit wird im Rahmen einer Diplomarbeit⁴⁴⁾ DDC weiter in das bestehende DCS-Projekt für den Pixeldetektor integriert. Darin wird unter anderem geklärt, auf welcher Ebene die Kommunikation stattfinden wird. Primär ist DDC nicht für eine ausgiebige Kommunikation, wie es innerhalb des Pixeldetektors vorgesehen ist, konzeptioniert worden, sondern wurde hauptsächlich für die Synchronisation der beiden Systeme vorgesehen. Demzufolge muss entsprechend den erweiterten Anforderungen ein Konzept zur Realisierung erstellt werden, und der maximal mögliche Datendurchsatz ohne negative Beeinflussung eines der Systeme muss ermittelt werden.

Die derzeitige Implementation für den System- und Connectivity-Test am CERN vermag schon für diese Tests alle Kommandos auf Seiten der DCS-FSM für jedes beliebige Objekt abzusetzen (SWITCH_ON, SWITCH_OFF, RECOVER, RESET, ENABLE, DISABLE), um so den Betriebszustand zu verändern (CT) (mehr Details dazu in Kapitel 6). Zusätzlich können diverse wichtige Parameter (Ausgangsspannungen für V_{dda} , V_{dd} , HV, V_{iset} , V_{pin} und V_{vdc}) verändert werden (CT). Für die Analyse stehen aus dem DCS alle wesentlichen Parameter (Satzspannungen sämtlicher Spannungsversorgungs Kanäle, gemessene Spannungen und Ströme, Temperaturen der Module und Optoboards) bereit, welche bei Bedarf ausgelesen werden können (DT, DCS → DAQ). Die Übergabe der innerhalb des DCS notwendigen BOC-Karten-Parameter (DT, DAQ → DCS) sowie die Weitergabe von Meldungen an das DAQ-System (MT) befinden sich dagegen noch im Anfangsstadium.

5.6 Distributed Information Management System (DIM)

DIM (Distributed Information Management System) ist ein verteiltes Informationsverwaltungssystem mit einer netzwerktransparenten Kommunikationsschicht und basiert auf dem Client/Server-Prinzip. Der Server bietet Dienste mit dazugehörigem Namen an, welche er im Name-Server anmeldet. Diese Dienste können entweder Daten aus dem Server oder Kommandos zum Server sein. Der Client kann diese Datensätze dann abonnieren beziehungsweise Kommandos an den Server übermitteln.

Die gesamte Funktionalität von DIM ist in C, C++ und Fortran verfügbar, es ist somit plattformunabhängig sowohl unter Windows als auch unter Linux einsetzbar, was ein Vorteil im Vergleich

⁴³⁾DIM: Distributed Information Management

⁴⁴⁾Sebastian Weber, Bergische Universität Wuppertal

zu dem bereits erwähnten OPC darstellt. Zusätzlich kann durch die Bereitstellung der Bibliotheken auch die Einbindung in bestehende Software relativ einfach geschehen, um diese mit einer rechnerübergreifenden Kommunikation auszustatten [43].

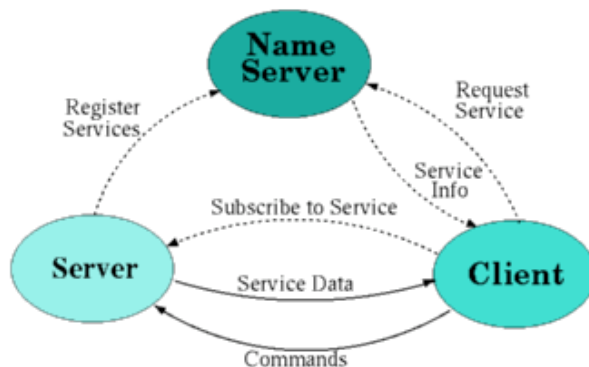


Abbildung 5.9: Interaktion der einzelnen DIM-Komponenten [44]
(Server, Client und Name Server)

Für PVSS II existiert eine DIM-Routinensammlung [45], welche die Kommunikation zwischen den Werten innerhalb von PVSS II und der DIM-Dienste ermöglicht. Diese Kommunikation geschieht über den API-Manager „PVSS00dim“, welcher gleichzeitig als Server und als Client arbeiten kann.

DIM wurde bereits während der Entwicklungsphase der Regulator-Station im Jahre 2004 eingesetzt. Der erste Regulator-Controller basierte auf einer Kommunikation über einen Parallel-Port. Es stand eine separate Anwendung auf Basis von Lab-View zur Verfügung, welche sich aber nur begrenzt in das auf PVSS II basierende Kontrollsystem einbinden ließ. Dank der Verfügbarkeit von Funktionen innerhalb von Bibliotheken konnte ein DIM-Server entwickelt werden, der die Funktionalität über DIM zur Verfügung stellen konnte. Über einen entsprechenden PVSS-DIM-Manager und entsprechenden Strukturen innerhalb der PVSS-Projekte (separates FIT) konnten somit die Regulator-Stationen (bis zum Zeitpunkt der Fertigstellung der neuen Regulator-Controller mit der über ELMB implementierten Kommunikation) in das Kontrollsystem eingebunden werden. Dank dieser Zwischenlösung konnten so schon noch vor Nutzung von DIM in den Implementierungen innerhalb der DDC- und FSM-Pakete, erste Erfahrungen mit DIM gesammelt werden.

5.7 Datenbanken:

Configuration-Database und Conditions-Database

Das Abspeichern und Bereitstellen von Daten spielt im gesamten Experiment eine wichtige Rolle. Diese Daten sollten plattformunabhängig, zuverlässig und schnell verfügbar sein. Da diese Anforderungen nahezu auf jedes Produktionssystem mit vielen Daten zutreffen, existieren bereits seit längerer Zeit entsprechende kommerzielle Lösungen dafür, bei denen im wesentlichen relationale Datenbanken zum Einsatz kommen. Relationale Datenbanken bestehen aus einer beliebig großen

Anzahl an internen Tabellen mit einem eindeutigen Identifikator (Schlüssel) pro Datensatz. Die Tabellen werden über entsprechende wohldefinierte Relationen miteinander verknüpft. SQL⁴⁵⁾ ist dabei die weitverbreitetste Datenbanksprache zum Abfragen und Manipulieren der Daten.

Die Konfiguration (Configuration) eines Detektors ist im wesentlichen nicht statisch, sondern hängt von der Art und Weise der aktuellen Nutzung und den Bedingungen ab. So können zum Beispiel während der Kalibration andere Parameter notwendig sein als während der Datennahme. Selbst innerhalb der Zeit der Datennahme sind unterschiedliche, von der Konfiguration der Module abhängige, Prozessparameter vorstellbar. Um dieser Notwendigkeit gerecht zu werden und eine flexible Lösung zu besitzen, wird eine Configuration-Datenbank eingesetzt werden (nutzbar über CORAL⁴⁶⁾, welche innerhalb einer abstrakten Ebene Funktionen für den Umgang mit Daten in relationalen Datenbanken zur Verfügung stellt). Innerhalb dieser Datenbank wird es speziell gekennzeichnete Konfigurationssätze geben, die innerhalb des DCS eingelesen und verarbeitet werden, um den Detektor in den gewünschten Zustand zu bringen. Hierbei wird es sich aller Voraussicht nach um eine relationale Datenbank handeln, wobei die Art und Weise der Anbindung aber noch nicht endgültig geklärt ist. Im Moment wird ein Umweg über XML-Dateien bevorzugt, die aus der Datenbank erzeugt werden und ins DCS eingelesen und dort verarbeitet werden sollen. Weitere Tabellen innerhalb dieser Datenbank betreffen die Informationen bezüglich der Verkabelung (connectivity), so dass diese Informationen für die Zuordnung der funktionalen strukturierten Kanäle zu den Detektorkomponenten eingesetzt werden.

Für das Ablegen und Speichern der Prozessparameter (Conditions) kann seit 2006 erstmals eine relationale Datenbank zusammen mit SQL eingesetzt werden (vorher innerhalb von Dateiarchiven). Dank der Einbindung innerhalb von PVSS II seit der Version 3.1 ist die Art der Archivierung transparent nutzbar geworden, so dass sich in der Behandlung historischer Daten innerhalb von PVSS II nichts wesentliches geändert hat. Wie aber schon in Abschnitt 5.4.3 erwähnt wurde, ist die Zuordnung der Daten funktional, so dass sich eine Lösung für die auch zeitlich korrekte Zuordnung zu den Detektorkomponenten in der Entwicklung befindet.

Diese Daten werden auch für die Analyse der gemessenen Kollisionsereignisse wichtig werden, so dass die Daten (eventuell nur teilweise) anschließend auch in der ATLAS-weiten Conditions-Datenbank COOL⁴⁷⁾ gespeichert werden sollen. COOL wurde innerhalb des LCG⁴⁸⁾ Projektes eingeführt, um eine zum GRID⁴⁹⁾ kompatible Datenbank zur Verfügung zu haben, mit deren Hilfe die weltweiten Strukturen des GRID für die Analyse der Daten nutzbar werden [46].

Um von außerhalb von PVSS II Messwertverläufe darstellen zu können, wird zur Zeit am CPPM⁵⁰⁾ im Rahmen einer Diplomarbeit⁵¹⁾ eine auf Java basierende Software entwickelt (PVSS-Data-Viewer⁵²⁾), welche in der Lage ist, beliebige auswählbare Daten aus der Conditions-Datenbank zu extrahieren, sie anzuzeigen und zu exportieren.

⁴⁵⁾SQL: Structured Query Language

⁴⁶⁾CORAL: COmmon Relational Abstraction Layer, <http://pool.cern.ch/coral>

⁴⁷⁾COOL: COnditions Objects for LHC

⁴⁸⁾LCG: LHC Computig Grid, <http://lcg.web.cern.ch/LCG/>

⁴⁹⁾GRID: engl. Netz, ermöglicht weltweit vernetztes Speichern und Rechnen innerhalb des Verbundes

⁵⁰⁾CPPM: Centre de Physique des Particules de Marseille

⁵¹⁾Olivier Pisano, CPPM Frankreich

⁵²⁾<https://twiki.cern.ch/twiki/bin/view/Atlas/PvssDataViewer>

5.8 Expertensystem

Expertensysteme dienen schon heute zur Bewertung von Problemen und Bereitstellung von Lösungsansätzen auf Basis von Expertenwissen. Als Teilgebiet der Künstlichen Intelligenz in den 1970er Jahren begonnen, werden diese seit den 1980er Jahren kommerziell eingesetzt.

Alleine für die Bereitstellung des Wissens und die Art der Berechnung der Schlussfolgerung gibt es innerhalb der Expertensysteme unterschiedliche Ansätze und Modelle. Diese reichen von fallbasierten Systemen, welche aufgrund ähnlich gearteter Fälle einer Falldatenbasis Lösungen anbieten, über regelbasierte Systeme, in denen Expertenwissen innerhalb von Regeln hinterlegt ist, bis hin zu Entscheidungsbäumen, welche durch induktives Lernen auf Basis einer Beispielmenge beruhen.

Allen gemein sind jedoch die folgenden vier Komponenten. Als Schnittstelle zur „realen“ Welt dient die Datennahmekomponente, welche der Inferenzmaschine die Prozessparameter in mehr oder weniger großem Umfang zur Verfügung stellt. Die Wissensbasis enthält sämtliche Informationen, die zusammen mit den Prozessparametern innerhalb des Expertensystems von der Inferenzmaschine ausgewertet werden und zu einer Schlußfolgerung führen. Diese Schlußfolgerung wird dann über geeignete Benutzerschnittstellen bereitgestellt, um das Schichtpersonal zu unterstützen.

Die Motivation des Einsatzes eines Expertensystems innerhalb der Kontrolle des Pixeldetektors besteht maßgeblich in dem weitgestreuten und sehr speziellen Fachwissen über einzelne Komponenten des Systems innerhalb der gesamten Kollaboration. Nur wenige Benutzer, hauptsächlich die Benutzer eines der Systemtests, haben durch ihren intensiven Umgang mit dem komplexen System einen entsprechenden Überblick, der sie befähigt, kleinere Probleme im Betrieb selbstständig zu lösen. Aufgrund der hohen Fluktuation, die maßgeblich durch die begrenzte Beschäftigungsdauer der Experten hervorgerufen wird, und der ständigen Veränderungen der Kollaborationsstrukturen durch Wechsel zu anderen Experimenten, ist eine entsprechende Konservierung des Expertenwissens unabdingbar. Zudem soll im Laufe des Betriebs des ATLAS Detektors die Interaktion der Experten auf ein minimales Maß beschränkt werden können. Aus diesen Gründen findet zur Zeit eine erste Evaluierung der gegenwärtig verfügbaren Entwicklungsumgebungen für eine Implementation eines Expertensystems im Rahmen einer Dissertation⁵³⁾ statt.

5.9 Erfahrungen in den Systemtestaufbauten

Spielte am Anfang der Entwicklung noch die Einbindung kleinerer Systeme (Laboraufbauten, Aufbauten für Teststrahlungsmessungen [34, 40, 42], etc.) eine wichtige Rolle, so hat sich die Priorität auf die Fertigstellung des finalen Systems verlagert. Daher besitzt das derzeitige eingesetzte Kontrollsystem für den Systemtestaufbau am CERN nahezu sämtliche Aspekte, welche in Zukunft ebenfalls Berücksichtigung finden müssen. Aus der Not heraus musste frühzeitig ein verstreutes System eingesetzt werden (Kompatibilitätsprobleme zwischen den CAN-Schnittstellenkarten von Peak und Kvaser) welches im Laufe der Zeit durch Erweiterungen zu einem verteilten System ausgebaut wurde (Kapitel 6).

⁵³⁾Tobias Henß, Bergische Universität Wuppertal

Derzeit liegt der Hauptaugenmerk des Systemtestaufbaus in der Nutzung als Testsystem, mit dessen Hilfe Teile (10 %) des gesamten Detektors betrieben werden können, um Testmessungen an den eingebauten Komponenten durchzuführen (Connectivity-Test). Die daraus resultierenden Bedürfnisse sind primär eine enge Verzahnung der beiden Softwaresysteme über DDC, welche bereits weit vorangeschritten ist, sowie der Einsatz der Connectivity-Database als Grundlage für die Softwaretechnische Umverkabelung im SIT anhand der erstellten Planungen.

5.10 Fazit

Vor allem die von der Wuppertaler DCS-Gruppe unterstützten Systemtestaufbauten in Wuppertal und am CERN ermöglichten den praktischen Einsatz der bestehenden Komponenten für das Pixeldetektor-Kontrollsystem und erforderten immer wieder neue Lösungen. Vor allem die Rückmeldungen der Benutzer ermöglichten die frühzeitige Einbindung von Elementen zur Bedienbarkeit. Auch war es so erst möglich, nahezu alle Komponenten einsetzen zu können, da deren Verfügbarkeit teilweise immer noch erheblich eingeschränkt ist und deren Einsatz daher ausschließlich in den Systemtestaufbauten erfolgt. Dank dieser Möglichkeiten ist es schon jetzt in begrenztem Umfang möglich, Teilsysteme des Pixeldetektors zu betreiben. Innerhalb der Kollaboration wurde durch diese enge Zusammenarbeit der Umfang und die Wichtigkeit der Detektorkontrolle realisiert, so dass zusätzliche Unterstützung auch von dieser Seite bemerkbar ist.

Das erstellte Design für das Kontrollsystem zeigte sich bisher als flexibel und gut erweiterbar, so dass nur wenige Entwicklungen der vergangenen Jahre nicht den Weg in das finale Kontrollsystem finden werden. So ermöglicht der modulare Aufbau nach wie vor einen den Umständen angepassten Einsatz selbst mit einer Kombination von aktuellen und veralteten Komponenten (z.B. Regulator-Station mit Parallel-Port- Controller im Wuppertaler Systemtest), ohne eine Aktualisierung der restlichen Softwarekomponenten zu behindern.

Durch die Umstellung des Konzeptes für die Zuweisung der funktionalen Werte in die geographischen Strukturen über die Nutzung der Aliase wurden einige vorhersehbare Probleme umgangen. So kann dieses Konzept in der jetzigen Implementation ohne weitere Änderungen auf verteilten Systemen eingesetzt werden.

Die Erfahrungen und Rückmeldungen zeigen deutlich, dass die Planung für die Realisierung des finalen Systems deutlich weitergekommen sind, machen aber auch die offenen Punkte (zu nennen sind hier vor allem die Datenbanken) deutlich. Einige dieser Punkte (unter anderem DDC und Interlocksystem) konnten durch entsprechende Arbeiten bereits in Angriff genommen werden, andere sind nach wie vor innerhalb der Planungsphase (Expertensystem). Vor allem ist hervorzuheben, dass das Kontrollsystem für den Pixeldetektor an vielen Fronten eine Vorreiterrolle eingenommen hat und weiterhin haben wird, welches auch durch entsprechende Feedback von Seiten der ATLAS-DCS-Gruppe zum Ausdruck kommt.

Kapitel 6

Finite State Machine (FSM)

Die übersichtliche Darstellung eines umfangreichen Systems, wie das des ATLAS Experimentes, kann nicht mit all den zur Verfügung gestellten Parametern erfolgen (ca. 50 000 allein für ATLAS-Pixel-DCS). Es ist daher unbedingt nötig, die Parameter zusammenzufassen und zu bewerten. Gleiches gilt für die Handhabung dieser Systeme. Die Bediener, die während ihrer Schichten für den reibungslosen Betrieb sorgen sollen, sind weder Experten der einzelnen Subdetektoren, noch der einzelnen Komponenten. Um trotzdem eine Bedienung im Regelbetrieb zu ermöglichen, braucht es eine Möglichkeit, das Experiment einfach zu bedienen (so wie man es z.B. von einem Auto gewohnt ist) und dessen Zustand zu überblicken. Als Lösung dieses Problems wird schon seit längerer Zeit in der Steuerungs- und Regelungstechnik ein endlicher Automat (auch Zustandsmaschine, im Folgenden aber kurz FSM¹⁾) als Schnittstelle benutzt.

6.1 Theorie der endlichen Automaten

Ein endlicher Automat ist ein mathematisches Modell eines Systems, welches auf Basis einer endlichen Anzahl von möglichen Zuständen (State), Zustandsübergängen (Transitions) und Aktionen arbeitet. Der Anwendungsbereich einer FSM als Modell der Automatentheorie in der theoretischen Informatik liegt in der Entwicklung digitaler Schaltungen, Modellierung von Applikationsverhalten (Steuerung) sowie in der Wort- und Spracherkennung. Komplexe Systeme können in der Regel in kleine und simple Systeme aufgeteilt werden, welche dann hierarchisch durch ergänzende FSM gesteuert werden können.

Weiterhin existieren zwei grundsätzliche FSM Typen (Moore-Automat [47] und Mealy-Automat [48] in Abbildung 6.1), welche gleichwertig sind und sich jeweils in den anderen überführen lassen. In der Praxis kommen diese Typen als Mischmodell zum Einsatz.

Eine FSM nach dem Moore-Modell (Abbildung 6.1(a)) benutzt nur Eingangsaktionen²⁾ (Ausgabe hängt nur vom Zustand ab), weshalb das Verhalten einfacher zu verstehen ist. Eine FSM nach dem Mealy-Modell benötigt aber in der Regel mehr Zustände als eine nach dem Moore-Modell. Das

¹⁾FSM: Finite State Machine

²⁾Aktionen werden nur beim Eintritt in einen Zustand ausgeführt

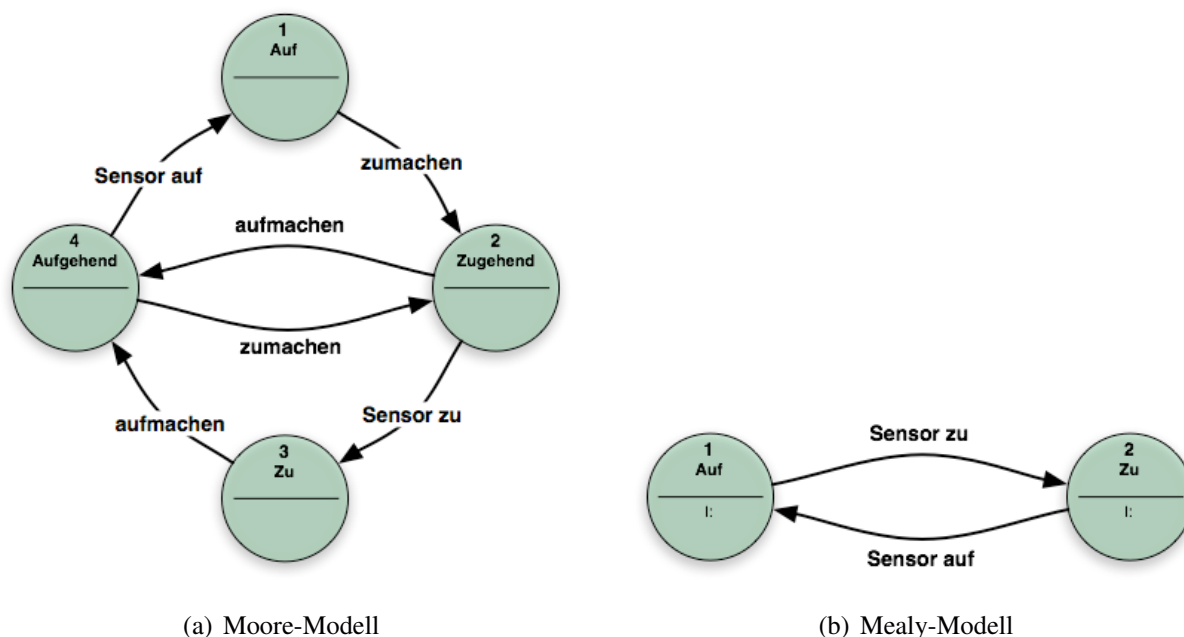


Abbildung 6.1: Modelle endlicher Automaten am Beispiel einer automatischen Tür (Quelle Wikipedia)

Mealy-Modell (Abbildung 6.1(b)) verwendet dagegen Eingabeaktionen, das heißt die Ausgabe hängt vom Zustand und der Eingabe ab.

Zusätzlich unterscheidet man zwischen „Deterministisch endliche Automaten“, die für jeden Zustand eines Objektes genau einen Übergang besitzen (Übergang ist eindeutig), und „nichtdeterministischen endlichen Automaten“, die keinen bis mehrere Übergänge besitzen.

6.2 Das State-Management-Interface (SMI++)

Für das Online-Kontrollsystem des DELPHI-Experiments³⁾ am CERN wurde 1991 in Kollaboration mit der CERN-DD/OC-Gruppe ein Konzept für die Programmierung einer Kontroll-Logik entwickelt. Das daraus entstandene SMI (State Management Interface) betrachtet das Experiment als eine Ansammlung von Objekten, welche sich wie separate FSM verhalten. Organisiert werden diese typischerweise in hierarchischen Strukturen mit einem einzigen Objekt auf der höchsten Ebene. SMI ist dabei als Werkzeug für die Erstellung eines Kontrollsystems auf Basis des Konzeptes der FSM entwickelt worden. In Folge einer Weiterentwicklung für das BaBar-Experiment am SLAC⁴⁾ wurden zusätzlich objektorientierte Ansätze integriert, welches in SMI++ mündete [49].

Für jedes Objekt wird ein eigenständiger Code in SML (State Management Language) erzeugt, dieser wird analysiert und in eine SMI-Objektdatenbank übersetzt, welche dann von den SMI-Prozessen (Logic Engines) benutzt wird. Innerhalb der SMI-Prozesse werden dann die benötigten

³⁾DELPHI: DEtector with Lepton, Photon and Hadron Identification, Experiment des alten LEP Beschleunigers

⁴⁾Stanford Linear Accelerator Center, Amerikanisches Kernforschungszentrum, USA

Objekte instanziiert und bilden eine SMI-Domain. Jede SMI-Domain läuft als eigener Prozess. Als Mechanismus für die Kommunikation der einzelnen Prozesse kommt DIM (Kapitel 5.6) zum Einsatz.

6.3 Frameworkkomponente: Controls Hierarchy (FSM)

Die Erzeugung und Bedienung einer hierarchischen FSM innerhalb von PVSS kann über die Frameworkkomponente „Controls Hierarchy⁵⁾“ erfolgen. Dabei basieren die Hierarchie und die Partitionierung auf eine Kombination von PVSS und SMI++. PVSS übernimmt dabei die Konfiguration, die Protokollierung und Archivierung der Informationen sowie die Bereitstellung der Benutzerschnittstellen. Die Funktionalität von SMI++ wird genutzt, um die Modellierung des Verhaltens der Komponenten und Subsysteme zu verwalten und die Bedienung zu automatisieren. Die Kommunikation zwischen PVSS und SMI findet über einen speziellen API-Manager „PVSS00smi“ statt. Für eine komfortable Nutzung der Funktionalitäten stehen weiterhin Software-Bibliotheken zur Verfügung.

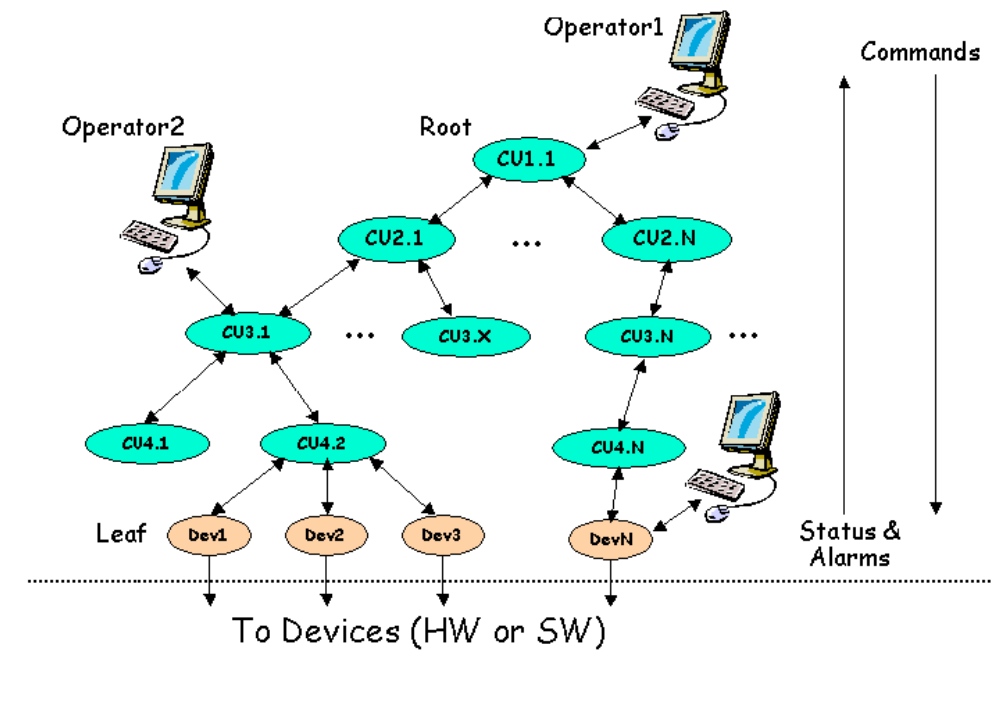


Abbildung 6.2: hierarchische Architektur einer FSM [50]

Die Struktur eines Experimentes inklusive der enthaltenen Subdetektoren und Subsysteme innerhalb einer FSM nachzubilden, gelingt über eine hierarchische Struktur wie in Abbildung 6.2 gezeigt. Dabei kann die Benutzung auf verschiedenen Ebenen stattfinden, wobei Konflikte durch

⁵⁾<http://www.cern.ch/lhcb-online/ecs/fw/FwFsm.html>

geeignete Partitionierung (Abschnitt 5.4.5) vermieden werden können. Für den Aufbau der Hierarchie existieren insgesamt vier verschiedene Typen: Kontrollelement (CU), Logisches Element (LU), Logisches Objekt (OBJ) und Geräteelement (DU). Jedes der Elemente akzeptiert Kommandos von den „Vorgesetzten“ und gibt diesen den eigenen Status zurück. Dabei bilden die Geräteelemente die unterste Ebene der Hierarchie mit der Verbindung zu den Parametern, auf dessen Basis der Status gebildet wird. Die Eigenschaften der Elemente werden zentral über Vorlagen, den Kontrollelement- und Geräteelement-Typen, definiert. Dabei werden den innerhalb der FSM-Hierarchie definierten Elementen entsprechende Typen zugewiesen. Die Änderung der Zuordnung ist nachträglich möglich.

6.3.1 Kontrollelemente (CU)

Die Kontrollelemente (CU⁶⁾) sind logische Elemente und befinden sich in der abstrakten Ebene der FSM-Hierarchie. Aufgrund der Statusmeldungen der untergeordneten Elemente (Children) und der innerhalb der FSM definierten Bedingungen können sie selbst einen neuen Status annehmen und diesen an ein eventuell vorhandenes übergeordnetes Element (Parent) weitergeben. Weiterhin können sie Kommandos von einem Benutzer oder einem übergeordnetem Element entgegennehmen und dieses weiterleiten beziehungsweise ausführen. Die Zwecke eines Kontrollelements sind:

- **Konfiguration, Überwachung und Kontrolle der Children** durch sequenzielle und automatisierte Befehle. Zudem können automatische Fehlerbehebungsprozeduren definiert werden.
- **Alarmbehandlung** durch Filterung, Zusammenfassung und Anzeige der aktuellen Alarme.
- **Partitionierung** der FSM durch Abtrennen einzelner Hierarchie-Strukturen. Dabei ist es nötig, zwischen vier Modi zu unterscheiden (Abschnitt 6.3.4).
- **Benutzerschnittstellen**, um die Informationen darzustellen und Kommandos eingeben zu können.

Die Eigenschaften der Kontrollelemente werden durch entsprechende Vorlagen (Control Unit Type) definiert. d.h. es werden die möglichen Zustände definiert. Je Zustand können beliebig viele Kommandos festgelegt werden. Die Kommandos werden unter Benutzung von SML implementiert und sind somit flexibel auf nachfolgende Elemente der Hierarchie anwendbar, z.B. kann ein Zustandswechsel von Objekten eines bestimmten Typs unter Verwendung von Parametern eingeleitet werden.

Für die Reaktion auf Statusmeldungen der Children steht je definiertem Zustand eine „When List“ zur Verfügung, in welcher die logischen Kriterien in SML für einen Zustandswechsel hinterlegt sind.

Jede Kontrolleinheit innerhalb der FSM wird in einem separaten SMI-Prozess ausgeführt und die Kommunikation erfolgt mittels des DIM Protokolls (Kapitel 5.6). Innerhalb der Kontrolleinheit kann eine Filterung der Meldungen stattfinden, indem bei der Bestimmung bereits erreichter Zustände aufgrund neuer Meldungen der Children diese nicht erneut dem Parent gemeldet werden.

⁶CU: Control Units

6.3.2 Logisches Element (LU)

Um die Anzahl der Prozesse und des Speicherbedarfs nicht unnötig zu erhöhen, gibt es es einen weiteren Typ: das Logische Element (LU). Das Logische Element kann Children wie das Kontrollelement besitzen, um zum Beispiel Geräteelemente zusammenzufassen. Da das Logische Element nur innerhalb des übergeordneten SMI-Prozesses eingebunden ist, kann es daher weder ein Kontrollelement als Children enthalten, noch kann es partitioniert werden. Ein einfaches aktivieren oder deaktivieren ist möglich. Ansonsten besitzt das logische Element die gleichen Möglichkeiten bei der Definition der Eigenschaften wie das Kontrollelement.

6.3.3 Geräteelement (DU)

Das Geräteelement (DU⁷⁾) basiert direkt auf den in Datenpunkten gespeicherten Informationen und ermittelt daraus den Zustand des jeweiligen Gerätes. Das Geräteelement kann bei einer Änderung mittels eines CONTROL-Skriptes auf eine Wertänderung reagieren, und gegebenenfalls den Zustand wechseln. Auch innerhalb der Geräteelemente müssen die verfügbaren Zustände und die eventuell dazugehörigen Kommandos definiert werden, wobei die Kommandos in diesem Fall auch direkt auf Datenpunktelemente wirken können. Sowohl die Zuweisung der Zustände als auch die Abarbeitung der Kommandos können aber auch über separate CONTROL-Skripte erfolgen, welches für Pixeldetektor Anwendung findet (siehe Kapitel 6.7.2).

6.3.4 Partitionierung und Besitzer

Innerhalb einer FSM können Teilsysteme partitioniert werden, um diesen Bereich zum Beispiel unabhängig betreiben zu können. Im Beispiel aus Abbildung 6.3 ist das System in drei Teile (CU3.1, DevN und CU1.1) partitioniert, denen jeweils verschiedene Besitzer zugeordnet sind. Die Teilung kann dabei wie in Abbildung 6.4 dargestellt unterschiedlich erfolgen.

1. „INCLUDED“: Die Children werden komplett von den Parent kontrolliert, d.h. die Zustände werden von den Children an die Parent weitergegeben und die Nachfolger akzeptieren Befehle von ihren Parent (Normalmodus).
2. „EXCLUDED“: Die Children sind vollkommen vom Parent getrennt (z.B. um Wartungsarbeiten und Tests durchzuführen).
3. „MANUAL“: Die Children akzeptieren keine Kommandos, geben ihren Zustand aber weiter (z.B. bei manuellem Eingreifen für die Fehlerbeseitigung).
4. „IGNORED“: Der Zustand der Children wird nicht dem Parent gemeldet, Kommandos werden aber akzeptiert (z.B. bei offensichtlich fehlerhaften Messwerten und den daraus resultierenden Fehlern).

⁷⁾DU: Device Units

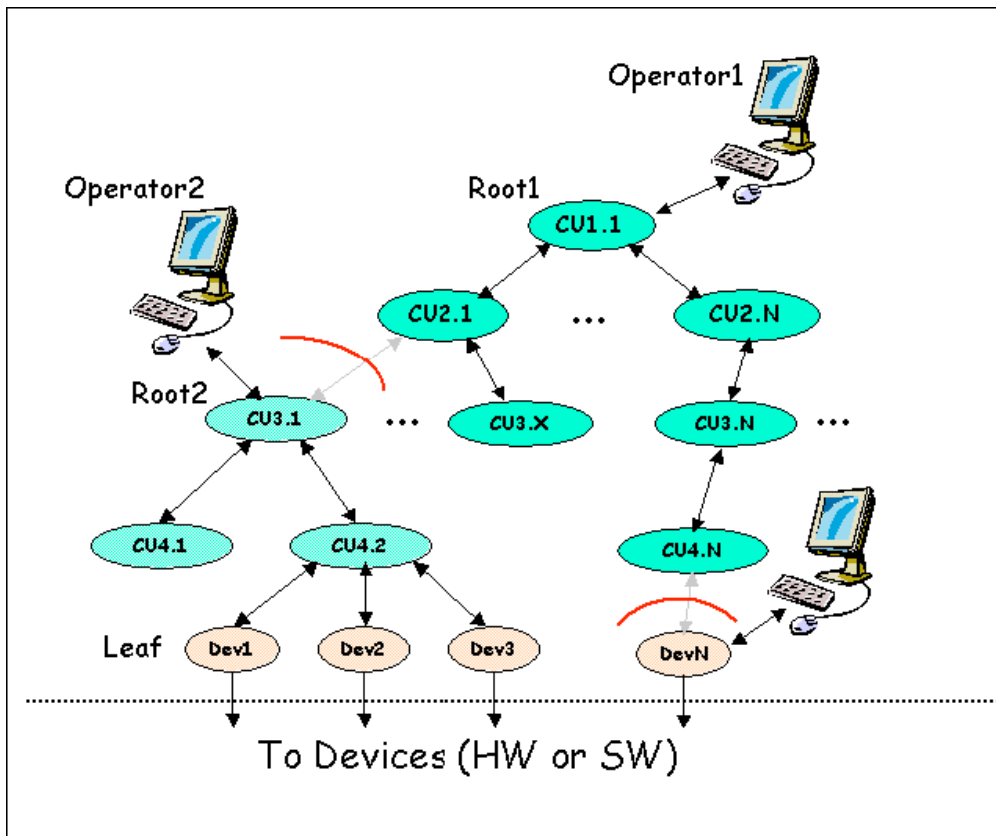


Abbildung 6.3: Partitionierung einer FSM [50]

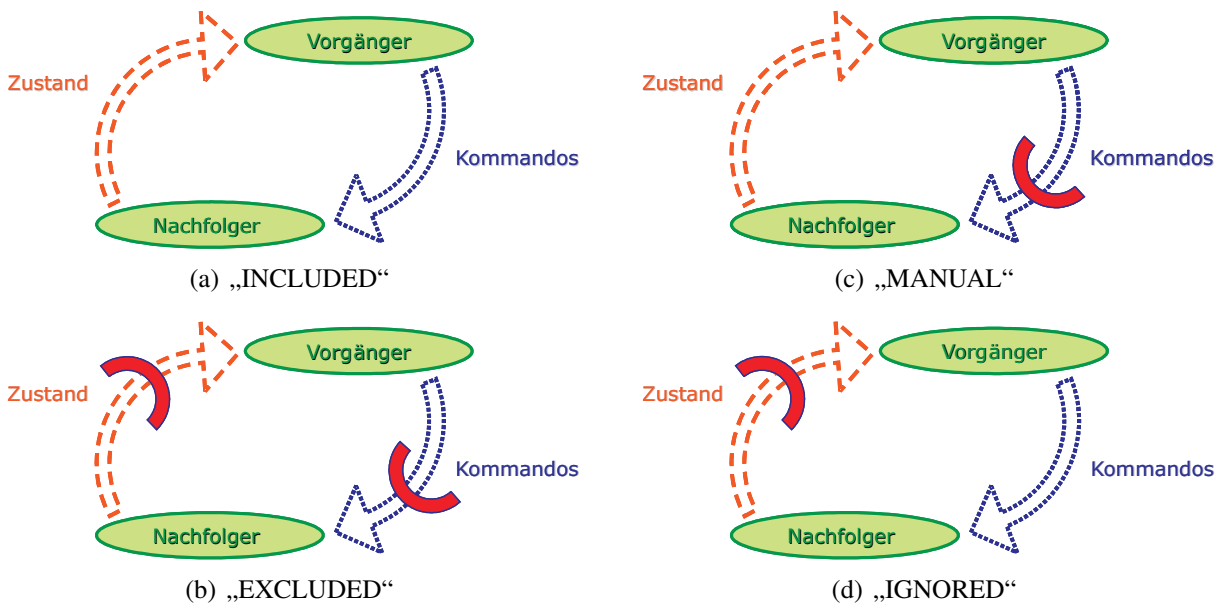


Abbildung 6.4: Modi innerhalb der FSM

Um den Elementen Kommandos senden zu können, muss der Benutzer den entsprechende Ast der Hierarchie erst „besitzen“. Zu beachten ist, dass jedes Element nur einen Besitzer haben kann und der darunter liegende Ast denselben Besitzer hat. Um dennoch weiteren Benutzern das Recht der Kontrolle einrichten zu können, existiert außer dem „exklusiven“ Modus auch noch der „shared“ Modus, den aber nur der primäre Eigentümer zuweisen kann.

6.4 Anforderungen an eine FSM innerhalb des ATLAS Experimentes

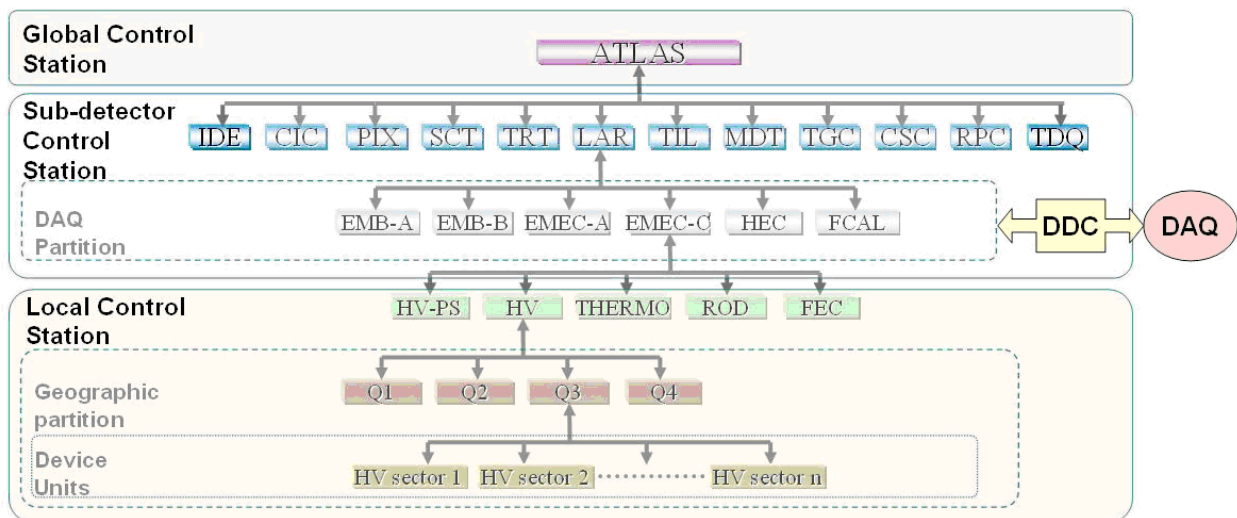


Abbildung 6.5: Architektur der FSM für das ATLAS Experiment [51]

Das gesamte ATLAS-Experiment wird mittels einer zusammenhängenden FSM und einer entsprechenden Alarmanzeige betrieben werden. Um deren Strukturierung und Eigenschaften koordinieren zu können, wurde von der ATLAS-DCS-Gruppe ein Leitfaden für die Entwicklung der FSM der Subdetektoren als Grundlage zur Verfügung gestellt [51]. Die FSM basiert auf drei Ebenen, (Abbildung 6.5:

- **Global Control Station (GCS):** Die GCS bildet die Spitze der FSM-Hierarchie und dient der Überwachung sämtlicher Subdetektoren innerhalb des ATLAS-Experimentes. Diese Ebene ist somit im Wesentlichen passiv und dient als Schnittstelle für die Operator. Die Verantwortung dieses Systems trägt die ATLAS-DCS-Gruppe am CERN, welche eine einheitliche Infrastruktur und die graphischen Benutzerschnittstellen zur Verfügung stellt.
- **Sub-detector Control Station (SCS):** Die Systeme ab dieser Ebene unterliegen der Verantwortung der DCS-Gruppen der jeweiligen Subdetektoren. Außer dem System für die Zusammenfassung des Zustandes des Subdetektors gehören auch die untergeordneten Systeme,

welche den DAQ TTC⁸⁾ Partitionen entsprechen, zu dieser Ebene. Auf diesen Systemen wird auch die Kommunikation mit der DAQ (DDC) erfolgen, um die DAQ- und DCS-FSM miteinander zu synchronisieren. Dabei werden über DDC die DCS-Zustände an die DAQ und die Kommandos von Seiten der DAQ an das DCS übermittelt.

- **Local Control Station (LCS):** Auf dieser Ebene befindet sich die Schnittstelle zu den Komponenten der Subdetektoren. Die LCS erfassen den Zustand der Komponenten und führen Kommandos der darüberliegenden Ebene als auch automatische und manuelle Aktionen aus. Idealerweise entspricht jede LCS einem (abgeschlossen) Teilsystem des Subdetektors, wobei die Wahl der Strukturierung (funktional oder geographisch) nicht festgelegt ist.

Vor allem bei der Entwicklung der LCS spielt die Frage nach der sinnvollen Granularität der FSM-Hierarchie eine entscheidende Rolle. Eine übergroße Anzahl von FSM-Elemente kann zu einer Überlastung des Systems führen, wobei hingegen eine zu grobe Segmentierung der Subdetektoren zu zu vielen Informationen je Element führen kann, so dass die Bestimmung des Zustandes erschwert wird. Außerdem kann dies bedeuten, dass ein zu großer Teil des Detektors im Falle eines Fehlers ausfällt, da primär nur auf Basis dieser Elemente die Bedienung und Fehlerbehandlung stattfinden wird.

Bezüglich der Lastverteilung gibt es ebenfalls Richtwerte für die Segmentierung der LCS. Je Computer sollen nicht mehr als 50 CU, 500 LU und bis zu 1 000 DU definiert und betrieben werden [51]. Es wurde aber von Seiten der JCOP Gruppe am CERN weder eine systematische Studie diesbezüglich durchgeführt, in der die tatsächlich Last für die verschiedenen Konstellationen gemessen wurde, noch wurden die Werte der aktuellen Hardwareentwicklung angepasst. Die oben genannten Richtwerte können daher als konservativ angesehen werden. Weiterhin wird der Einsatz möglichst einfacher Control-Skripte innerhalb der DU angeraten, da diese bei jeder Wertänderung aufgerufen werden.

6.4.1 Zustand und Alarmzustand (STATE und STATUS)

Eine wesentliche Besonderheit des FSM-Konzeptes innerhalb des ATLAS-DCS ist die Zuordnung zweier Attribute „STATE“ und „STATUS“ zu jeweils einem FSM Element. Dabei repräsentiert der STATE den Betriebsmodus und die Zustände können innerhalb gewisser Grenzen an die Komponenten angepasst werden. Der STATUS dagegen besitzt genau vier Alarmzustände („OK“, „WARNING“, „ERROR“, und „FATAL“) mit festgelegten Kriterien (Tabelle 6.1) und Kolorierungen⁹⁾. Der STATUS spiegelt den Alarmzustand des Systems wieder und kann als Zusammenfassung der Alarmanzeige angesehen werden.

Bezüglich der „STATE“ der Kontrollelemente werden im wesentlichen nur zwei Zustände verbindlich vorgeschrieben (vergleiche Abbildung 6.6): „READY“ und „NOT_READY“, welche bis hinauf zur GCS propagiert werden müssen. Zwei weitere Zustände „UNKNOWN“ und „CALIBRATION“ werden ebenfalls zentral vorgegeben und können aus jedem anderen Zustand erreicht werden. Die Definition und Nutzung weiterer Zustände bleiben dem jeweiligen Subdetektoren

⁸⁾TTC: Timing, Trimmer and Control

⁹⁾Zuordnung von Farben zur zusätzlichen Verdeutlichung

STATUS		
Kennzeichnung	Alarmzustand	Reaktionszeit
OK (grün)	System arbeitet ohne Fehler	–
WARNING (gelb)	Fehler niedriger Priorität, keine Gefährdung	Behebung in absehbarer Zeit
ERROR (orange)	Fehler hoher Priorität, Gefährdung absehbar	schnellstmögliche Behebung
FATAL (rot)	Fehler höchster Priorität, akute Gefährdung	Notabschaltung erforderlich

Tabelle 6.1: Kennzeichnung und Bedeutung der verschiedenen ATLAS STATUS

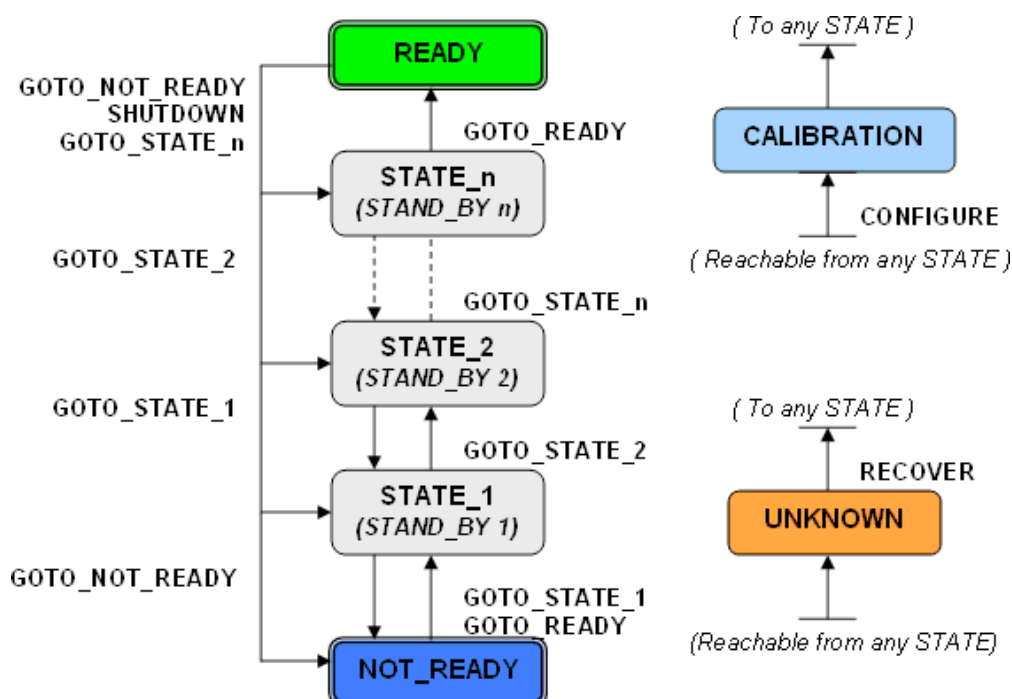


Abbildung 6.6: Beispiel für Zustände eines Kontrollelementes innerhalb des ATLAS-Experiments [51]

überlassen, um den unterschiedlichen Eigenschaften der Hard- und Software Rechnung tragen zu können.

Die Geräteelemente sollten ebenfalls zwei verbindliche Zustände aufweisen (Abbildung 6.7): „ON“ und „OFF“. Auch hierbei können von den Subdetektoren weitere Zustände definiert werden, um zum Beispiel langsame Übergänge der Geräteelemente besser abbilden zu können.

Für ein einheitliches Erscheinungsbild wurden auch für die STATE die Kolorierung und entsprechende Kriterien von der ATLAS-DCS-Gruppe vorgegeben. Details dazu finden sich in [51].

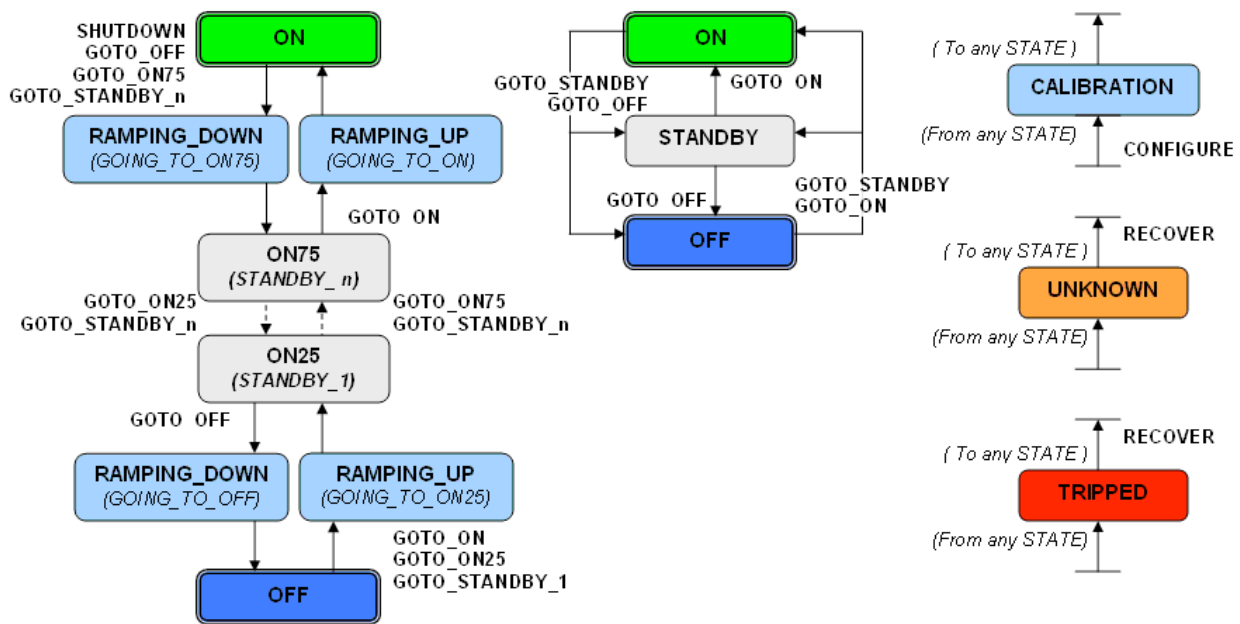


Abbildung 6.7: Beispiel für Zustände eines Geräteelementes innerhalb des ATLAS-Experiments [51]

6.4.2 Zentrale graphische Benutzerschnittstelle der FSM

Da das gesamte Experiment nur über die FSM betrieben werden soll, müssen die entsprechenden graphischen Benutzeroberflächen möglichst flexibel nutzbar sein.

Insgesamt untergliedert sich die Anzeige in vier Bereiche (Abbildung 6.8):

- **FSM Module** (Bedienung): kompakte Anzeige der STATE- und STATUS-Informationen eines Elementes inklusive seiner Children und deren Zustände (besitzt die volle FSM-Funktionalität)
- **Main Module** (Detailansicht): Bereich mit detaillierten Informationen (z.B. graphische 3D-Darstellung inklusive der Prozessparameter möglich) über das ausgewählte FSM-Element (besitzt die volle FSM-Funktionalität)
- **Secondary Module** (Übersicht): kompakte graphische Darstellung eines zweiten FSM-Elementes (in der Regel ein übergeordnetes Element, z.B. Subdetektor)
- **Message Module**: Anzeige von Alarmmeldungen inklusive Zeitstempel
- **Navigation Module**: bietet die Möglichkeit der Navigation durch die FSM-Hierarchie

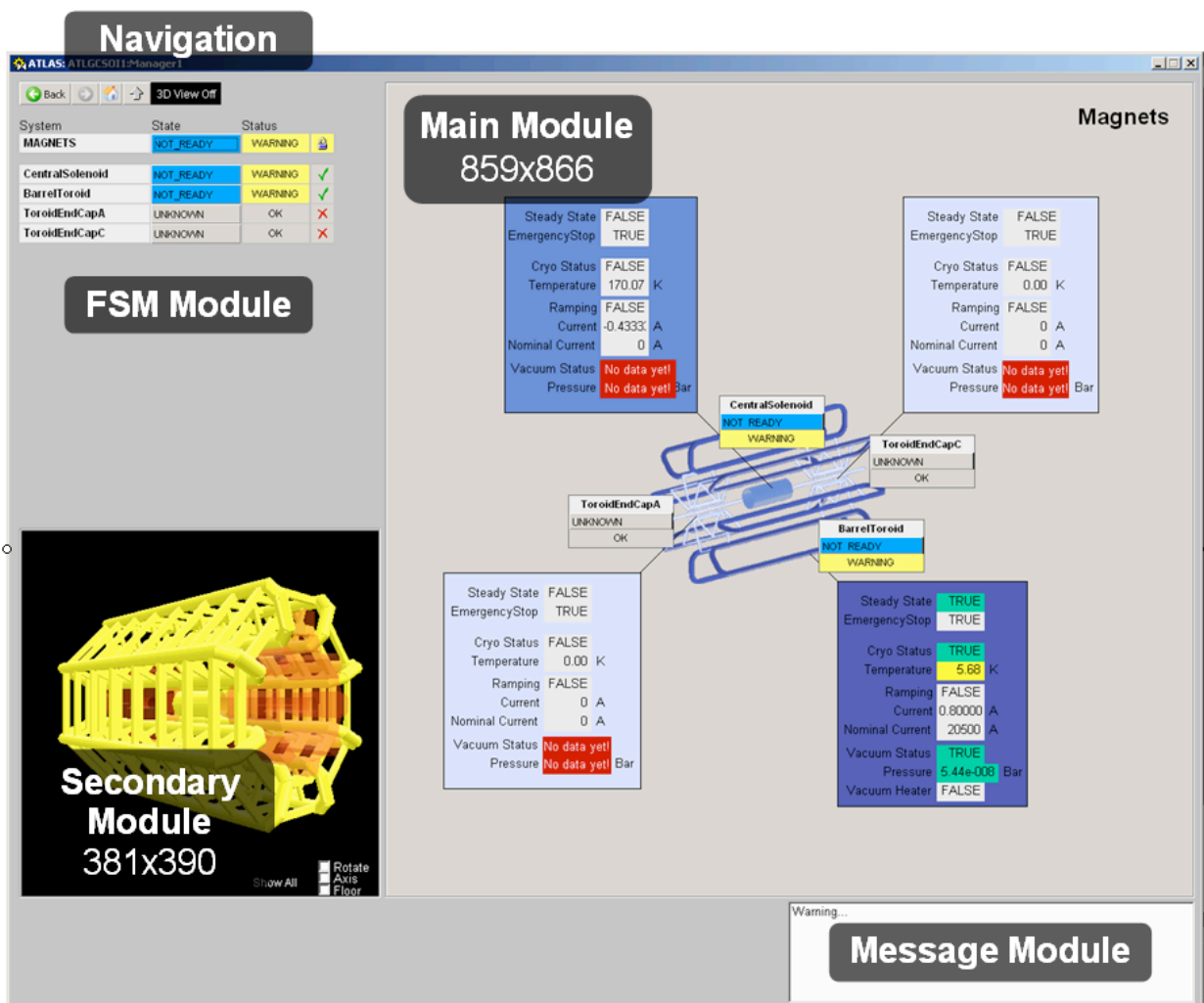


Abbildung 6.8: Graphische Benutzeroberfläche der ATLAS FSM [51]

6.5 Simulation und Analyse des Performancebedarfs

Aufgrund der Tatsache, dass für die Beurteilung der zu erwartenden Prozessorlast beim Betrieb der FSM keinerlei Messungen vorlagen, wurden im April 2006 entsprechende Studien durchgeführt. Das Testsystem umfasste insgesamt zwei Computer, wobei einer nur zur Datenerzeugung eingesetzt wurde, um die für die Datenerzeugung erforderliche Last nicht fälschlicherweise mit zu messen. Der untersuchte Computer verfügte über einen Pentium-4-Prozessor der Firma Intel¹⁰⁾ mit 2.8 GHz und Hyper-Threading Technologie¹¹⁾. Ausgestattet ist der Computer mit insgesamt 1 GB Speicher. Als Betriebssystem kommt Windows XP zum Einsatz mit PVSS II Version 3.1. Die wichtigsten Merkmale des eingesetzten PVSS-Projektes sind:

¹⁰⁾Santa Clara, Kalifornien, USA

¹¹⁾Hyper-Threading Technologie: Fähigkeit, mehrere Prozesse quasi gleichzeitig zu bearbeiten, innerhalb der Hardware ohne Overhead (zusätzlichen Verwaltungsaufwand) implementiert

- **Frameworkkomponenten**
 - **Installation:** fwInstallation in der Version 2.2.5
 - **Kernkomponente:** fwCore in der Version 2.3.6
 - **Hierarchical Controls:** fwFSM in der Version 24.08.0
- **OPC Client:** besitzt 6 000 Verbindungen zum OPC-Server ohne Filterung
- **PVSS Skript:** Erstellung der OPC-Kommunikation und der FSM-Hierarchien

Innerhalb des Computers, welcher als Datenquelle dient, wurde ebenfalls ein PVSS-Projekt ausgeführt, welches den OPC-Server zu Verfügung stellte und spezielle Skripte für die Datensimulation (von zufälligen Wertänderungen und entsprechenden zufälligen Zustandsänderungen der FSM- Elemente bis hin zu synchronen Wertänderungen mit synchronen Zustandswechsel aller FSM-Elemente) ausführt. Dabei ist die Leistung des eingesetzten Computers irrelevant, da dessen Leistung die Messungen nicht beeinflussen, solange die gewünschte Datenrate erreicht wird.

Da die höchste Last erwartungsgemäß für das ständige synchrone Wechseln der Zustände auftritt, wurde diese auch weiter im Detail studiert und soll im Folgenden diskutiert werden. Insgesamt wurden zwei unterschiedlich granulierte Szenarien untersucht, bei denen im Wesentlichen die Anzahl der Prozessparameter je Geräteelement (und damit auch die Anzahl der Kontrollelemente und Geräteelemente) variiert wurden. Das Szenario der *feinen Granularität* besitzt je Geräteelement einen Parameter (in je einem Datenpunkt des Typs „FSM_DummyDU“ aus Abbildung 6.9 wird nur ein Datenpunktelement verwendet), die Berechnung des Zustands erfolgt über die einfache Zuordnung: OFF für Werte kleiner Null, RAMP für Werte gleich Null und ON für den Rest. Die Anzahl der Datenpunktelemente je Geräteelement im Szenario *grober Granularität* beträgt zehn, d.h. jeder Datenpunkt besitzt zehn Datenpunktelemente. Der Datenpunkttyp wird dabei über die Nutzung der Datenpunkttyppräferenzen¹²⁾ gebildet („FSM_DummyDU_10DPE“ Abbildung 6.9). Die Zuordnung erfolgt wie im ersten Szenario zusammen mit einer internen Logik, welche in Analogie mit den im Folgenden beschriebenen Bedingungen der Kontrollelemente arbeitet.

Die Kontrollelemente selbst besitzen als Logik für die Zustandsbestimmung:

- **ON:** alle Children „ON“
- **RAMP:** irgendwelche Children „RAMP“
- **OFF:** irgendein Children OFF und keines „RAMP“

Innerhalb der Studie wurden außer Messungen zur Granularität auch unterschiedliche Strukturen (unterschiedlicher Anzahl an Children je Kontrollelement) der FSM realisiert, um einen potentiellen Effekt der unterschiedlichen Strukturierung nachweisen zu können.

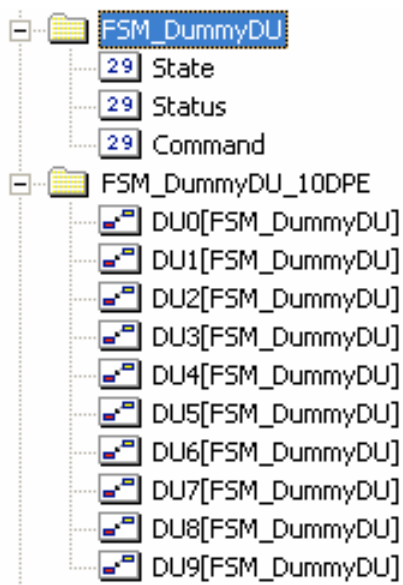


Abbildung 6.9: Datenpunkttypen für die Performancemessung

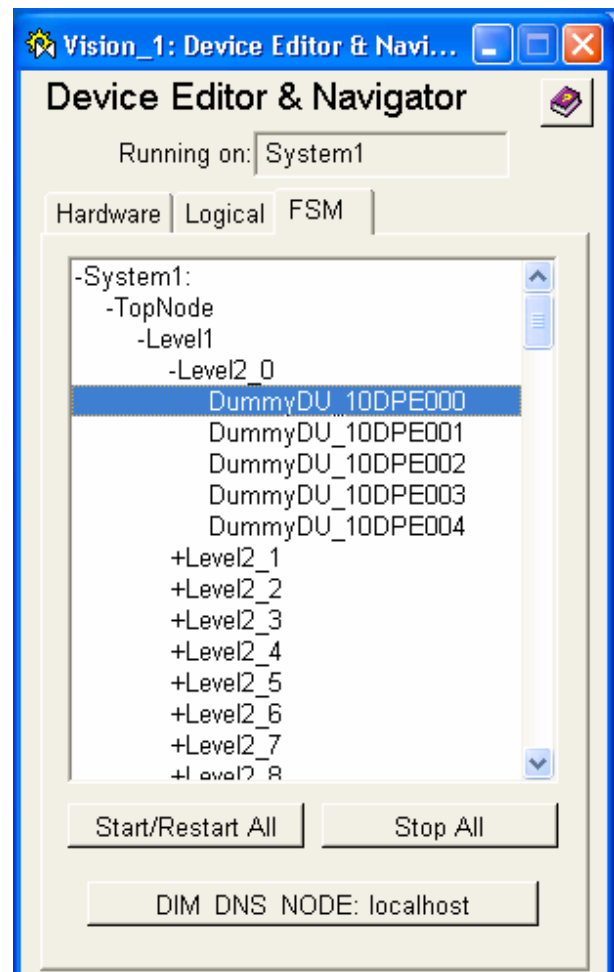
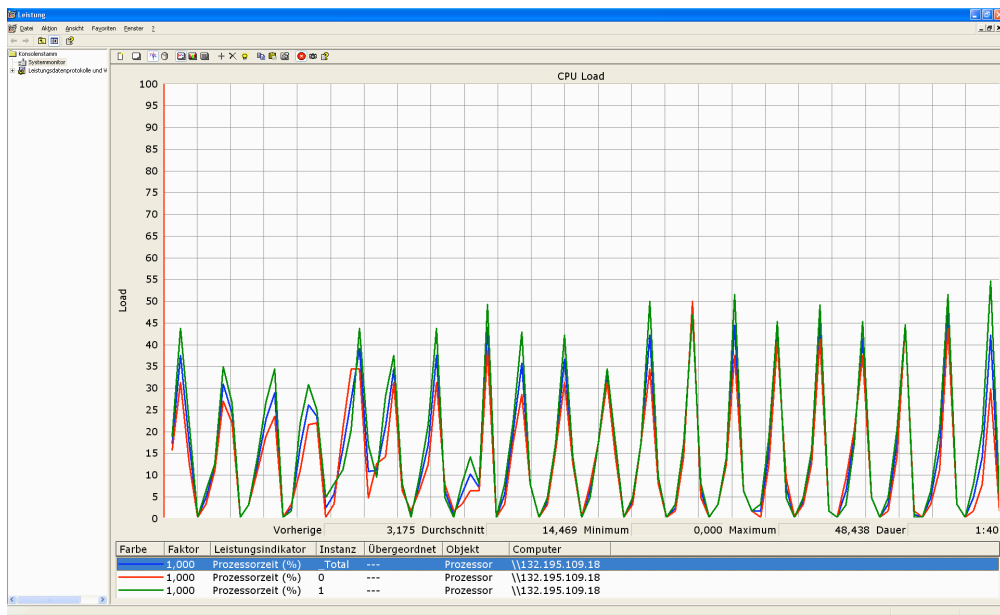


Abbildung 6.10: Struktur einer FSM für die Performancemessung

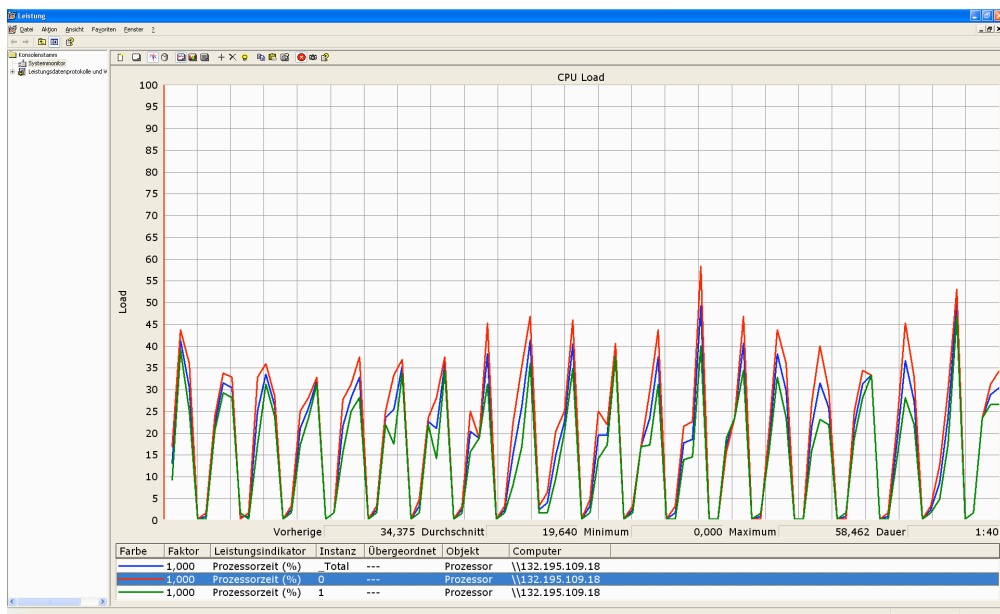
6.5.1 Grundlast der Datenanbindung

Prinzipiell fällt schon für die Datenanbindung über OPC eine zusätzliche Last (Abbildung 6.11) auf dem System an. Da zu diesem Zeitpunkt weder ein verstreutes oder verteiltes System eingesetzt wird, ist diese als Offset bei den weiteren Messungen beinhaltet. Insgesamt wurden für die zwei unterschiedlich granulierten Szenarien erstaunlicherweise unterschiedliche Lasten registriert die nicht alleine durch Messtoleranzen erklärbar sind. Anscheinend kommt der Unterschied durch den zusätzlichen Aufwand in der PVSS-internen Adressierung der Datenpunktelemente bei Nutzung von Datenpunkttyppräferenzen (vergleiche Abbildung 6.9). Nach den gewonnenen Daten reduziert demnach die Wahl einfacher Datenpunkttypen ohne Nutzung der Datenpunkttyppräferenzen die Last auf dem System (in konkreten Fall um etwa 25 %: 19.6 % → 14.5 %).

¹²⁾Bemerkung: FSM_DummyDU_10DPE besitzt insgesamt zehn mal die aus dem DPT FSM_DummyDU geerbten Strukturen, also insgesamt 30 DPE in 2 Ebenen.



(a) 6 000 Datenpunktelemente in 6 000 Datenpunkte (14.5% durchschnittliche CPU Last)

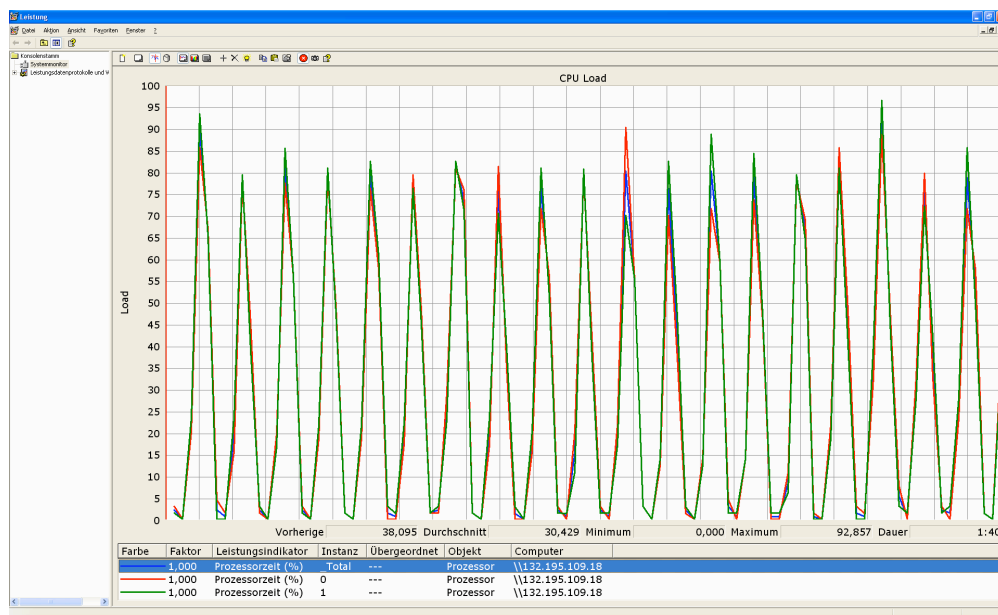


(b) 6 000 Datenpunktelemente in 600 Datenpunkte (19.6% durchschnittliche CPU Last)

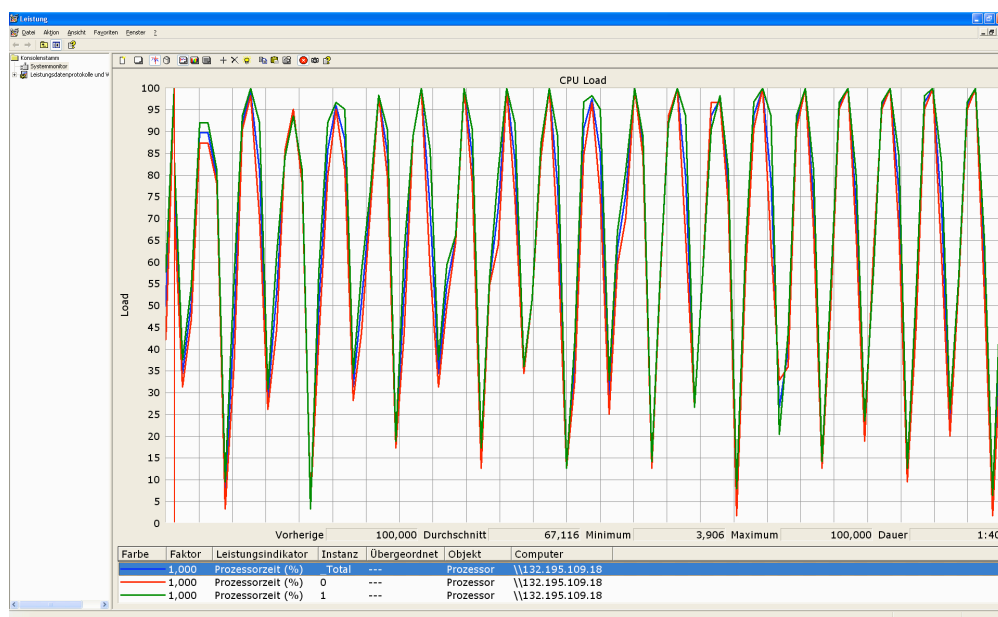
Abbildung 6.11: Grundlast des Prozessors für die Datenanbindung von 6 000 Werten über OPC für zwei unterschiedliche Szenarien

6.5.2 Abhängigkeit von der Granularität

Messungen bezüglich des Einflusses der Granularität zeigten recht deutlich, dass sich eine zu feine Granulierung der FSM in einer exponential höheren CPU-Last bemerkbar macht. So war es wäh-



(a) 600 Datenpunktelemente in 600 Datenpunkte (30.4% durchschnittliche CPU Last)



(b) 6000 Datenpunktelemente in 600 Datenpunkte (67.1% durchschnittliche CPU Last)

Abbildung 6.12: CPU Last für den Betrieb der FSM für zwei unterschiedliche Granularitäten für simulierte Daten alle 5 sec. Zu beachten ist, dass in der oberen Abbildung das System mit nur 10 % der Datenmenge betrieben wurde. Beide FSM bestanden aus 20 Kontrollelementen (CU) mit je 30 Geräteelementen (DU)

Anzahl an Elementen		durchschnittliche CPU Last
Kontrollelemente (CU)	Geräteelement (DU) je CU	
3 CU	200 DU	96 %
5 CU	120 DU	84 %
8 CU	75 DU	77 %
10 CU	60 DU	72 %
20 CU	30 DU	71 %
30 CU	20 DU	69 %
60 CU	10 DU	75 %
75 CU	8 DU	76 %
120 CU	5 DU	85 %
200 CU	3 DU	nicht lauffähig

Tabelle 6.2: Last für den Betrieb einer FSM mit einer Ebene in Abhängigkeit von der Fragmentation. Alle Ergebnisse wurden während des Betriebes von 600 DU (je eine DU erhält alle 5 sec zehn neue Werte) ermittelt
Bemerkungen: Ergebnisse mit einer durchschnittlichen CPU-Last von mehr als 75 % sind anders gekennzeichnet; nicht lauffähig bedeutet, dass schon der Start der FSM auf dem eingesetzten System nicht möglich war

rend der Testreihen nicht möglich, eine FSM mit der feinen Granularität und 6 000 Geräteeinheiten zu betreiben, da schon die Startphase der FSM scheiterte, so dass die Anzahl um den Faktor zehn auf 600 Geräteeinheiten reduziert werden mussten. Ein wesentlicher Grund für das Scheitern des Starts liegt am Speicherbedarf der smiSM-Prozesse, um entsprechend viele Objekte verwalten und betreiben zu können.

Dagegen konnten die 6 000 Parameter innerhalb der FSM mit der gröberen Granularität betrieben werden, so dass diese weiteren Messreihen mit unterschiedlicher Segmentierung unterzogen wurde. Aufgrund dieser Ergebnisse wird auf den quantitativen Vergleich der beiden Szenarien verzichtet.

6.5.3 Abhängigkeit von der Segmentierung der FSM

Bezüglich der Segmentierung der FSM wurden zwei unterschiedliche Hierarchietiefen untersucht, welche sich durch die Anzahl der Ebenen unterschieden. Innerhalb der gleichen Hierarchietiefen wurden anschließend unterschiedliche Segmentierungen der 600 Geräteelemente untersucht, um daraus weiter Rückschlüsse auf das Zusammenspiel der FSM-Objekte zu erhalten. Tabellen 6.2 und 6.3 fassen die Ergebnisse zusammen.

Die gewonnenen Messwerte zeigen, dass die Segmentierung der FSM einen erheblichen Einfluss auf die benötigte Prozessorzeit besitzt. Die in Kapitel 6.4 genannten Richtlinien der Grenzen für die Belastbarkeit können nicht verifiziert werden, da die CPU-Last nicht monoton mit der Anzahl der Kontrollelemente ansteigt, sondern auch eine zu komprimierte Segmentierung eine Überlastung zur Folge haben kann. Vielmehr kann man die Last durch geschickte und gleichmäßige Segmentierung minimieren.

Anzahl an Elementen			durchschnittliche CPU Last
CU in 1. Ebene	CU je CU der 1. Ebene	DU je CU der 2. Ebene	
5 CU	5 CU	24 DU	69 %
5 CU	10 CU	12 DU	72 %
5 CU	20 CU	6 DU	77 %
5 CU	30 CU	4 DU	nicht lauffähig
10 CU	5 CU	12 DU	69 %
10 CU	10 CU	6 DU	76 %
10 CU	20 CU	3 DU	nicht lauffähig

Tabelle 6.3: Last für den Betrieb einer FSM mit einer Ebene in Abhängigkeit von der Fragmentation. Alle Ergebnisse wurden während des Betriebes von 600 DU (je eine DU erhält alle 5 sec zehn neue Werte) ermittelt
Bemerkungen: Ergebnisse mit einer durchschnittlichen CPU-Last von mehr als 75 % sind anders gekennzeichnet; nicht lauffähig bedeutet, dass schon der Start der FSM auf dem eingesetzten System nicht möglich war

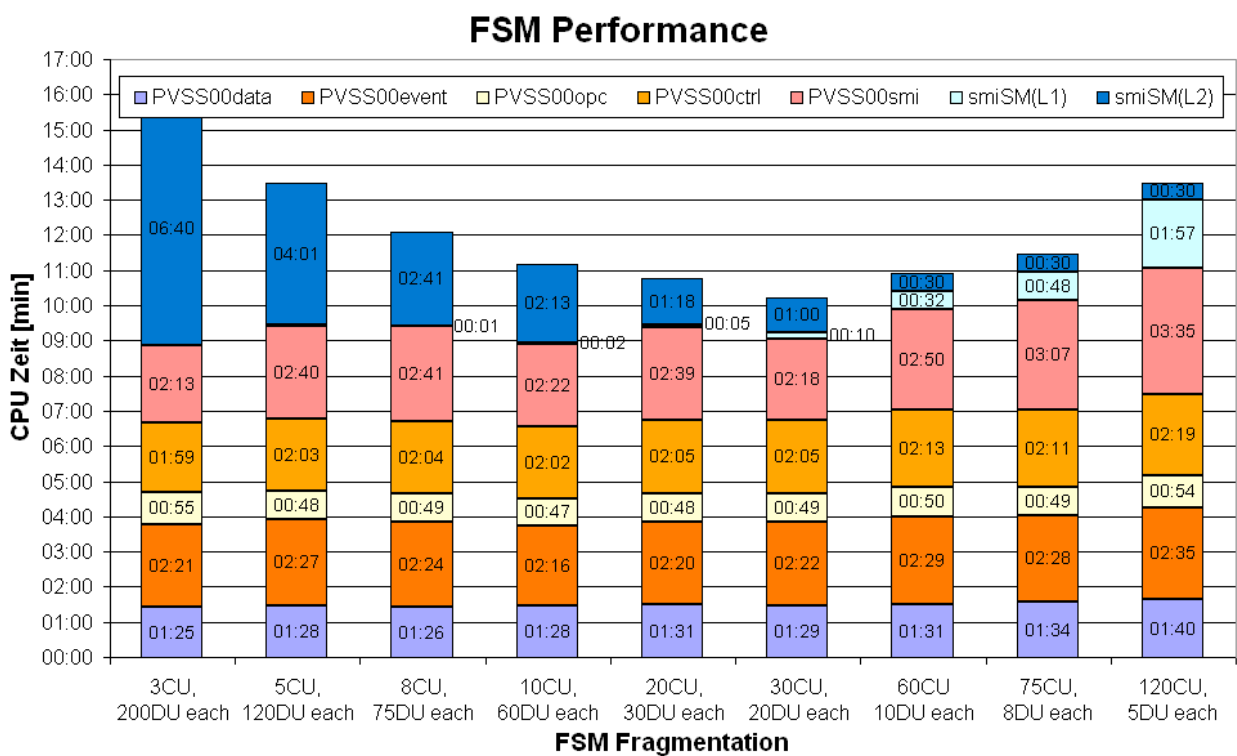


Abbildung 6.13: Prozessorzeit der einzelnen beteiligten Prozesse während des Betriebes der FSM

Um die Gründe für dieses auf den ersten Blick überraschende Ergebnis weiter zu untersuchen, wurde ebenfalls die benötigte Prozessorzeit der einzelnen beteiligten Prozesse im Detail für 100

Schleifen ermittelt (Abbildung 6.13). Die benötigte Testzeit beträgt 8:20 min, daher stehen insgesamt 16:40 min¹³⁾ Prozessorzeit zur Verfügung. Dabei blieb die benötigte Zeit der PVSS-II-internen Prozesse im Rahmen der Messgenauigkeit gleich.

So benötigte der Prozess für den Datenbank-Manager (PVSSdata) 1:25 min bis 1:40 min Prozessorzeit, der Event-Manager (PVSSevent) 2:16 min bis 2:19 min Prozessorzeit, der Prozess für die Kommunikation über OPC (PVSSopc) 0:47 min bis 0:55 min Prozessorzeit und der Prozess für die Ausführung der Skripte für die Datenanbindung der DU (PVSSctrl) 1:59 min bis 2:19 min Prozessorzeit. Zusammen benötigen sie also etwa 4.8 min (etwa 3 min¹⁴⁾ sind aufgrund der Messungen aus Kapitel 6.5.1 zu erwarten), so dass die zusätzliche Zeit von etwa 1.8 min für den Betrieb der FSM innerhalb von PVSS benötigt wird. Auslöser dafür sind die internen Daten der FSM, die sich innerhalb von zusätzlichen Datenpunktelementen für die Verwaltung befinden.

Der PVSS-II-interne SMI-Prozess (PVSSsmi) für die Anbindung der separat ausgeführten smiSM.exe-Prozesse für den Betrieb der FSM benötigte bis hinauf zur Nutzung von 60 CU ebenfalls annähernd die gleiche Zeit, wobei die Variation mit 2:13 min bis 2:50 min nicht mehr auf Messungenauigkeiten zurückzuführen sind. Auffallend ist auf jeden Fall der kontinuierliche Anstieg ab der Nutzung von 60 CU, der zusammen mit einer messbaren und zunehmenden Prozessorzeit für die zusammenfassende CU (smiSM(L1)) der obersten Ebene zusammenfällt. Die Erklärung für die Erhöhung der Prozessorzeit für den smiSM(L1) Prozess liegt in der Tatsache begründet, dass diesem Prozess mehr Zustandsänderungen gemeldet werden, welche vorher durch den in Kapitel 6.3.1 beschriebenen Mechanismus der Filterung unterdrückt wurden. Umgekehrt gilt das gleiche Argument für die zusammengefassten Prozesse der CU-1.-Ebene (smiSM(L2)). Die gemessene Abhängigkeit ist in etwa proportional zum Quadrat der Anzahl an Children (sollte auch für den Prozess smiSM(L1) gelten), konnte jedoch aufgrund fehlender Daten nicht verifiziert werden.

6.5.4 Zusammenfassung der Performancemessungen

Obwohl die CPU-Last abhängig von der zu verarbeitenden Datenmenge ist, fällt jedoch auf, dass durch ungünstige und ungleichmäßige Segmentierung der FSM der zusätzlich anfallende Kommunikationsaufwand eine Überlastung zur Folge haben kann, die nur im Falle von vielen gleichzeitig erfolgenden Zustandsänderungen auftreten werden. Um selbst im ungünstigsten Falle (Zustandsänderungen aller FSM Elemente gleichzeitig) nicht einen Ausfall des Systems zu riskieren, gilt es, folgende Richtlinien bei der Konzeption der FSM zu beachten:

- **Geräteelemente**

- zweckmäßige Granulierung, so fein wie nötig, so grob wie möglich
- effektiver Filtermechanismus zur Vermeidung unnötiger Zustandsänderungen
- nicht zu viele Zustände, da dies gleichzeitig die Komplexität als auch die Anzahl der gemeldeten Zustandsänderungen erhöht

- **Kontrollelemente**

¹³⁾ergibt sich aus der Anzahl der Schleifen, der Wiederholzeit und der Anzahl der genutzten CPUs: $100 \times 5 \text{ sec} \times 2$

¹⁴⁾etwa 20 % der Zeit

- sorgfältige Erstellung der Kontrolllogik (Unterdrückung unnötiger Zustandsänderungen)
- frühzeitige Reduzierung der Anzahl der Zustände
- möglichst gleichmäßige Segmentierung der Hierarchie

Aufgrund der zu erwartenden Weiterentwicklungen der verfügbaren Hardware aktueller Computer, der Softwareimplementierung einer FSM innerhalb von PVSS und mögliche Optimierungen seitens von PVSS II (Umstellung auf die neue Version 3.6) kann derzeit keine endgültige Abschätzung über den Umfang einer betreibbaren FSM gemacht werden. Weiterhin spielt die Art der Implementation eine wichtige Rolle, so dass bei einer sorgfältigen Konzeption diverse Grenzen relativiert werden können. Die spezielle Art der zwei Zustände innerhalb der ATLAS-FSM STATE und STATUS je Element wurde in diesen Testmessungen nicht berücksichtigt, spielt aber für die generellen Aussagen keine Rolle.

6.6 Pflichtenheft für die Pixeldetektor-FSM

Neben den von der ATLAS-DCS-Gruppe vorgegebenen Anforderungen an die FSM (vergleiche 6.4), bedarf der Betrieb des Pixeldetektors weiterer spezieller Eigenschaften, welche im Folgenden diskutiert werden sollen und weitestgehend als Grundlage für das in Kapitel 6.7 näher beschriebene Konzept für die Implementation der FSM für den Pixeldetektor dienen. Dabei sind die im Kapitel 6.5.4 aufgestellten Richtlinien zu berücksichtigen, um den sicheren Betrieb der FSM mit genügend Reserven zu gewährleisten.

6.6.1 Granularität

Die kleinste separat betreibbare Einheit des Pixeldetektors aus Sicht des DCS ist die Auslesegruppe (ROgroup) mit 6 bzw. 7 Pixelmodulen und einem Optoboard. Sie bildet die kleinste abgeschlossene Einheit des Versorgungssystems und des Interlocksystems. Aus Sicht der DAQ ist die Festlegung dagegen nicht ohne weiteres möglich, da je nach Lage innerhalb des Detektors noch weitere Modularitäten auf den ROD/BOC-Karten aufgrund der unterschiedlichen Datenübertragungsgeschwindigkeiten zu berücksichtigen sind. Nichtsdestotrotz kann auch hier davon ausgegangen werden, dass die Auslesegruppe die kleinste sinnvolle Einheit darstellt.

Demzufolge würde sich eine Granularität der FSM anbieten, welche die Geräteelemente auf der Ebene der Auslesegruppe besitzt. Aufgrund der damit verbundenen Anzahl der Prozessparameter von 99 (setzt sich zusammen aus: sechs/sieben Module mit bis zu je 12 Parametern¹⁵⁾, ein Optoboard je neun Parameter¹⁶⁾, und vier zusätzliche Parameter¹⁷⁾ des Versorgungssystems) ist aber eine Nachvollziehbarkeit des berechneten Zustandes für den Benutzer nahezu ausgeschlossen. Selbst

¹⁵⁾jeweils eine Spannung und jeweils bis zu drei Ströme für V_{dd} und V_{dda} , eine Spannung und bis zu zwei Ströme für HV, eine Temperatur

¹⁶⁾jeweils Spannung und Strom für die Versorgungskanäle von V_{iset} und V_{pin} , zusätzlich zwei Spannungen und zwei Ströme für V_{vdc} , eine Temperatur

¹⁷⁾jeweils Spannung und Strom der V_{dd} - und V_{dda} - Versorgung

die Entwicklung und das Testen der Funktion stößt an die Grenzen des Machbaren, sofern intern nicht eine weitere Unterteilung stattfindet. Aus diesem Grund scheint derzeit eine feinere Granularität auf Ebene der Module und Versorgungskanäle angebracht. Die Implementierung sollte aber einen Wechsel der Granularität im Falle von auftretenden Performance-Problemen nicht ausschließen.

6.6.2 Automatische Integration und Wechsel der Modularität

Aufgrund der Tatsache, dass es sich im Falle des Pixeldetektor-DCS nicht um eine Implementation innerhalb des Frameworks handelt, sondern im Wesentlichen um eine Pixeldetektor-spezifische Implementation (vergleiche Kapitel 5.4), sind nicht alle Fähigkeiten der FSM-Komponente des Frameworks direkt nutzbar. So nutzt das SIT zwar ebenfalls Aliase zur Erstellung der geographischen Struktur, doch ist diese neue logische Struktur nicht innerhalb des Device Editor/Navigator eingebunden. Das hat zur Folge, dass sich diese Strukturen auch nicht direkt in die FSM importieren lassen, so dass die Integration auf anderem Wege automatisch zu erfolgen hat.

Die Modularitäten der Versorgung werden sich innerhalb der Laufzeit des ATLAS-Experimentes für die Verarmungsspannung der Sensoren ändern. Diese Tatsache gilt es sowohl bei der Erstellung der FSM als auch während des Betriebes zu berücksichtigen. Am Anfang, bei dem ein Kanal eine gesamte Auslesegruppe versorgt, ist gegebenenfalls eine separate Geräteeinheit zu erstellen, wohingegen bei einer entsprechenden Änderung diese entfällt und die Kanäle in andere Geräteeinheiten mit einfließen (z.B. die der Module bei entsprechender Granularität, vergleiche 6.6.1).

Weiterhin ist die Erstellung der Geräteeinheiten der geographischen Struktur nicht möglich, da die einzelnen Komponenten keine entsprechenden Strukturen innerhalb des DCS von Pixeldetektor besitzen (weder spezielle DPT noch DP werden genutzt).

6.6.3 Optimierung der Zustandsbestimmung (Filterung und Synchronisation)

Alle relevanten Prozessparameter werden von unterschiedlichster Hardware aufgenommen. Das führt bei einer Veränderung des Zustandes unweigerlich zu einem inkonsistenten Datenbestand durch nur teilweise aktualisierte Werte, so dass eine effektive Filterung notwendig wird, um nicht irrtümlich falsche Zustände zu melden. Weiterhin scheint aus diesem Grunde eine ereignisbasierte Bestimmung der Zustände (wie sie standardmäßig in den Geräteelementen verwendet werden soll) keinen Sinn zu machen, da diese für eine Auslesegruppe bis zu 99-mal alle 5 sec aufgrund der zu erwartenden Datenrate erfolgen würde. Eine sich regelmäßig wiederholende Bestimmung der Zustände, zum Beispiel alle 5 sec, kann die Anzahl der Berechnungen um einen Faktor 20 reduzieren und führt automatisch zu einer zeitlichen Synchronisation der Elemente.

Da die Werte nicht geographisch sondern funktional gruppiert innerhalb von PVSS II vorliegen und dazu noch über mehrere Systeme verteilt sind, muss für die Bestimmung des Zustands die aktuelle Zuordnung der Kanäle im SIT berücksichtigt werden. Eventuell nicht vorhandene Zusatzinformationen (z.B. nicht gemessene Ströme im LV-PP4 aus Kapitel 5.1.5) dürfen keinesfalls zu Fehlermeldungen führen, was die Komplexität der Zustandsbestimmung erhöht.

6.6.4 Variable Wertebereiche für die Zustandsbestimmung

Die Wertebereiche für die einzelnen Zustände können je nach Betriebsmodus erheblich variieren. Zudem können diese auch noch abhängig von der Komponente, etwa des individuellen Pixelmoduls, sein. Dies zu berücksichtigen, ist ein weiterer Schwerpunkt in der Konzeption der Implementation, und macht die Nutzung der normalen Möglichkeiten des Geräteelementes nahezu unmöglich, da hier primär nur feste Wertebereiche vorgesehen sind.

6.6.5 Variable Darstellung für veränderte Modularitäten und Zusatzinformationen

Speziell in den aktuell genutzten Systemen wird nicht der maximale Satz an Prozessparametern genutzt, da diese Systeme zum Beispiel nur kurzzeitig betrieben werden oder aber nicht genügend Komponenten zur Datenaufnahme verfügbar sind (z.B. existiert das HV-PP4 zur Zeit nur als Prototyp und wird daher noch nicht eingesetzt, später wird das LV-PP4 nur sporadisch für die Messung der Rückströme genutzt). Daher hat die Darstellung flexibel auf die aktuelle Situation zu reagieren. Zentrale Stelle für die Verwaltung der aktuellen Verkabelung, also der dynamischen Zuordnung der über die FIT eingebunden Kanäle auf die Detektorkomponenten, ist das SIT. Die Darstellung muss dementsprechend diese Informationen auslesen und umsetzen können.

6.6.6 Variable Schaltreihenfolge

Gerade während des Zusammenbaus des Pixeldetektors, aber auch im späteren Betrieb, kann die Schaltreihenfolge (also die Reihenfolge, wie die verschiedenen Versorgungskanäle zu schalten sind), je nach Bedarf unterschiedlich sein. Können noch unterschiedliche Kanäle durch entsprechende Konfigurationen innerhalb der Configuration-DB (Kapitel 5.7) ausgeschaltet bleiben, so ist damit die Veränderung der Schaltreihenfolge nicht ohne weiteres zu realisieren. Demzufolge besteht die Notwendigkeit, eine entsprechende Möglichkeit innerhalb des Konzeptes vorzusehen.

6.7 Konzept für die FSM für den Pixeldetektor

6.7.1 Erstellung der FSM-Hierarchie

Wie in Kapitel 6.6.2 bereits erläutert, sprechen einige Punkte für eine auf Skripten basierte Lösung der Erstellung der FSM-Hierarchie. Innerhalb eines festen bestehenden Systems wie dem Pixeldetektor mit festgelegten Strukturen bedeutet dies auf den ersten Blick trotz der Anzahl an Komponenten einen Mehraufwand. Durch die Nutzung der Detektorkontrollsysteme innerhalb des Systemtestaufbaus am CERN und der Tatsache, dass der untersuchte und verkabelte Bereich des Detektors ständig wechselt, muss auch die FSM-Hierarchie ständig anpassbar bleiben. Andernfalls müsste man die Hierarchie für den gesamten Detektor anlegen. Zudem vereinfacht eine skriptbasierte Lösung den Wechsel der Granularität und kann für eine konsistente Namensgebung sorgen.

Da die Kontroll- und Geräteelemente auf zentralen Vorlagen basieren (Kapitel 6.3), kann die Zuordnung dank der Lösung ebenfalls über Skripte erfolgen.

Welcher Teil aktuell verkabelt ist, findet sich innerhalb der SIT-Konfiguration (genauer in der Zuweisung der Aliase, siehe Kapitel 5.4.3) wieder. Diese Zuweisung wird innerhalb der Skriptes für die Erstellung ausgelesen und analysiert, wobei optional ein Filter eingesetzt werden kann, um nur Teilsysteme zu erzeugen. Dank der Nutzung der Aliase funktioniert dies in verteilten Systemen auch über Systemgrenzen hinweg. Anschließend werden entsprechende Kontroll- und Geräteelemente erzeugt, wobei die Bezeichnung (Tabelle 5.3) bis auf Ausnahme des „/“¹⁸⁾ komplett übernommen wird. Die Hierarchie orientiert sich an der geographischen Struktur des Pixeldetektors. Da derzeit eine feine Granularität bis hinunter auf Modulebene benutzt wird, besitzt eine Auslesegruppe (CU) folgende Children:

- ROgroupCOMMAND (DU): sorgt im Wesentlichen um die Schaltreihenfolge der Kanäle
- WIENER-VDD (DU)
- WIENER-VDDA (DU)
- (iseg-HV (DU))
- Optoboard (DU)
- 6 bzw. 7 Module (DU)

6.7.2 Ausführung der Befehle und Bestimmung der FSM-Zustände

Aufgrund der Messungen der CPU-Last aus Kapitel 6.5 und der Lösungsansätze zur Optimierung in Kapitel 6.6.3 kristallisierte sich schnell heraus, dass eine Bestimmung des Zustandes zeit- und nicht eventbasiert stattfinden sollte. Dies erfordert automatisch den Einsatz eines separat laufenden Control-Managers. Dieser fragt während der Initialisierung alle im verteilten System definierten Aliase ab (Filter ebenfalls optional einsetzbar), und baut für alle Kontrollelemente eine Verbindung zu den Kommandos auf (abonniert diese mittels der Frameworkfunktion `fwDU_connectCommand`).

Anschließend startet das Skript für jeden Typ der eingesetzten DU (Module, OptoBoard, Wiener-VDD, und iseg-HV) einen zeitabhängigen Aufruf eines weiteren Skriptes. Diese Skripte durchlaufen dann jede Komponente ihres Typs und ermitteln den Zustand. Um die Zuweisung der Zustände zu reduzieren, werden intern die letzten Zustände gespeichert und mit den neuen verglichen und nur im Falle einer Änderung an die FSM-Elemente übergeben (`fwDU_setState`). Damit ist außerdem eine Filterung der ersten Änderung möglich, wie sie derzeit zum Beispiel für Fehler eingesetzt wird, um der zeitlichen Trägheit des Systems Rechnung zu tragen (Messwerte pendeln sich teilweise erst nach Sekunden ein, daher werden einmalige Fehler ignoriert).

¹⁸⁾Innerhalb des Framework wird das „/“ als Trennzeichen genutzt, so dass die Nutzung innerhalb einer Bezeichnung zu Problemen führen kann.

6.7.3 Schaltreihenfolge

Über das zusätzliche Geräteelement ROgroupCOMMAND der Auslesegruppe wird eine synchrone Schaltreihenfolge innerhalb einer Auslesegruppe durch die zentrale Abarbeitung realisiert. Dies ist notwendig, da innerhalb von SMI keine Synchronisation durch gezieltes Verzögern der Befehle (z.B. bis bestimmter Zustand erreicht ist) an die Children möglich ist. Dazu werden Befehle, die ein Element der Auslesegruppe erreichen von diesem nur an das Children ROgroupCOMMAND weitergereicht, von wo es zentral ausgeführt wird. Aufgrund dieser zentralen Komponente und der genutzten Lösung innerhalb eines Skriptes kann in Zukunft (durch entsprechende Variablenübergaben) auch die Schaltreihenfolge (Kapitel 6.6.6) nach Bedarf übergeben und damit verändert werden.

Ein alternativer Ansatz zur Synchronisation der Schaltreihenfolge wäre die Einführung weiterer Zustände gewesen, welche diese Aufgabe durch automatische Versendung von Befehlen realisiert hätte. Von dieser Möglichkeit wurde jedoch Abstand genommen, da damit eine flexible Änderung der Schaltreihenfolge nahezu ausgeschlossen worden wäre (außer durch gezielte Änderung der zugewiesenen Elementtypen).

SWITCH_ON-Schaltreihenfolge innerhalb des ROgroupCOMMAND- Elementes

1. sende SWITCH_ON an das Optoboard-DU (definierte Schaltreihenfolge)
2. sende SWITCH_ON an die WIENER-DU für VDD und VVDA
3. 1 sec warten (in Zukunft warten auf Zustandsänderung des Optobord-DU)
4. sende RESET an das Optoboard-DU
5. einschalten der Regulator-Kanäle für die VDD-Versorgungen der Pixelmodule
6. 1 sec warten
7. einschalten der Regulator-Kanäle für die VDDA-Versorgung der Pixelmodule
8. 1 sec warten (in Zukunft warten auf Zustandsänderung)
9. sende SWITCH_ON an das HV-DU (oder entsprechenden Kanal bei Modularitäten größer als eins)

Die Verzögerungen (3., 6. und 8.) sind derzeit noch statisch, werden aber in Zukunft abhängig von der Reaktion der entsprechenden Komponenten werden. Der Grund für die erste Verzögerung (3.) liegt im Wesentlichen in der Schaltreihenfolge innerhalb der Optoboard-DU. Die Verzögerungen beim Einschalten der Regulator-Kanäle für die digitale und analoge Spannungsversorgung (6.) liegt an der Tatsache, dass sich während der Testmessungen am Systemtestaufbau am CERN herausgestellt hat, dass aufgrund der thermischen Erwärmung der Module eine Stabilisierung (es wurde sogar ein Überschwingen registriert) der Ströme erst nach einigen 10 sec stattfindet, sofern man nicht erst die digitale und daraufhin die analoge Spannungsversorgung einschaltet. Anschließend wird erst der Kanal für die Verarmungsspannung eingeschaltet, da man bei abgeschaltetem

Regulator-Kanal für die analoge Versorgungsspannung Schäden im Regulator aufgrund möglicher hoher Potentialdifferenzen befürchtet. Diese können auftreten, da auf den Pixelmodulen eine Verbindung der Verarmungsspannung und der Versorgungsspannung des Analogteils besteht.

SWITCH_OFF-Schaltreihenfolge innerhalb des ROgroupCOMMAND-Elementes

Erwartungsgemäß ist die Ausschaltreihenfolge bis auf unnötige Verzögerungen umgekehrt zur Einschaltreihenfolge.

1. sende SWITCH_OFF an das HV-DU (oder entsprechenden Kanal bei Modularitäten größer als eins)
2. 1 sec warten (in Zukunft warten auf Zustandsänderung)
3. ausschalten der Regulator-Kanäle für VDD-, VDDA- und VVDC- Versorgung
4. sende SWITCH_OFF an die WIENER-DU für VDD und VVDA
5. sende SWITCH_OFF an das Optoboard-DU (definierte Schaltreihenfolge)

RECOVER-Schaltreihenfolge innerhalb des ROgroupCOMMAND- Elementes

Die Aktion RECOVER stellt eine angepasste Nacheinanderausführung von SWITCH_OFF und SWITCH_ON dar, wobei nicht benötigte Schaltvorgänge wie zum Beispiel das Abschalten der Wiener-Kanäle unterlassen werden.

6.7.4 Zustandsbestimmung

Derzeit sind fünf Zustände im Einsatz, welche in Tabelle 6.4 mit ihren Bedeutungen aufgelistet sind. Die Spannungsversorgungen (iseg und Wiener) besitzen derzeit zusammen mit den geforderten Alarmzuständen (STATUS) nur drei Zustände (ON, OFF und UNKNOWN), deren Bestimmung direkt aus der Information der Hardware basieren. Jedes Optoboard erhält seinen Zustand aus insgesamt drei Komponenten (SC-OLink, Regulator-Station und BBIM), so dass aufgrund der Kombination der Messwerte zusätzliche Zustände (RUNNING und NOT_READY) bestimmbar sind. Die Pixelmodule erhalten zu den bereits für das Optoboard definierten Zuständen einen weiteren künstlichen Zustand (DISABLED), welcher in Analogie zur DAQ das Pixelmodul komplett abschaltet (über die Regulator-Station aber evtl. ohne Berücksichtigung der HV) und dafür Sorge trägt, dass dies der Fall bleibt, bis aufgrund eines Befehls (ENABLE) der Zustand wieder verlassen wird. Der Zustand RUNNING kann nur passiv erreicht werden, indem das Datennahmesystem die entsprechenden Operationen (senden der Konfigurationsdaten, Bereitstellen des Taktes für das Optoboard) vornimmt.

Die Bestimmung des Zustands des Pixelmoduls erfolgt derzeit aufgrund der Informationen von vier Komponenten (LV-PP4, Regulator-Station, iseg und BBIM), da die Strommessung der Verarmungsspannung über das HV-PP4 noch nicht stattfindet. Hierbei wird erstmalig auf ein dynamisches Konzept für die Messwertbereiche der Versorgungsspannung des analogen und digitalen

STATE	Iseg	WIENER	Optoboard	Pixelmodule
RUNNING	–	–	komplett AN, Empfang des Taktes	komplett AN, Pixelmodul ist konfiguriert, (FE-by-FE ist möglich)
READY / ON	AN	AN	komplett AN, kein Empfang des Taktes	komplett AN, Pixelmodul nicht konfiguriert
NOT_READY	–	–	Kanäle teilweise an	komplett AN, Pixelmodul nicht konfiguriert
OFF	AUS	AUS	komplett AUS	komplett AUS
UNKNOWN	unbekannter Status			
DISABLED	–	–	–	Modulversorgung bleibt ausgeschaltet bis es wieder aktiviert wird

Tabelle 6.4: Zustände (STATES) der Pixeldetektor FSM Geräteelemente

Teils der Pixelmodule zurückgegriffen. Innerhalb einer Matrix (Tabelle innerhalb der Abbildung 6.14) können dem Skript diese Bereiche übergeben werden, wobei die Matrix zeilenweise abgearbeitet wird. Treffen die Bedingungen zu, wird die entsprechende Kombination aus Zustand (STATE) und Alarmzustand (STATUS) dem Geräteelement zugewiesen und das Skript bricht ab. Für die Überprüfung der definierten Wertebereiche existiert die in Abbildung 6.14 abgebildete Benutzerschnittstelle, welche anhand der angezeigten Kolorierung die einzelnen Bereiche anzeigt. Weiterhin können Wertepaare direkt getestet werden. Für die Zukunft wird diese Lösung noch um die Möglichkeit der Werteeingabe eines Experten erweitert werden. Innerhalb der Implementation ist bereits die Möglichkeit der individuellen Zuordnung der Wertebereiche zu einem Pixelmodul vorbereitet.

6.7.5 Benutzeroberfläche der FSM

Für die Darstellung der Zustände existieren bereits einfache Benutzeroberflächen für den Hauptbereich der von der ATLAS-DCS-Gruppe vorgeschriebenen Anzeige. Mit deren Hilfe ist der Betrieb des Systemtestaufbaus bereits möglich ist. Dabei werden sowohl statische Referenzpanel wie in Abbildung 6.15 genutzt. Die Darstellung der Daten erfolgt dagegen dynamisch nach demselben dynamischen Schema schon wie die Erstellung der Hierarchie und die Bestimmung der Zustände. Bei der Initialisierung der Anzeige der einzelnen Objekte werden alle über die Aliase definierten Prozessparameter ausgelesen und angezeigt (Abbildung 6.16). Die Anordnung der Prozessparameter orientiert sich dabei an die bereits im SIT genutzten und im Einsatz bewährten Strukturen.

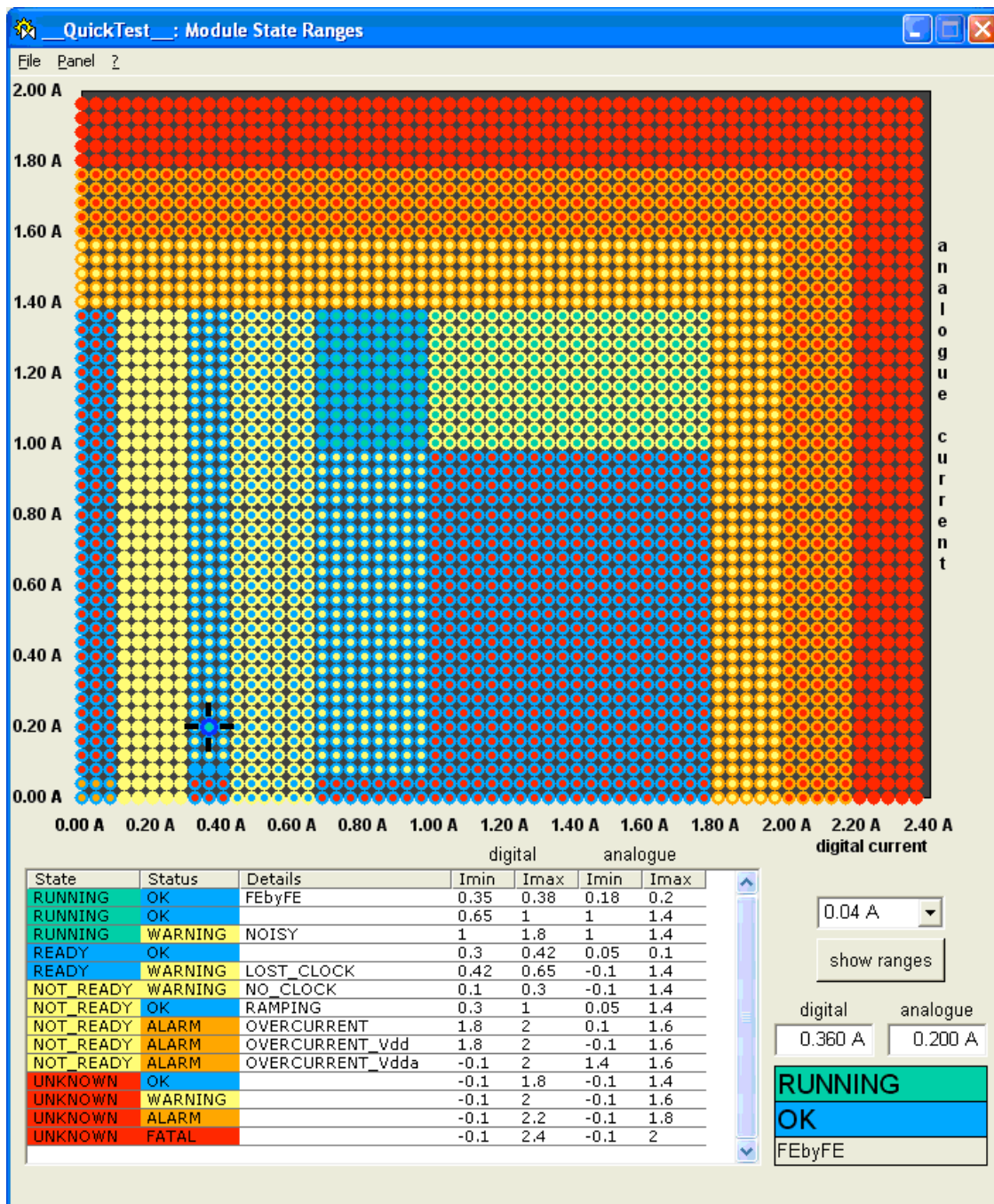


Abbildung 6.14: Graphische Darstellung der Wertebereiche für die Zustandsbestimmung der Pixelmodule

6.8 Zusammenfassung und Ausblick

Erste Schritte der Implementation einer FSM für den Pixeldetektor sind vollzogen und zeigen, dass das gewählte Konzept aufgegangen ist. Die Erstellung und der Betrieb der FSM funktioniert bereits

zu diesem Zeitpunkt unter den sich ständig wechselnden Bedingungen des Systemtestaufbaus ohne manuelles Eingreifen.

Der Betrieb innerhalb des verteilten Systems am Systemtestaufbau am CERN verläuft problemlos. Aufgrund der konsequenten Trennung der Systeme benötigt das PVSS-System, auf dem die FSM läuft, derzeit etwa durchschnittlich 11 % CPU-Last auf einem Computer mit einem Pentium 4 mit 3 GHz von Intel (Komplette Endkappe, etwa 10 % des Gesamtsystems). Dieser Wert ist nicht direkt skalierbar, da die CPU-Last weiterer Prozesse enthalten ist, zeigt aber deutlich, dass das System nur mit der Bearbeitung der FSM-internen Prozesse und internen Daten beschäftigt ist und die eigentliche CPU-Last auf das System mit den Prozessparametern beschränkt. Dank der implementierten Fähigkeit, Teilsysteme durch entsprechende Filterung zu bilden, ist eine nachträgliche Aufteilung auf weitere System möglich, um die Kapazität durch zusätzliche Computer zu erhöhen.

Eine Kommunikation über DDC mit der DAQ ist innerhalb einer Pixeldetektor-internen Lösung geschaffen worden. Die Einbindung einer gemeinsamen Lösung innerhalb des ATLAS-DCS steht noch aus [53], es werden derzeit erste Lösungen aufgebaut und getestet.

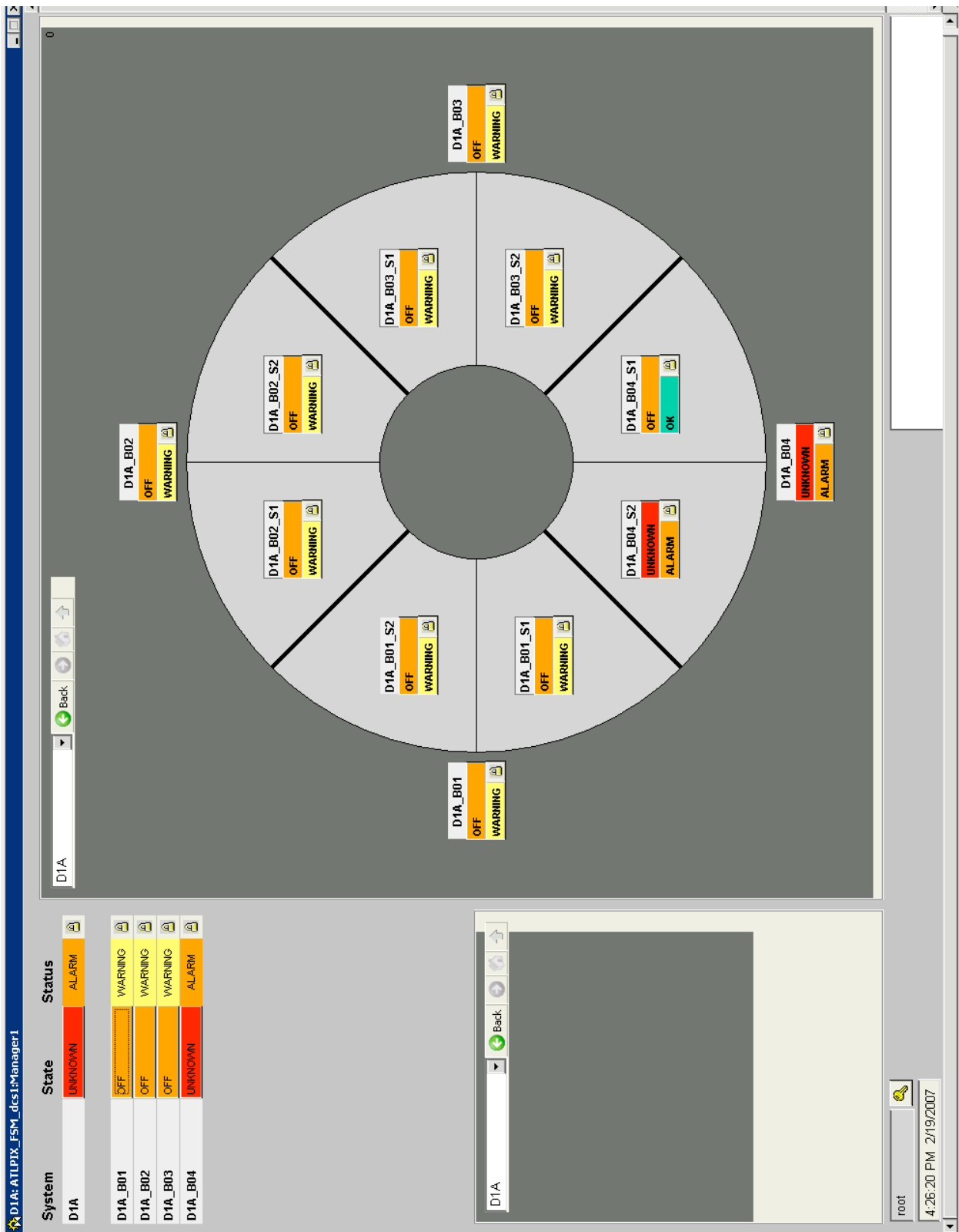


Abbildung 6.15: Graphische Benutzeroberfläche der ATLAS-FSM für die Übersicht einer Disk

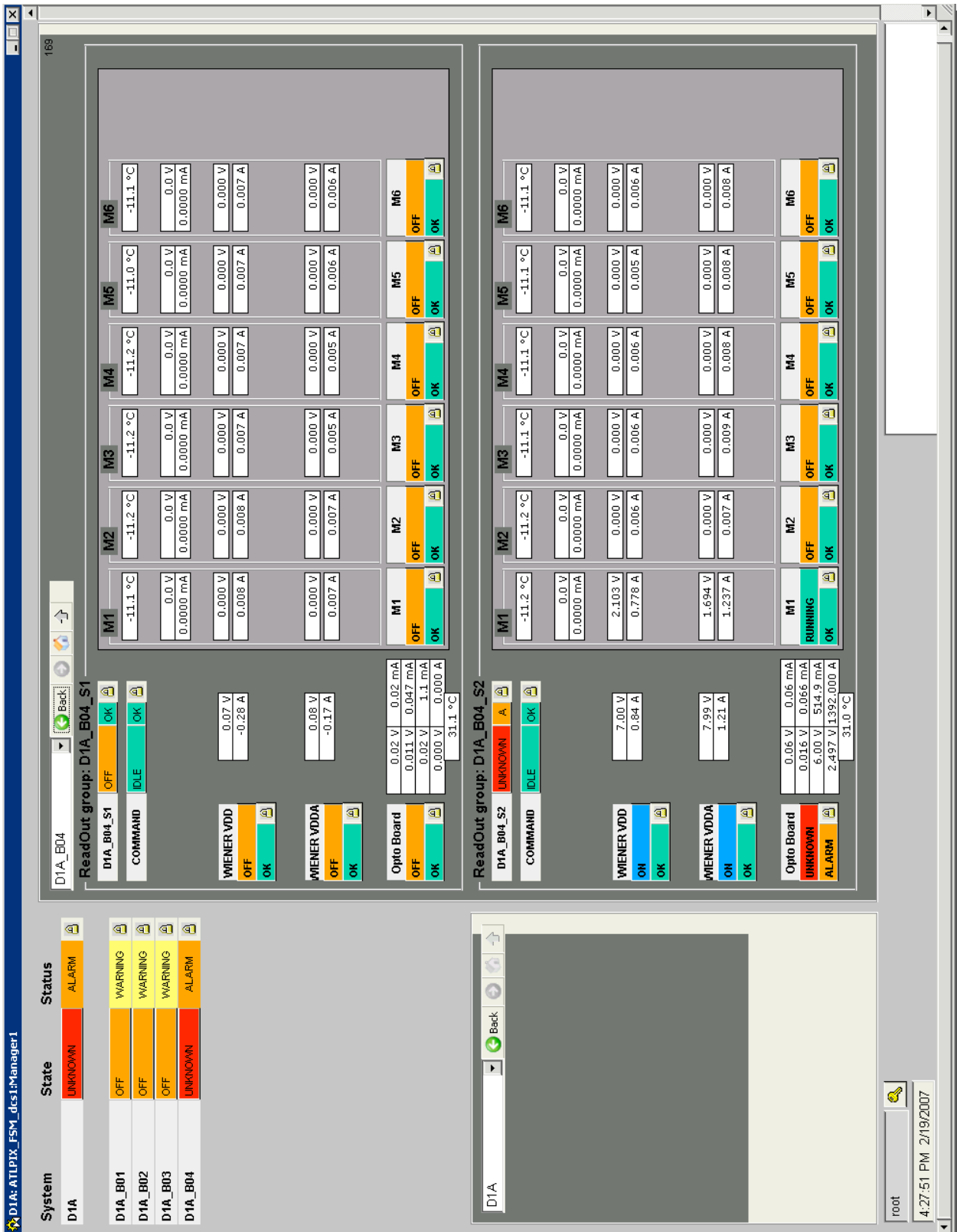


Abbildung 6.16: Graphische Benutzeroberfläche der ATLAS-FSM für die Detailansicht zweier Sektoren einer Disk

Zusammenfassung und Ausblick

In den kommenden 10 Jahren wird der LHC zusammen mit seinen Experimenten in Betrieb sein und Daten liefern, um postulierte und noch nicht entdeckte Teilchen wie das Higgs-Boson zu finden sowie schon bekannte Teilchen näher zu erforschen. Um dies zu ermöglichen, ist eine sorgfältige Untersuchung des jeweiligen Teilsystems unabdingbar.

Das Versorgungssystem und das Kontrollsystem des ATLAS-Pixeldetektors stellen in diesem Zusammenhang wichtige Bausteine des Pixeldetektors dar. Entsprechende Untersuchungen des Versorgungssystems, die innerhalb eines umfangreichen Testsystems, dem so genannten Systemtest, mit nahezu allen endgültigen Komponenten durchgeführt wurden, und die Auswirkungen auf den Pixeldetektor sind Gegenstand dieser Arbeit. Ein weiterer Punkt dieser Arbeit ist die Koordination und Weiterentwicklung der Detektorkontrollsystems-Software unter Berücksichtigung der verschiedenen Teilsysteme. Ein Schwerpunkt stellt dabei die Konzeptionierung der erforderlichen Zustandsmaschine, als Schnittstelle für die Benutzer und die Anbindung an das Datennamesystem dar.

Vor allem der von der Wuppertaler DCS-Gruppe aufgebaute und unterstützte Systemtestaufbau in Wuppertal ermöglichte den erstmaligen praktischen Einsatz der bestehenden Komponenten innerhalb eines zusammenhängenden Systems. Die Erfahrungen und Resultate führten unter anderem zu Verbesserungen des Spannungsversorgungssystems und konnten dieses im Anschluss qualifizieren. Als wesentliches Ergebnis kann die Tatsache angesehen werden, dass unter Berücksichtigung der Erkenntnisse für das Spannungsversorgungssystem ein nahezu problemloser Betrieb des Pixeldetektors über einen langen Zeitraum möglich ist. Die Stabilität des von Fehlern befreiten Systems ist vielversprechend. Ein nachfolgender Aufbau des noch größeren Systemtests am CERN konnte unter Berücksichtigung der Erkenntnisse stattfinden.

Dank der frühzeitigen Teilnahme der Detektorkontrolle an Testsystemen innerhalb der Pixeldetektor-Kollaboration (diverse Teststrahlperioden, Aufbauten innerhalb der einzelnen Institute, etc.) konnten die Anforderungen an ein Kontrollsystem schon frühzeitig angepasst werden. Die erfolgten Rückmeldungen der Systemtest-Benutzer ermöglichten außerdem eine Verbesserung von Elementen zur Bedienbarkeit. Innerhalb dieser Aufbauten war es erstmals möglich, nahezu alle endgültigen Komponenten einsetzen zu können, da deren Verfügbarkeit teilweise immer noch erheblich eingeschränkt ist und daher deren Einsatz primär in den Systemtestaufbauten erfolgt. Dank dieser Erfahrungen ist der Betrieb eines 10 prozentigen Teilsystems des Pixeldetektors möglich.

Die Konzeptionierung einer Zustandsmaschine erfolgte unter Berücksichtigung der speziellen Erfordernisse für den Betrieb des Pixeldetektors. Zu diesem Zweck wurden mit Hilfe einer Simulation die Belastung eines einfachen Referenzsystems für verschiedene Szenarien ermittelt. Die auf

dem Vergleich der Resultate basierenden Erkenntnisse wurden in das Konzept für die Zustandsmaschine aufgenommen, so dass kritische Punkte innerhalb der Implementierung von vornherein verhindert werden konnten. Die innerhalb der Systemtests gewonnenen Erfahrungen des Verhaltens der Pixelmodule flossen ebenfalls in das Konzept der Bestimmung der Zustände mit ein (variable Messwertbereiche).

Der Umfang des Systemtestaufbaus am CERN erforderte aufgrund der Anzahl der Pixelmodule erstmalig eine zusammengefasste Darstellung des Systemzustands. Diese konnte erfolgreich durch einen ersten Prototypen auf Basis des vorgestellten Konzeptes einer Zustandsmaschine für den Pixeldetektor realisiert werden.

Die Erfahrungen und Rückmeldungen zeigen deutlich, dass die Planung für die Realisierung des finalen Detektorkontrollsystems deutlich weitergekommen sind, machen aber auch die offenen Punkte deutlich. Einige dieser Punkte konnten durch entsprechende Diplomarbeiten bereits in Angriff genommen werden. Weiterhin konnten durch die enge Verzahnung der Gruppen innerhalb der Systemtestaufbauten wichtige Aufgaben für den Betrieb des gesamten Pixeldetektors an die verantwortlichen Gruppen weitergeleitet werden, so dass deren Erfüllung in Angriff genommen werden konnte.

Abbildungsverzeichnis

1.1	Fundamentale Feynman-Graphen der QED	5
1.2	Fundamentale Feynman-Graphen der QCD	6
2.1	Schema des LHC	9
2.2	Wirkungsquerschnitte für die Proton-Proton-Streuung	11
2.3	Signal-Signifikanz für die Entdeckung des Higgs	12
2.4	Schema des ATLAS-Detektors	14
2.5	Wechselwirkung unterschiedlicher Teilchen mit den Detektorkomponenten	14
2.6	Schema des inneren Spurdetektors	15
2.7	Schema der geöffneten Kalorimeter	16
2.8	Akkordeon-Geometrie des elektromagnetischen Kalorimeters	17
3.1	Pixeldetektor innerhalb der Trägerkonstruktion	19
3.2	teilbestückte Halbschale des Layer1	21
3.3	montierte Endkappe	22
3.4	Schema des Pixelmodul	23
3.5	Mittlerer Energieverlust eines geladenen Teilchens in Silizium	25
3.6	Typeninvertierung von n-dotierten Silizium	26
3.7	Veränderung der Verarmungsspannung des Sensors	27
3.8	Schematische Darstellung einer Auslesezone	29
3.9	Verkabelung und Unterbrechungspunkte	32
3.10	Schema des Versorgungssystems für eine Auslesegruppe	33
3.11	Versorgungsschema der Pixelmodule für eine Auslesegruppe	35
3.12	Schematische Darstellung des SC-OLinks	36
3.13	Schematische Darstellung des Regelkreises auf dem Regulator-Board	37
3.14	Prototyp einer Regulator-Station	38

4.1	Schema des Wuppertaler Systemtests	41
4.2	Bi-Stage innerhalb einer Kühlbox	41
4.3	Kabeltrommeln für die Verkabelung	42
4.4	Ergebnis eines Digital-Test	44
4.5	Schema einer Schwellenkurve	45
4.6	Resultat einer Schwellenmessung	45
4.7	Temperatureinfluss auf die Schwelle	47
4.8	Temperatureinfluss auf die Schwellenverteilung	48
4.9	Temperatureinfluss auf das Rauschen	48
4.10	Abhängigkeit der Schwelle gegenüber der Versorgungsspannung	50
4.11	Abhängigkeit der Schwellenverteilung gegenüber der Versorgungsspannung	51
4.12	Abhängigkeit des Rauschens gegenüber der Versorgungsspannung	52
4.13	Probleme beim Potentialausgleich der Regulator-Station	54
4.14	Vergleich der Schwellen (I)	56
4.15	Vergleich der Schwellenverteilung (I)	57
4.16	Vergleich des Rauschens (I)	57
4.17	Vergleich der Schwellen (II)	58
4.18	Vergleich des Schwellenverteilung (II)	59
4.19	Vergleich des Rauschens (II)	59
5.1	Schema des DCS Aufbaus	61
5.2	Interlock-Matrix innerhalb einer Logic Unit	68
5.3	Datenverwaltung innerhalb von PVSS	70
5.4	PVSS II Architektur	71
5.5	Schema eines redundanten Systems	73
5.6	Schema eines verteilten Systems	74
5.7	Projektierung des Pixel DCS	75
5.8	Partitionierung der DCS Computer	80
5.9	Interaktion der einzelnen DIM Komponenten	84
6.1	Modelle endlicher Automaten	90
6.2	hierarchische Architektur einer FSM	91
6.3	Partitionierung einer FSM	94
6.4	Modi innerhalb der FSM	94

6.5	FSM für das ATLAS Experiment	95
6.6	Zustände eines Kontrollelementes	97
6.7	Zustände eines Geräteelementes	98
6.8	Graphische Benutzeroberfläche der ATLAS FSM	99
6.9	Datenpunkttypen für die Performancemessung	101
6.10	Struktur einer FSM für die Performancemessung	101
6.11	Grundlast für die Datenanbindung	102
6.12	CPU Last für den Betrieb der FSM	103
6.13	Prozessorzeit einzelner Prozesse während des Betriebes einer FSM	105
6.14	Graphische Darstellung der Wertebereiche für die Zustandsbestimmung	114
6.15	Graphische Benutzeroberfläche der Pixeldetektor FSM (I)	116
6.16	Graphische Benutzeroberfläche der Pixeldetektor FSM (II)	117

Tabellenverzeichnis

1.1	Fermionen, ihre Wechselwirkungen und Quantenzahlen	4
1.2	Die fundamentalen Kräfte der Natur	4
2.1	Wesentliche Parameter des LHC	10
3.1	Anforderungen an den Pixeldetektor	20
3.2	Technische Daten des SC-OLinks	36
4.1	Spannungsabhängigkeit der Modulperformance	53
5.1	Zustandstabelle der Interlockbox–Ausgänge	66
5.2	Vergleich der SIT Konzepte.	76
5.3	Schema der Aliase.	78
6.1	Übersicht der ATLAS-STATUS	97
6.2	CPU-Last für den Betrieb einer FSM mit einer Ebene	104
6.3	CPU-Last für den Betrieb einer FSM mit zwei Ebenen	105
6.4	Zustände (STATES) der Pixeldetektor FSM	113

Literaturverzeichnis

- [1] S. L. GLASHOW, *Partial Symmetries Of Weak Interactions*, Nucl. Phys. **22** (1961) 579.
- [2] S. WEINBERG, *A Model Of Leptons*, Phys. Rev. Lett. **19** (1967) 1264.
- [3] J. GOLDSTONE, A. SALAM AND S. WEINBERG, *Broken Symmetries*, Phys. Rev. **127** (1962) 965.
- [4] W. M. YAO *et al.* [PARTICLE DATA GROUP], *Review of particle physics*, J. Phys. G **33** (2006) 1.
- [5] W. BARTEL *et al.* [JADE COLLABORATION], *Observation Of Planar Three Jet Events In $E^+ E^-$ Annihilation And Evidence For Gluon Bremsstrahlung*, Phys. Lett. B **91** (1980) 142.
- [6] J. ABDALLAH *et al.* [DELPHI COLLABORATION], *Charged particle multiplicity in three-jet events and two-gluon systems*, Eur. Phys. J. C **44** (2005) 311 [arXiv:hep-ex/0510025].
- [7] G. ABBIENDI *et al.* [OPAL COLLABORATION], *Particle multiplicity of unbiased gluon jets from $e^+ e^-$ three-jet events*, Eur. Phys. J. C **23** (2002) 597 [arXiv:hep-ex/0111013].
- [8] G. ABBIENDI *et al.* [OPAL COLLABORATION], *A simultaneous measurement of the QCD colour factors and the strong coupling*, Eur. Phys. J. C **20** (2001) 601 [arXiv:hep-ex/0101044].
- [9] A. HEISTER *et al.* [ALEPH COLLABORATION], *Measurements of the strong coupling constant and the QCD colour factors using four-jet observables from hadronic Z decays*, Eur. Phys. J. C **27**, 1 (2003).
- [10] S. KLUTH, *Tests of quantum chromo dynamics at $e^+ e^-$ colliders*, Rept. Prog. Phys. **69** (2006) 1771 [arXiv:hep-ex/0603011]. CA/CF
- [11] G. JARLSKOG, (ED.), D. REIN, (ED.), ECFA Large Hadron Collider Workshop, Aachen, Germany, 4-9 Oct 1990: Proceedings.1.”
- [12] ATLAS KOLLABORATION, *ATLAS Detektor and Physics Performance*, ATLAS TDR 15, CERN/LHCC 99–15, Mai 1990

- [13] J. PEQUENAO, *LBNL OutreachMultimedia*, LBNL Berkeley, Bezugsquelle:
<http://pdg.lbl.gov/~Epequenao/index.html>
- [14] ATLAS KOLLABORATION, *ATLAS Photos*, CERN, Bezugsquelle:
http://www.atlas.ch/atlas_photos/innerdet/innerdet_pixeldet.html
- [15] T. STOCKMANN, *Multi-Chip-Modul-Entwicklung für den ATLAS-Pixeldetektor: Analyse der Front-End-Chip-Elektronik in strahlenharter 0,25- μ m-Technologie und Entwicklung und Realisierung eines Serial-Powering-Konzeptes*, Dissertation, Universität Bonn, BONN-IR-2004-06, März 2004
- [16] W. R. LEO, *TECHNIQUES FOR NUCLEAR AND PARTICLE PHYSICS EXPERIMENTS: A HOW TO APPROACH*, SPIRES entry *Berlin, Germany: Springer (1987)* 368 p
- [17] C. GRAH, *Development of the MCM-D Technique for PixelDetector Modules*, Dissertation, Universität Wuppertal, WUB-DIS 2005-05, März 2005
- [18] ROSE-KOLLABORATION, *3rd RD48 Status Report*, CERN/LHCC 2000-009, 1999
- [19] M. MOLL, *Radiation damage in silicon particle detectors: Microscopic defects and macroscopic properties*,
- [20] T. FLICK, *Studies on the Optical Readout for the ATLAS Pixel Detector*, Dissertation, Universität Wuppertal, WUB-DIS 2006-05, Juli 2006
- [21] O. KRASEL, *Charged Collection in Irradiated Silicon-Detectors*, Dissertation, Universität Dortmund, August 2004
<http://hdl.handle.net/2003/2354>,
- [22] M. OLCESE ET. AL., *Requirements for Pixel Detector Services*, Technische Dokumentation (Zugangsbeschränkung), ATL-IP-QA-0007, Januar 2000
<https://edms.cern.ch/document/306734/7>
- [23] K. EINSWEILER, *Grounding and Shielding Plan for Pixels*, ATL-IP-QA-0007, Januar 2000
<http://indico.cern.ch/conferenceDisplay.py?confId=a04340>
- [24] M. GARCIA-SCIVERES ET. AL., *Test & Burn-in of ATLAS Pixel Modules, Staves, and Sectors*, Qualitätssicherungsdokument (Zugangsbeschränkung), ATL-IP-QA-0015, September 2003
<https://edms.cern.ch/document/401573/1>
- [25] SUSANNE KERSTEN, PETER KIND, SIMON KIRICHU NDERITU, *The Supply and Control system for the Opto Link of the ATLAS pixel detector*, Technische Dokumentation (Zugangsbeschränkung), ATL-IP-ES-0106, Januar 2005
<https://edms.cern.ch/document/386513>

- [26] M. CITTERIO, C. MERONI, *Pixel PP2 Patch Panels design*, Technische Dokumentation (Zugangsbeschränkung), ATL-IP-ES-0074, Mai 2003
<http://edms.cern.ch/document/476072>
- [27] N. BOETTI, F. FACCIO, P. JARRON, *A radiation hardened voltage regulator for LHC and space applications*, Technische Dokumentation (Zugangsbeschränkung), ATL-IP-ES-0074, 2000
http://rd49.web.cern.ch/RD49/VoltReg/RH-Vreg_user-note.pdf
- [28] J. WEINGARTEN, *Entwicklung eines USB-basierten Auslesesystems für die FE-Chips im ATLAS-Pixeldetektor*, Diplomarbeit, Universität Bonn, BONN-IB-2005-05, Februar 2004
- [29] K. LANTZSCH, *Integrationssoftware für das Kontrollsystem des ATLAS Pixeldetektors*, Diplomarbeit, Universität Wuppertal, WU D 06-08, Mai 2003
- [30] S. NDERITU, *Atlas Pixel Opto-Board Production and Optolink Simulation Studies*, Dissertation mit Studien und Performancemessungen zum optischen Link, Universität Wuppertal, WUB-DIS 2007-03, 2007
- [31] J. DOPKE, *Studies for automated tuning of the quality of the Back-of-Crate for the ATLAS Pixel detector*, Diplomarbeit, Universität Wuppertal, WU D 07-02, Februar 2007
- [32] J. FLUEGGE, , Diplomarbeit zu Langzeit- und Stabilitätsstudien mit dem Systemtest, Universität Wuppertal, unveröffentlicht, 2007
- [33] ATLAS-DCS, *Embedded Local Monitor Board ELMB128*, CERN, Oktober 2002
http://elmb.web.cern.ch/ELMB/elmb128_1.pdf
- [34] J. SCHULTES, *Das Backendsystem für die ATLAS-Pixeldetektorkontrolle*, Diplomarbeit, Universität Wuppertal, WU D 03-07, Mai 2003
- [35] F. VARELA RODRIGUEZ, J. COOK, V. FILIMONOV, B. HALLGREN, *ELMB Full Branch Test: Behaviour and Performance* (ATL-DQ-TN-0004), Technische Dokumentation, November 2001
- [36] F. VARELA RODRIGUEZ, *Systems of ELMB buses using the Kvaser PCI CAN card* (ATL-DQ-TN-0005), Technische Dokumentation, September 2002
- [37] M. IMHÄUSER, *Weiterführende Studien am Kontrollsystem des ATLAS-Pixeldetektors*, Diplomarbeit, Universität Wuppertal, WU D 01-09, November 2001
- [38] S. KERSTEN, P. KIND, J. BOEK, *The Interlock Matrix of the Pixel Detector Control System*, Technische Dokumentation, ATL-IP-ES-0110, CERN, Januar 2007,
<https://edms.cern.ch/document/545134>
- [39] PVSS ONLINE HILFE, *ETM*
- [40] T. HENSS, *Benutzerschnittstellen des ATLAS-Pixeldetektorkontrollsystems*, Diplomarbeit, Universität Wuppertal, WU D 05-04, Mai 2005

- [41] VIATCHESLAV KHOMOUTNIKOV, *ATLAS DAQ - DCS Communication Software*, Entwicklungsleitfaden, ATLAS-DQ-ON-0008, CERN, Juli 2006
<https://edms.cern.ch/document/684955>
- [42] M. IMHÄUSER, *Anbindung der Detektorkontrolle des ATLAS-Pixeldetektors an das Datennahmesystem und die Conditions-Datenbank sowie erste Studien zur Rekonstruktion von K_s^0 Zerfällen*, Dissertation, Universität Wuppertal, WUB-DIS 2006-03, Juni 2006
[urn:nbn:de:hbz:468-20060341](https://nbn-resolving.org/urn:nbn:de:hbz:468-20060341)
- [43] C. GASPAR ET. AL., *DIM - Distributed Information Management System, Introduction*, Presented at: CHEP 97 - International Conference on Computing for High Energy Physics, Berlin, Germany, April 1997)
<http://smi.web.cern.ch/smi/papers/CHEP97.PS>
- [44] C. GASPAR ET. AL., *DIM - Distributed Information Management System*, CERN, EP Division
<http://dim.web.cern.ch/dim/>
- [45] C. GASPAR ET. AL., *PVSS - DIM Integration*, CERN, EP Division
<http://clara.home.cern.ch/clara/fw/FwDim.html>
- [46] J. COOK, *Conditions Database for PVSS*, Benutzer Dokumentation (Zugangsbeschränkung), ATLAS-DQ-ON-0009, CERN, Februar 2007
<https://edms.cern.ch/document/684959/1.7>
- [47] EDWARD F. MOORE, *Gedanken-experiments on sequential machines*, C.E. Shannon and J. McCarthy, eds., Automate Studies, pp. 129-153. Princeton, N.J.: Princeton Univ. Press, 1956
- [48] GEORGE H. MEALY, *A method for synthesizing sequential circuits*, Bell System Technical Journal, vol 34, pp. 1045-1079, September 1955
- [49] C. GASPAR AND B. FRANEK, *SMI++ - Object oriented framework for designing Control Systems for HEP experiments*, CERN, EP Division
<http://clara.home.cern.ch/clara/fw/FwDim.html>
- [50] C. GASPAR, *JCOP Framework - Hierarchical Controls*, Benutzer Dokumentation CERN, Februar 2004
<http://lhcb-online.web.cern.ch/lhcb-online/ecs/fw/FSMConfig.pdf>
- [51] A. BARRIUSO POY, S. SCHLENKER, *ATLAS DCS - FSM Integration Guideline*, Entwicklungsleitfaden, ATLAS-DQ-ON-0010, CERN, Februar 2007
<https://edms.cern.ch/document/685114>
- [52] A. BARRIUSO POY, H. BURCKHART, J. COOK, S. FRANZ, F. VARELA RODRIGUEZ, S. SCHLENKER, S. FILIMONOV, S. KHOMOUTNIKOV, *ATLAS DCS - ATLAS DCS Integration Guideline*, Entwicklungsleitfaden, ATLAS-DQ-ON-0013, CERN, Februar 2007
<https://edms.cern.ch/document/685451>

-
- [53] A. BARRIUSO POY, H. BURCKHART, V. KHOMUTNIKOV, *ATLAS DCS - Subdetector Controls Interaction with TDAQ Controls*, Entwicklungsleitfaden, ATL-DQ-EN-0027, CERN, Juli 2006 <https://edms.cern.ch/document/754373>